

JZ51F5413

8 位 FLASH 微控制器

用户数据手册

版本号 V1.0

修改记录说明

版本号	修改说明	备注
V1.0	初版规格手册	

注:

1. 操作 FLASH 区域时，xdata 禁用!

目 录

1. 芯片简介	13
1.1. 功能特性	13
1.2. 引脚分配	15
1.3. 引脚描述	19
1.4. 系统框图	23
2. 存储器结构	24
2.1. 程序存储区结构	24
2.2. 数据存储区结构	25
2.2.1. 特殊功能寄存器概览	25
2.3. 系统配置寄存器	26
2.3.1. R81/SP(堆栈指针寄存器)	26
2.3.2. R82/DPL(DPTR 数据指针低 8 位)	26
2.3.3. R83/DPH(DPTR 数据指针高 8 位)	27
2.3.4. RD0/PSW(程序状态寄存器)	27
2.3.5. RE0/ACC(累加器)	28
2.3.6. RF0/B(B 寄存器)	28
2.3.7. RB7/TESTCON(模拟测试寄存器)	28
2.3.8. RFC/GATE0(外设门控寄存器 0)	29
2.3.9. RFD/GATE1(外设门控寄存器 1)	30
2.3.10. RFE/OPINX(option 待操作地址寄存器)	31
2.3.11. RFF/OPREG(Option 待操作数据寄存器)	31
3. 中断	32
3.1. 中断源	32
3.2. 中断处理流程	32
3.2.1. 中断请求	32
3.2.2. 中断响应	32
3.2.3. 保护现场	33
3.2.4. 转向中断服务程序	33
3.2.5. 执行中断服务程序	33
3.3. 中断处理流程	33



3.4. 中断控制寄存器	33
3.4.1. RA8/IE(中断使能寄存器)	33
3.4.2. RA9/IE1(中断使能寄存器 1)	34
3.4.3. RAA/IE2(中断使能寄存器 2)	35
3.4.4. R84/ANAIF(模拟中断寄存器)	36
3.4.5. RB8/IP(中断优先级控制寄存器)	36
3.4.6. RB9/IP1(中断优先级控制寄存器 1)	37
3.4.7. RB9/IP2(中断优先级控制寄存器 2)	38
4. 复位	39
4.1. 复位功能概述	39
4.2. POR 上电复位	39
4.3. WDT 看门狗复位	39
4.4. LVR 低电压复位	40
4.4.1. DC 运用	40
4.4.2. AC 运用	40
4.5. 工作频率与 LVR 低压检测关系	40
4.6. 复位相关寄存器	41
4.6.1. CONFIG_REG5/OPT5(功能控制寄存器 1)	41
5. 工作模式	43
5.1. 高速模式	43
5.2. 低速模式	43
5.3. 空闲模式	43
5.4. 睡眠模式	44
5.5. 工作模式相关寄存器	45
5.5.1. R87/PCON(系统控制寄存器)	45
6. 系统时钟	46
6.1. 内部 RC 振荡器	46
6.2. 内部 ILRC 振荡器	46
6.3. 时钟相关寄存器	47
6.3.1. CONFIG_REG4/OPT4(功能控制寄存器 0)	47
6.3.2. CONFIG_REG6/OPT6(系统分频寄存器)	47
6.3.3. RB6/OSCCFG(外部晶振控制寄存器)	48

7. IO 端口	50
7.1. GPIO 内部结构图	50
7.2. 端口输入变化唤醒	50
7.2.1. 端口状态改变查询方式唤醒设置	51
7.2.2. 外部 INT 中断方式唤醒设置	51
7.3. 相关寄存器	51
7.3.1. R90/P1 (P1 数据寄存器)	51
7.3.2. R91/P1CON (P1 输出使能寄存器)	51
7.3.3. R92/P1PH (P1 上拉控制寄存器)	52
7.3.4. R93/P1PD (P1 下拉控制寄存器)	52
7.3.5. R94/P1OD (P1 开漏控制寄存器)	52
7.3.6. R95/P1IN (P1 输入使能控制寄存器)	53
7.3.7. R80/P0 (P0 口数据寄存器)	53
7.3.8. R97/P0IN (P0 输入使能控制寄存器)	53
7.3.9. R9C/P0CON (P0 输出使能寄存器)	53
7.3.10. R9D/P0PH (P0 上拉控制寄存器)	54
7.3.11. R9E/P0PD (P0 下拉控制寄存器)	54
7.3.12. R9F/P0OD (P0 开漏控制寄存器)	54
7.3.13. RA0/P2 (P2 数据寄存器)	55
7.3.14. RA1/P2CON (P2 输出使能寄存器)	55
7.3.15. RA2/P2PH (P2 上拉控制寄存器)	55
7.3.16. RA3/P2PD (P2 下拉控制寄存器)	55
7.3.17. RA4/P2OD (P2 开漏控制寄存器)	56
7.3.18. RA5/P2IN (P2 输入使能控制寄存器)	56
7.3.19. RC6/INTF (INT 下降沿触发中断使能寄存器)	56
7.3.20. RC7/INTR (INT 上升沿触发中断使能寄存器)	57
7.3.21. RD8/P5 (P5 数据上下拉寄存器)	58
7.3.22. RD9/P5SET (P5 输入开漏寄存器)	59
7.3.23. RDA/IODR (IO 驱动电流选择)	60
7.3.24. RDB/IOSR (IO 转换速率控制寄存器)	61
8. 定时计数器	62
8.1. TIMERO 和 TIMER1 概述	62

8.2. TIMER0 工作模式	62
8.2.1. 模式 0:13 位定时器/计数器	62
8.2.2. 模式 1:16 位定时器/计数器	63
8.2.3. 模式 2:8 位自动重载定时器/计数器	63
8.2.4. 模式 3: 两个 8 位定时器/计数器	64
8.3. TIMER1 工作模式	65
8.3.1. 模式 0:13 位定时器/计数器	65
8.3.2. 模式 1:16 位定时器/计数器	66
8.3.3. 模式 2:8 位自动重载定时器/计数器	67
8.4. TIMER0/TIMER1 空闲模式唤醒说明	67
8.5. TIMER2 定时计数器	68
8.5.1. 概述	68
8.5.2. TIMER2 工作模式	68
8.5.3. TIMER2 空闲模式唤醒说明	70
8.6. TIMER 相关寄存器	70
8.6.1. R88/TCON(TIMER0/1 控制寄存器)	70
8.6.2. R89/TMOD (TIMER0/1 工作模式寄存器)	71
8.6.3. R8A/TL0(定时器 0 计数值低八位)	71
8.6.4. R8B/TL1(定时器 1 计数值低八位)	72
8.6.5. R8C/TH0(定时器 0 计数值高八位)	72
8.6.6. R8D/TH1(定时器 1 计数值高八位)	72
8.6.7. R8E/TMCON(定时器频率控制寄存器)	72
8.6.8. RC8/T2CON(TIMER2 控制寄存器)	73
8.6.9. RC9/RCMP2L(TIMER2 重载/捕获低八位寄存器)	74
8.6.10. RCA/RCMP2H(TIMER2 重载/捕获高八位寄存器)	75
8.6.11. RCB/TL2(TIMER2 低八位)	75
8.6.12. RCC/TH2(TIMER2 高八位)	75
9. PWM	76
9.1. PWM3/4/5 概述	76
9.1.1. PWM3	76
9.1.2. PWM4	76
9.1.3. PWM5	76



9.2. PWM 内部结构与时序	76
9.3. PWM3/4/5 工作模式	77
9.3.1. 正常输出模式	77
9.3.2. 死区	77
9.3.3. 刹车	77
9.3.4. 单次模式	78
9.3.5. RGB 模式	78
9.4. PWM3/4/5 周期计算	79
9.5. PWM 空闲模式唤醒说明	79
9.6. PWM 相关寄存器	79
9.6.1. RD1/PWM3CON (PWM3 控制寄存器 0)	79
9.6.2. RD2/PWM3CON1 (PWM3 控制寄存器 1)	81
9.6.3. RD3/PWM3PRD (PWM3 周期寄存器)	82
9.6.4. RD4/PWM3DUTY0 (PWM3_0 占空比寄存器 0)	82
9.6.5. RD5/PWM3DUTY1 (PWM3_1 占空比寄存器 1)	82
9.6.6. RD6/PWM3DUTY2 (PWM3_2 占空比寄存器 2)	82
9.6.7. RD7/PWM3DUTY3 (PWM3_3 占空比寄存器 3)	83
9.6.8. RE1/PWM4CON (PWM4 控制寄存器 0)	83
9.6.9. RE2/PWM4CON1 (PWM4 控制寄存器 1)	84
9.6.10. RE3/PWM4PRD (PWM4 周期寄存器)	85
9.6.11. RE4/PWM4DUTY0 (PWM4 占空比寄存器 0)	85
9.6.12. RE5/PWM4DUTY1 (PWM4 占空比寄存器 1)	85
9.6.13. RE6/PWM4DUTY2 (PWM4 占空比寄存器 2)	85
9.6.14. RE7/PWM4MODE0 (PWM 模式控制寄存器 0)	86
9.6.15. REF/PWMIOSEL (PWMIO 映射控制寄存器)	87
9.6.16. RF1/PWM5CON (PWM5 控制寄存器 0)	87
9.6.17. RF2/PWM5CON1 (PWM5 控制寄存器 1)	88
9.6.18. RF3/PWM5PRD (PWM5 周期寄存器)	89
9.6.19. RF4/PWM5DUTY0 (PWM5 占空比寄存器 0)	89
9.6.20. RF5/PWM5DUTY1 (PWM5 占空比寄存器 1)	90
9.6.21. RF6/PWM5DUTY2 (PWM5 占空比寄存器 2)	90
9.6.22. RF7/PWM4MODE1 (PWM 模式寄存器 1)	90

10. BaseTIMER 定时器	92
10.1. 概述	92
10.2. BTM 内部结构	92
10.3. BTM 定时计算说明	92
10.4. BTM 空闲模式和休眠模式唤醒说明	92
10.5. BTM 相关寄存器	93
10.5.1. RCO/BTMCON(BTM 控制寄存器)	93
10.5.2. RC1/BTML(BTM 低八位寄存器)	94
10.5.3. RC2/BTMH(BTM 高八位寄存器)	94
11. 看门狗定时器(WDT)	95
11.1. 概述	95
11.2. WDT 内部结构	95
11.3. 看门狗相关寄存器	95
11.3.1. RCF/WDTCON(看门狗控制寄存器)	95
12. 乘除法器 (MDU)	97
12.1. 概述	97
12.2. MDU 操作说明	97
12.2.1. MDx 寄存器配置	97
12.2.2. 执行操作	97
12.3. 读取结果	98
12.3.1. 归一化模式	98
12.3.2. 移位操作	98
12.3.3. MDEF 标志位 (ARCON.7)	98
12.3.4. MDOV 标志位 (ARCON.6)	98
12.4. 运算相关寄存器	99
12.4.1. RE9/MD0(运算寄存器 0)	99
12.4.2. REA/MD1(运算寄存器 1)	99
12.4.3. REB/MD2(运算寄存器 2)	99
12.4.4. REC/MD3(运算寄存器 3)	99
12.4.5. RED/MD4(运算寄存器 4)	99
12.4.6. REE/MD5(运算寄存器 5)	100
12.4.7. RE8/ARCON(运算控制寄存器)	100

13. SSI 三合一协议	101
13.1. 工作模式特性	101
13.1.1. SPI 模式:	101
13.1.2. I2C 模式:	101
13.1.3. UART 模式:	101
13.2. SPI 模式	101
13.2.1. 接口信号说明	101
13.2.2. 工作模式配置	102
13.2.3. 主模式应用配置具体操作:	102
13.2.4. 从模式应用配置具体操作:	103
13.2.5. SPI 数据传送方式:	103
13.3. I2C 模式	104
13.3.1. 主机模式配置:	104
13.3.2. 从机模式配置:	105
13.4. UART 模式	106
13.4.1. 硬件特性	106
13.4.2. 工作模式配置	106
13.5. SSI 相关寄存器	106
13.5.1. R98/SSCON0 (三合一控制寄存器)	106
13.5.2. R99/SSCON1(三合一控制寄存器 1)	109
13.5.3. R9A/SSCON2 (三合一控制寄存器 2)	110
13.5.4. R9B/SSDATBUF (三合一数据缓存器)	111
14. ADC 模数转换	113
14.1. ADC 特殊检测说明	114
14.1.1. 内部 VREF 输出	114
14.1.2. 外部 VREF 输入	114
14.1.3. 检测 VDD	114
14.1.4. 通道输入 $0.25 \times \text{EXTVREF}$	114
14.1.5. 检测 GND	114
14.1.6. 全通道检测	114
14.2. ADC 模数转换设置说明	114
14.3. ADC 相关寄存器	115



14.3.1. RBO/ADCON (ADC 控制寄存器)	115
14.3.2. RB1/ADCIS (ADC 控制寄存器)	116
14.3.3. RB2/ADATL (ADC 低八位结果寄存器)	117
14.3.4. RB3/ADATH (ADC 高八位结果寄存器)	117
15. UART1 模块	118
15.1. 硬件特性	118
15.2. 工作模式配置	118
15.2.1. 发送流程	118
15.2.2. 接收流程	118
15.3. UART1 相关寄存器	118
15.3.1. RF8/S1CON (串口 1 控制寄存器)	118
15.3.2. RF9/SBUF1 (串口 1 数据缓存寄存器)	119
15.3.3. RFA/SCFG (串口收发时钟控制寄存器)	120
15.3.4. RFB/S1CON1 (串口 1 控制寄存器 1)	121
16. LED/LCD	122
16.1. LED	122
16.1.1. LED 功能描述	122
16.1.2. LED 点阵初始化设置流程	129
16.2. LCD 驱动	129
16.2.1. LCD 驱动原理	129
16.2.1.1. B 类波形	129
16.2.1.2. A 类波形	130
16.2.2. LCD 时序	131
16.2.3. LCD 初始化设置流程	132
16.3. LCD/LED 相关寄存器	133
16.3.1. RA6/LCDCON0 (LCD 控制寄存器 0)	133
16.3.2. RA7/LCDCON1 (LCD 控制寄存器 1)	134
16.3.3. RAC/LCDRAMADDR (LCDRAM 地址)	136
16.3.4. RAD/LCDRAMDATA (LCDRAM 数据)	136
16.3.5. RAE/SEGCON0 (SEG 口控制寄存器 0)	136
16.3.6. RAF/SEGCON1 (SEG 口控制寄存器 1)	137
17. CMP 比较器	139

17.1. 分压电阻输出电压 Vinternal R.....	139
17.2. 比较器配置.....	140
17.3. CMP 相关寄存器.....	140
17.3.1. RDD/CMPCON0 (CMP 控制寄存器 0).....	140
17.3.2. RDE/CMPCON1 (CMP 控制寄存器 1).....	141
17.3.3. RDF/CMPCON2 (CMP 控制寄存器 2).....	142
18. IAP 操作以及 ISP 在线烧录操作.....	143
18.1. IAP 读写操作.....	143
18.1.1. 擦 FLASH:.....	143
18.1.2. 写 FLASH:.....	143
18.1.3. 读 FLASH:.....	143
18.2. ISP 在线烧录时序.....	143
18.2.1. RBD/IAPKEY (IAP 密钥寄存器).....	144
18.2.2. RBE/FLCTL1 (程序存储器寄存器 1).....	144
18.2.3. RBF/FLCTL2 (程序存储器寄存器 1).....	145
19. 指令集.....	146
19.1. 数据寻址模式说明.....	146
19.2. 程序寻址说明.....	146
19.3. 按功能顺序的说明.....	146
20. 电气特性.....	150
20.1. 极限参数.....	150
20.2. 直流电气特性.....	150
20.3. AD 转换特性.....	152
20.4. VREF 特性.....	152
20.5. 特性曲线图.....	153
20.5.1. 内部低速振荡器-压频特性曲线.....	153
20.5.2. 内部低速振荡器-温频特性曲线.....	153
20.5.3. 内部 20MHz RC 振荡器-压频特性曲线.....	154
20.5.4. 内部 20MHz RC 振荡器-温频特性曲线.....	154
21. 封装尺寸.....	155
21.1. 28PIN 封装尺寸.....	155
21.2. 24PIN 封装尺寸.....	156

PRODUCT	FLASH	XRAM	IRAM	I/O	ADC	USART	IIC	SPI	PWM	点阵	PACKAGE
JZ51F5413P28	16K*8	512*8	256*8	26	16	2	1	1	10	8*8	SSOP28 SOP28
JZ51F5413P28A	16K*8	512*8	256*8	26	16	2	1	1	10	8*8	SSOP28 SOP28
JZ51F5413P24	16K*8	512*8	256*8	22	13	2	1	1	10	8*8	SSOP24
JZ51F5413T20	16K*8	512*8	256*8	18	13	2	1	1	10	8*8	TSSOP20

1. 芯片简介

1.1. 功能特性

CPU 配置

- 16K×8-Bit FLASH
- 512×8-Bit XRAM
- 256×8-Bit IRAM
- 8 级堆栈空间
- 8 级可编程电压复位 (LVR)
 - 1.8V, 2.1V (默认), 2.4V, 2.7V
 - 3.1V, 3.5V, 4.1V, 4.7V
- 工作电流小于 2.5 mA (4MHz/5V)
- 工作电流小于 1 mA (128KHz/5V)
- STOP 电流小于 1 μA (5V)

I/O 配置

- 唤醒端口: 所有 IO 均可配置唤醒
- 26 个可编程上/下拉 I/O 引脚
- 每组可编程 SINK DRIVER I/O 引脚
- 外部中断:
 - INT0: P0x (x = 0 ~ 7)
 - INT1: P1x (x = 0 ~ 7)
 - INT2: P2x (x = 0 ~ 7)
 - INT3: P5x (x = 0 ~ 1)

工作电压

- 工作电压范围:
 - VLVR3. 3V~5.5V | Fcpu=0~16MHz
 - VLVR2. 5V~5.5V | Fcpu=0~8MHz
 - VLVR1. 8V~5.5V | Fcpu=0~2MHz

工作频率范围

- 内部 IHRC 振荡电路: 16MHz (±1%)
- 内部 ILRC 振荡电路: 128KHz (±3%)
- 时钟周期分频选择: (DIV0~256)

外围模块

- TIMER0/1 可配置 8BIT、13BIT、16BIT 计数器/定时器
- TIMER2 可配置 16BIT 计数器/定时器, 支持捕获, 支持门控
- 16 路通道 12Bit ADC 模数转换器
- 1 路比较器 CMP
- TIMER3 可配置四路共周期 PWM, 支持互补、死区输出、刹车, 其中第四路可配置触发 AD、支持单次模式以及 LED 级联模式驱动幻彩灯)
- TIMER4/5 可配置三路共周期 PWM, 支持互补、死区输出、刹车, 支持单次模式以及 LED 级联模式驱动幻彩灯)
- SSI 可配置 SPI、I2C、UART
- 1 路 UART1 兼容传统 8051
- 可配置看门狗, 开启对应中断使能, 可作为计数器使用, 溢出不会复位
- 可配置硬件乘除法器
- BASETIMER 可配置自动重载 16BIT 定时器, 支持唤醒 IDLE、STOP; 计数时钟源可选外部晶振、低速振荡器以及系统时钟
- LED 点阵驱动最大支持 8*8
- LCD 支持 4COM*16SEG



中断源

- 外部中断 0/1/2/3
- TIMER3/4/5 刹车和溢出中断
- TIMERO/1/2 溢出
- SSI 接收/发送中断 (UART、I2C、SPI)
ADC 转换完成中断
- UART1 接收/发送中断
- BASETIMER 溢出中断
- CMP 状态变化中断

- WDT 计数器溢出中断

特性

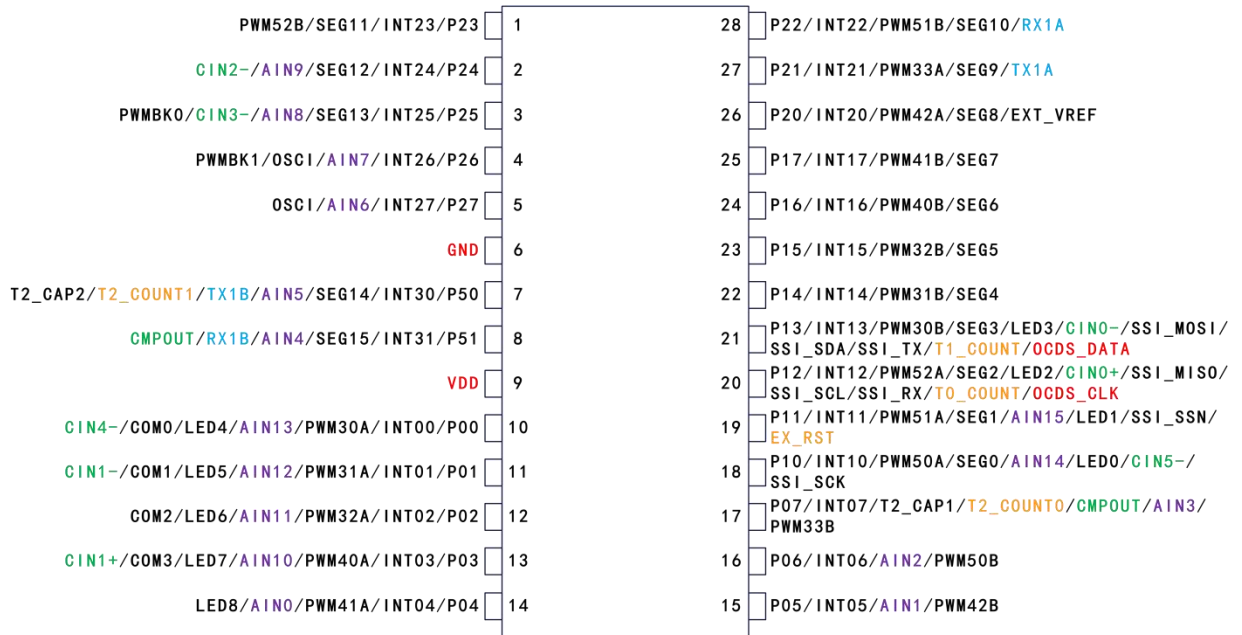
- 可编程 WDT 定时器
- 三种工作模式
- 支持带电烧录
- 支持 IAP 烧录

封装类型

- SOP28/SSOP28/SSOP24/TSSOP24

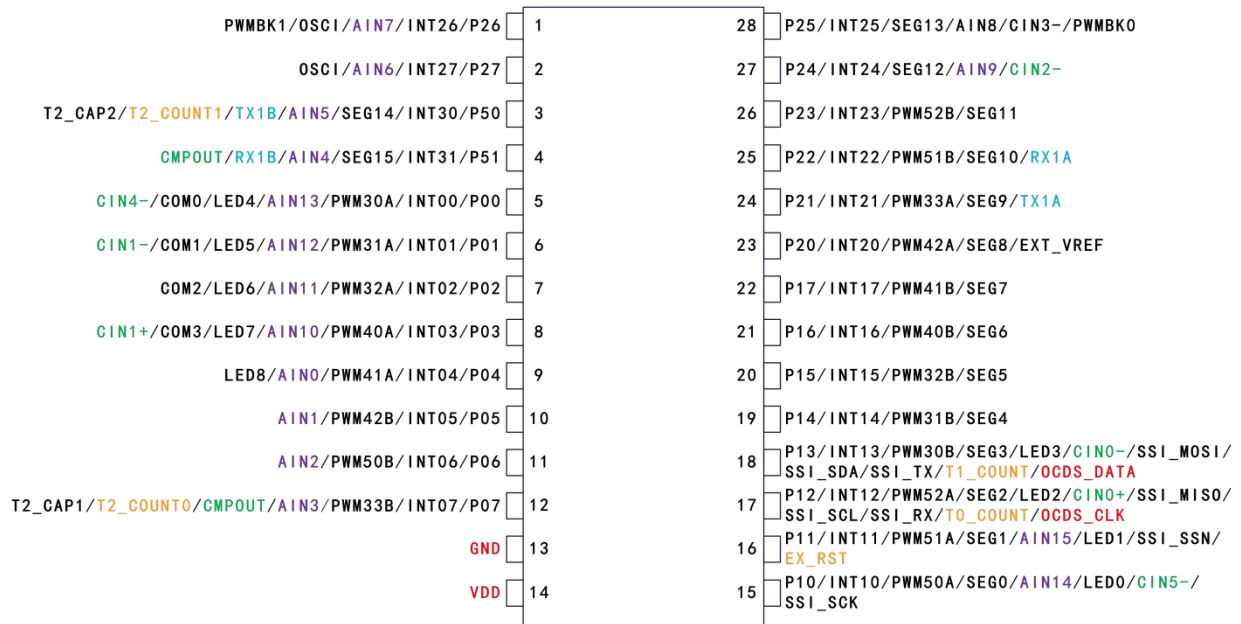
1.2. 引脚分配

型号: JZ51F5413P28



★ SSOP/SOP28 封装脚位图

型号: JZ51F5413P28A



SOP/SSOP28 封装脚位图

型号: JZ51F5413P24

EXT_VREF/SEG8/PWM42A/INT20/P20	1	24	P17/INT17/PWM41B/SEG7
TX1A/SEG9/PWM33A/INT21/P21	2	23	P16/INT16/PWM40B/SEG6
RX1A/SEG10/PWM51B/INT22/P22	3	22	P15/INT15/PWM32B/SEG5
CIN2-/AIN9/SEG12/INT24/P24	4	21	P14/INT14/PWM31B/SEG4
PWMBK0/CIN3-/AIN8/SEG13/INT25/P25	5	20	P13/INT13/PWM30B/SEG3/LED3/CIN0-/SSI_MOSI/ SSI_SDA/SSI_TX/T1_COUNT/OCDS_DATA
PWMBK1/OSCI/AIN7/INT26/P26	6	19	P12/INT12/PWM52A/SEG2/LED2/CIN0+/SSI_MISO/ SSI_SCL/SSI_RX/T0_COUNT/OCDS_CLK
OSCI/AIN6/INT27/P27	7	18	P11/INT11/PWM51A/SEG1/AIN15/LED1/SSI_SSN/ EX_RST
T2_CAP2/T2_COUNT1/TX1B/AIN5/SEG14/INT30/P50	8	17	P10/INT10/PWM50A/SEG0/AIN14/LED0/CIN5-/ SSI_SCK
GND	9	16	P04/INT04/PWM41A/AIN0/LED8
CMPOUT/RX1B/AIN4/SEG15/INT31/P51	10	15	P03/INT03/PWM40A/AIN10/LED7/COM3/CIN1+
VDD	11	14	P02/INT02/PWM32A/AIN11/LED6/COM2
CIN4-/COM0/LED4/AIN13/PWM30A/INT00/P00	12	13	P01/INT01/PWM31A/AIN12/LED5/COM1/CIN1-

SSOP24 封装脚位图

型号: JZ51F5413P20

RX1A/SEG10/PWM51B/INT22/P22	1	20	P21/INT21/PWM33A/SEG9/TX1A
CIN2-/AIN9/SEG12/INT24/P24	2	19	P20/INT20/PWM42A/SEG8/EXT_VREF
PWMBK0/CIN3-/AIN8/SEG13/INT25/P25	3	18	P13/INT13/PWM30B/SEG3/LED3/CIN0-/SSI_MOSI/SSI_SDA/SSI_TX/T1_COUNT/OCDS_DATA
PWMBK1/OSCI/AIN7/INT26/P26	4	17	P12/INT12/PWM52A/SEG2/LED2/CIN0+/SSI_MISO/SSI_SCL/SSI_RX/T0_COUNT/OCDS_CLK
OSCI/AIN6/INT27/P27	5	16	P11/INT11/PWM51A/SEG1/AIN15/LED1/SSI_SSN/EX_RST
T2_CAP2/T2_COUNT1/TX1B/AIN5/SEG14/INT30/P50	6	15	P10/INT10/PWM50A/SEG0/AIN14/LED0/CIN5-/SSI_SCK
GND	7	14	P04/INT04/PWM41A/AIN0/LED8
CMPOUT/RX1B/AIN4/SEG15/INT31/P51	8	13	P03/INT03/PWM40A/AIN10/LED7/COM3/CIN1+
VDD	9	12	P02/INT02/PWM32A/AIN11/LED6/COM2
CIN4-/COM0/LED4/AIN13/PWM30A/INT00/P00	10	11	P01/INT01/PWM31A/AIN12/LED5/COM1/CIN1-

TSSOP20 封装脚位图

1.3. 引脚描述

序号	管脚名	I/O	功能描述
P00	P00	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	AIN13	AN	ADC 输入通道
	COM0	O	COM0 口输出
	LED4	O	LED4 输出
	PWM30A	O	PWM30A 输出
	CIN4-	I	CMP 负极输入源
	INT00	I	外部中断 0
P01	P01	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	AIN12	AN	ADC 输入通道
	COM1	O	COM1 口输出
	LED5	O	LED5 输出
	PWM31A	O	PWM31A 输出
	CIN1-	I	CMP 负极输入源
	INT01	I	外部中断 0
P02	P02	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	AIN11	AN	ADC 输入通道
	COM2	O	COM2 口输出
	LED6	O	LED6 输出
	PWM32A	O	PWM32A 输出
	INT02	I	外部中断 0
P03	P03	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	AIN10	AN	ADC 输入通道
	COM3	O	COM3 口输出
	LED7	O	LED7 输出
	PWM40A	O	PWM40A 输出
	CIN1+	I	CMP 正极输入源
	INT03	I	外部中断 0
P04	P04	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	AIN0	AN	ADC 输入通道
	LED8	O	LED8 输出
	PWM41A	O	PWM41A 输出
	INT04	I	外部中断 0
P05	P05	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	AIN1	AN	ADC 输入通道
	PWM42B	O	PWM42B 输出
	INT05	I	外部中断 0
P06	P06	I/O	GPIO, 可编程上下拉, 端口变化唤醒



	AIN2	AN	ADC 输入通道
	PWM50B	0	PWM50B 输出
	INT06	0	外部中断 0
P07	P07	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	AIN3	AN	ADC 输入通道
	PWM33B	0	PWM33B 输出
	CMPOUT	0	CMP 输出
	T2_CAP1	I	TIMER2 捕获 1 脚
	T2_Count0	I	TIMER2 外部时钟输入脚
	INT07	I	外部中断 0
P10	P10	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	AIN14	AN	ADC 输入通道
	PWM50A	0	PWM50A 输出
	CIN5-	I	CMP 负极输入源
	LED0	0	LED0 输出
	SEG0	0	SEG0 输出
	SSI_SCK	0	SSI_SPI 时钟输出
	INT10	I	外部中断 1
P11	P11	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	AIN15	AN	ADC 输入通道
	PWM51A	0	PWM51A 输出
	LED1	0	LED1 输出
	SEG1	0	SEG1 输出
	SSI_SSN	0	SSI_SPI 片选输出
	INT11	I	外部中断 1
	EX_RST	I	外部复位引脚
P12	P12	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	SEG2	0	SEG2 输出
	LED2	0	LED2 输出
	PWM52A	0	PWM52A 输出
	CIN0+	I	CMP 正极输入源
	SSI_MISO	0	SSI_SPI 主收从发输出
	SSI_SCL	0	SSI_I2C 时钟输出
	SSI_RX	I	SSI_UART0 接收
	OCDS_CLK	0	烧录 CLK 时钟引脚
	INT12	I	外部中断 1
	T0_Count	I	TIMERO 外部时钟输入脚
P13	P13	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	SEG3	0	SEG3 输出
	LED3	0	LED3 输出

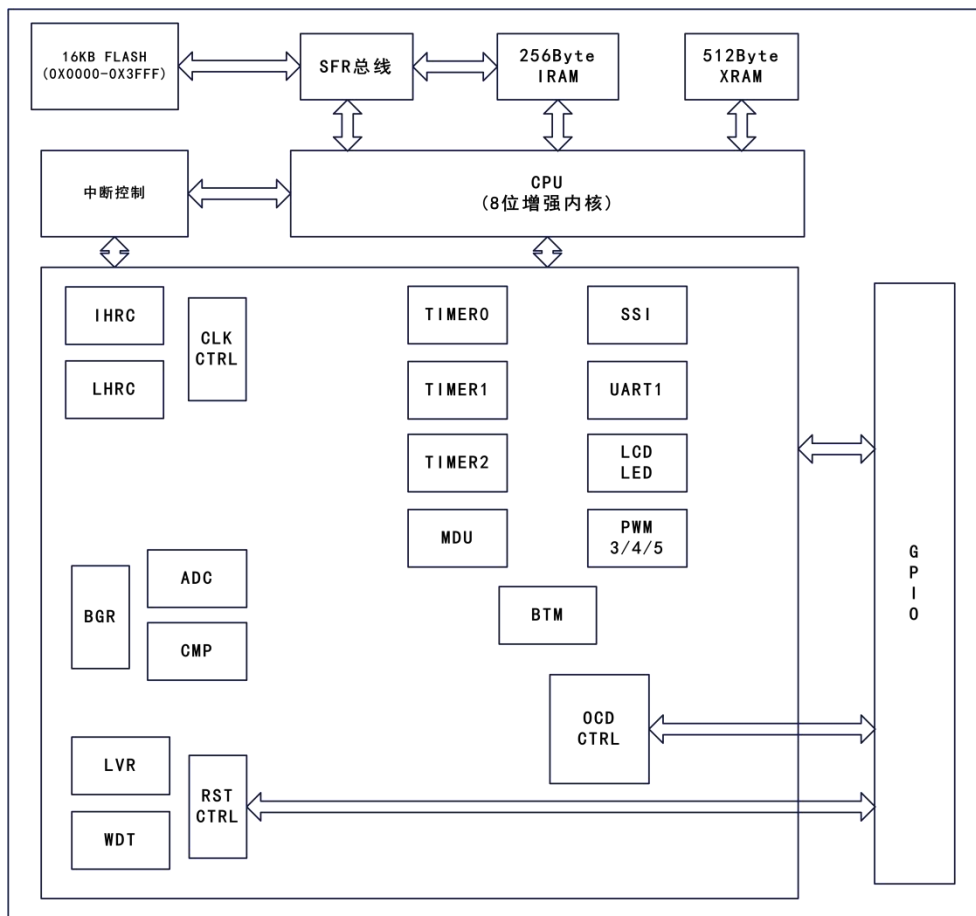


	PWM30B	0	PWM30B 输出
	CIN0-	I	CMP 负极输入源
	SSI_MOSI	0	SSI_SPI 主发从收输出
	SSI_SDA	0	SSI_I2C 数据口
	SSI_TX	I	SSI_UART0 发送
	OCDS_DATA	0	烧录 DATA 数据引脚
	INT13	I	外部中断 1
	T1_Count	I	TIMER1 外部时钟输入脚
P14	P14	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	SEG4	0	SEG4 输出
	PWM31B	0	PWM31B 输出
	INT14	I	外部中断 1
P15	P15	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	SEG5	0	SEG5 输出
	PWM32B	0	PWM32B 输出
	INT15	I	外部中断 1
P16	P16	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	SEG6	0	SEG6 输出
	PWM40B	0	PWM40B 输出
	INT16	I	外部中断 1
P17	P17	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	SEG7	0	SEG7 输出
	PWM41B	0	PWM41B 输出
	INT17	I	外部中断 1
P20	P20	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	SEG8	0	SEG8 输出
	PWM42A	0	PWM42A 输出
	EXT_VREF	I	外部参考电压输入
	INT20	I	外部中断 2
P21	P21	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	PWM33A	0	PWM33A 输出
	SEG9	0	SEG9 输出
	TX1	0	UART1 发送口
	INT21	I	外部中断 2
P22	P22	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	PWM51B	0	PWM51B 输出
	SEG10	0	SEG10 输出
	RX1	I	UART1 接收口
	INT22	I	外部中断 2
P23	P23	I/O	GPIO, 可编程上下拉, 端口变化唤醒



	PWM52B	0	PWM52B 输出
	SEG11	0	SEG11 输出
	INT23	I	外部中断 2
P24	P24	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	AIN9	AN	ADC 输入通道
	CIN2-	I	比较器 2 负端输入
	SEG12	0	SEG12 输出
	INT24	I	外部中断 2
P25	P25	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	AIN8	AN	ADC 输入通道
	CIN3-	I	比较器 3 负端输入
	SEG13	0	SEG13 输出
	PWMBK0	I	PWM 刹车 0
	INT25	I	外部中断 2
P26	P26	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	AIN7	AN	ADC 输入通道
	OSCI	I	外部晶振口
	PWMBK1	I	PWM 刹车 1
	INT26	I	外部中断 2
P27	P27	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	AIN6	AN	ADC 输入通道
	OSCO	0	外部晶振口
	INT27	I	外部中断 2
P50	P50	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	T2_CAP2	I	TIMER2 捕获口 2
	T2_Count1	I	TIMER2 外部时钟输入脚
	AIN5	AN	ADC 输入通道
	TX1	0	UART1 发送口
	SEG14	0	SEG14 输出
	INT30	I	外部中断 3
P51	P51	I/O	GPIO, 可编程上下拉, 端口变化唤醒
	CMPOUT	0	比较器输出口
	AIN4	AN	ADC 输入通道
	RX1	I	UART1 接收口
	SEG15	0	SEG15 输出
	INT31	I	外部中断 3
	VDD	--	电源
	GND	--	地

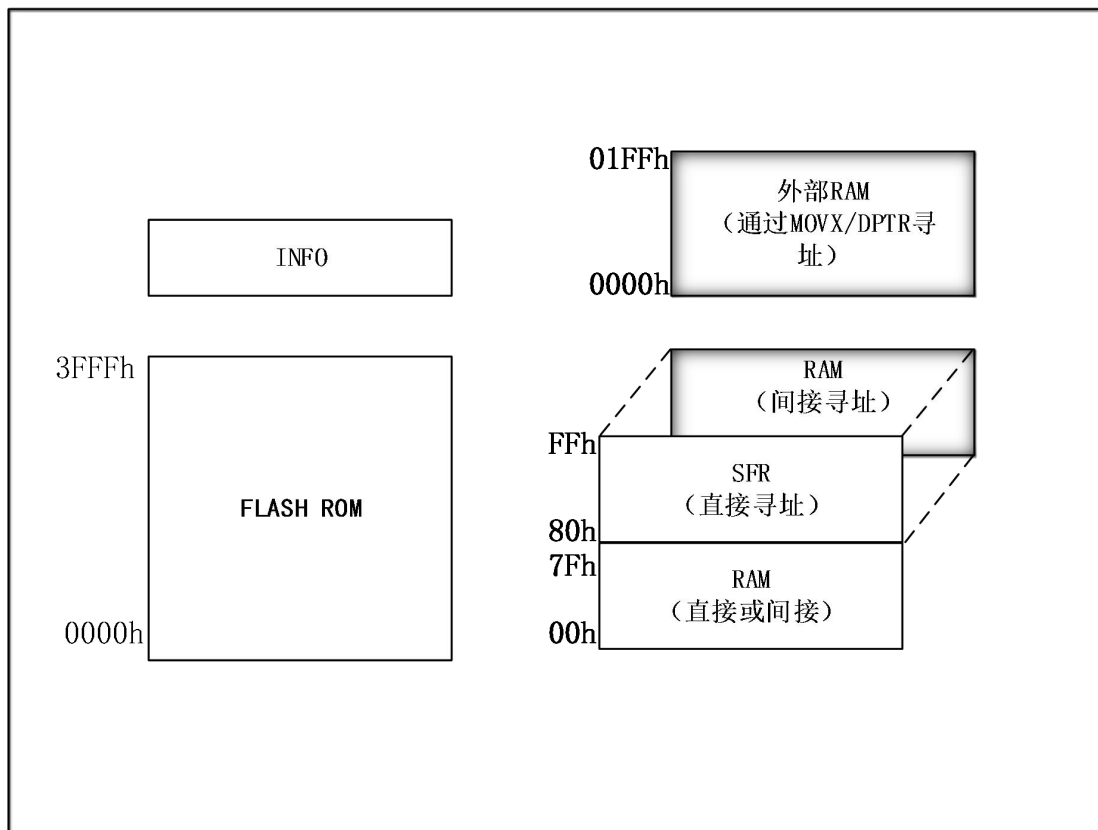
1.4. 系统框图



系统电路框图

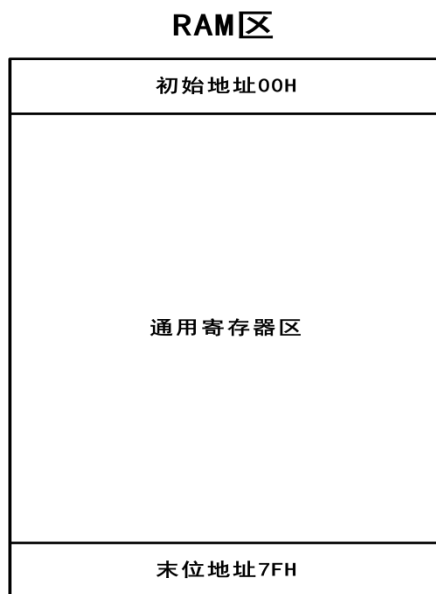
2. 存储器结构

2.1. 程序存储区结构



程序存储区结构图

2.2. 数据存储区结构



数据存储区

2.2.1. 特殊功能寄存器概览

地址	0X18	0X19	0X1A	0X1B	0X1C	0X1D	0X1E	0X1F
0	P0	P1	P2	ADCON	BTMCON	PSW	ACC	B
1	SP	P1CON	P2CON	ADCIS	BTML	PWM3CON	PWM4CON	PWM5CON
2	DPL	P1PH	P2PH	ADATL	BTMH	PWM3CON1	PWM4CON1	PWM5CON1
3	DPH	P1PD	P2PD	ADATH	-	PWM3PRD	PWM4PRD	PWM5PRD
4	ANAIF	P10D	P20D	-	-	PWM3DUTY0	PWM4DUTY0	PWM5DUTY0
5	-	P1IN	P2IN	-	-	PWM3DUTY1	PWM4DUTY1	PWM5DUTY1
6	-	-	LCDCON0	OSCCFG	INTF	PWM3DUTY2	PWM4DUTY2	PWM5DUTY2
7	PCON	P0IN	LCDCON1	TESTCON	INTR	PWM3DUTY3	PWMMODE0	PWMMODE1
8	TCON	SSCON0	IE	IP	T2CON	P5	ARCON	S1CON
9	TMOD	SSCON1	IE1	IP1	RCMPAL	P5SET	MD0	SBUF1
A	TL0	SSCON2	IE2	IP2	RCMP2H	IODR	MD1	SCFG
B	TL1	SSDATBU F	-	-	TL2	IOSR	MD2	S1CON1
C	TH0	POCON	LCDRAMADD R	-	TH2	-	MD3	GATE0
D	TH1	POPH	LCDRAMDAT A	IAPKEY	-	CMPCON0	MD4	GATE1
E	TMCON	POPD	SEGCON0	FLCTL1	-	CMPCON1	MD5	OPINX
F	-	POOD	SEGCON1	FLCTL2	WDTCN	CMPCON2	PWMIOSEL	OPREG

2.3. 系统配置寄存器

JZ51F5413 具有一组存在于 FLASH 区域的特殊区域的寄存器，用来在系统上电后加载一些配置选项，用户也可以使用 OPINX 和 OPREG 寄存器对这些寄存器在程序中操作；其中使用 OPINX 写入需要加载寄存器的地址 OPREG 写入需要加载的数据。（以下寄存器的地址均为配置寄存器的地址）

2.3.1. R81/SP (堆栈指针寄存器)

0X81	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SP	SP<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	1	1	1

Bit<7:0>: SP 寄存器指向堆栈的地址，复位后默认值为 0x07，意味着堆栈的区域从 RAM 地址的 08H 开始。该 SP 的值可以修改，如果将堆栈区域设置为 0xC0 开始，则系统复位后需要将 SP 的值设置为 0xBF。影响 SP 的操作有：指令 PUSH、LCALL、ACALL、POP、RET、RETI 以及进入中断。PUSH 指令占用堆栈中一个字节，LCALL, ACALL 及中断占用堆栈中两个字节，POP 指令释放一个字节，RET/RETI 指令 释放两个字节。使用 PUSH 指令会将操作的寄存器的当前值自动保存到 RAM 中。

2.3.2. R82/DPL (DPTR 数据指针低 8 位)

0X82	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DPL	DPL<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: 数据指针主要用在 MOVX, MOVC 指令中，其作用是定位 XRAM 与 ROM 的地址的低八位。

2.3.3. R83/DPH(DPTR 数据指针高 8 位)

0X83	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DPH	DPH<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: 用于定位 XRAM 与 ROM 的地址的高八位。

2.3.4. RD0/PSW(程序状态寄存器)

0XD0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PSW	CY	AC	F0	RS1	RS0	OV	F1	P
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: CY-运算标志位

0: 加法运算最高位有进位, 或者减法运算最高位有借位

1: 加法运算最高位无进位, 或者减法运算最高位无借位

Bit<6>: AC-进位辅助标志位

0: 无借位、进位

1: 加法运算时在 bit3 有进位, 或减法运算在 bit3 位有借位时

Bit<5>: F0-溢出标志位

Bit<4:3>: RS1/RS0-工作寄存器组选择位

RS<1>	RS<0>	当前使用工作寄存器组
0	0	组 0 (00H~07H)
0	1	组 1 (08H~0FH)
1	0	组 2 (10H~17H)
1	1	组 3 (18H~1FH)

Bit<2>: OV-进位辅助标志位

0: 无借位、进

1: 加法运算时在 bit3 有进位, 或减法运算在 bit3 位有借位时

Bit<1>: F1-用户自定义标志位

Bit<0>: P-奇偶标志位, 此标志位为累加器 ACC 中 1 的个数的奇偶值

0: ACC 中 1 的个数为偶数 (包括 0 个)

1: ACC 中 1 的个数为奇数

2.3.5. RE0/ACC(累加器)

0XE0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ACC	ACC<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: 累加器 ACC 是 8051 内核单片机的最常用的寄存器之一, 指令系统中采用 A 作为助记符。常用来存放参加计算或者逻辑运算的操作数及结果。

2.3.6. RF0/B(B 寄存器)

0XF0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
B	B<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: B 寄存器在乘除法运算中必须与累加器 A 配合使用。乘法指令 MUL A, B 把累加器 A 和寄存器 B 中的 8 位无符号数相乘, 所得的 16 位乘积的低位字节放在 A 中, 高位字节放在 B 中。除法指令 DIV A, B 是用 A 除以 B, 整数商放在 A 中, 余数放在 B 中。寄存器 B 还可以作为通用的暂存寄存器使用。

2.3.7. RB7/TESTCON(模拟测试寄存器)

0XFC	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
GATE0	-	-	CLKOUT	CLK_SEL	D25VSEL	ADCAPEN	-	VREFOUT
读/写	-	-	R/W	R/W	R/W	R/W	-	R/W
复位值	-	-	0	0	0	0	-	0

Bit<5>: CLKOUT-P04 输出时钟使能

0: 禁止

1: 使能

Bit<4>: CLK_SEL-选择输出时钟

0: SYSCLK

1: LRC

Bit<3>: D25VSEL-ADC 输入选择 0.25VDD

0: 禁止

1: 使能

Bit<2>: ADCAPEN-ADC 电容滤波使能

0: 禁止

1: 使能

Bit<1>: **此位必须给 0**

Bit<0>: VREFOUT-ADC 输出内部参考电压使能 (P20)

0: 禁止

1: 使能

注: 当选择输出内部时钟为 SYSCLK 时, 输出时钟受分频影响, 若选择输出 LRC, 则不受分频影响; ADC 内部滤波电容为 0.0002nF; 若要输出 ADC 内部参考电压 VREF, 需同时使能 ADC

2.3.8. RFC/GATE0 (外设门控寄存器 0)

0XFC	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
GATE0	-	SSI_CLK	T5_CLK	T4_CLK	T3_CLK	T2_CLK	T1_CLK	T0_CLK
读/写	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	1	1	1	1	1	1	1

Bit<6>: SSI_CLK-BTM、SSI 模块时钟使能

0: 禁止

1: 使能

Bit<5>: T5_CLK-TIMER5 模块时钟使能

0: 禁止

1: 使能

Bit<4>: T4_CLK-TIMER4 模块时钟使能

0: 禁止

1: 使能

Bit<3>: T3_CLK-TIMER3 模块时钟使能

0: 禁止

1: 使能

Bit<2>: T2_CLK-TIMER2 模块时钟使能

0: 禁止

1: 使能

Bit<1>: T1_CLK-TIMER1 模块时钟使能

0: 禁止

1: 使能

Bit<0>: T0_CLK-TIMER0 模块时钟使能

0: 禁止

1: 使能

2.3.9. RFD/GATE1 (外设门控寄存器 1)

OXFD	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
GATE1	-	-	-	CMP_CLK	LCD_CLK	ADC_CLK	MDU_CLK	UART1_CLK
读/写	-	-	-	R/W	R/W	R/W	R/W	R/W
复位值	-	-	-	0	0	0	0	0

Bit<4>: CMP_CLK-CMP 模块时钟使能

0: 禁止

1: 使能

Bit<3>: LCD_CLK-LCD 模块时钟使能

0: 禁止

1: 使能

Bit<2>: ADC_CLK-ADC 模块时钟使能

0: 禁止

1: 使能

Bit<1>: MDU_CLK-MDU 模块时钟使能

0: 禁止

1: 使能

Bit<0>: UART1_CLK-UART1 模块时钟使能

0: 禁止

1: 使能

2.3.10. RFE/OPINX (option 待操作地址寄存器)

0XFE	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OPINX	OPINX<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: OPTION 待操作地址寄存器

2.3.11. RFF/OPREG (Option 待操作数据寄存器)

0XFF	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OPREG	OPREG<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: OPTION 待写入数据寄存器

3. 中断

3.1. 中断源

JZ51F5413 具有 19 个中断源，无论是使用其中那一个中断，都必须使能总中断，IE = 0x80。下面分别是每个中断的特性：

中断源	中断标志	默认优先级	中断号	地址	中断标志位清除
INT0	INT0F	1	0	0003H	硬件清 0/用户清 0
INT1	INT1F	2	1	000BH	硬件清 0/用户清 0
INT2	INT2F	3	2	0013H	硬件清 0/用户清 0
PWM3BK	PWM3BKF	4	3	001BH	用户清 0
TIMER0	TF0	5	4	0023H	硬件清 0/用户清 0
TIMER1	TF1	6	5	002BH	硬件清 0/用户清 0
TIMER2	TF2	7	8	0043H	用户清 0
SSI	TI0/RI0/I2CIF/SPIIF	8	9	004BH	用户清 0
ADC	ADCIF	9	10	0053H	用户清 0
UART1	TI0/RI0	10	11	005BH	用户清 0
PWM3	PWM3IF	11	12	0063H	硬件清 0/用户清 0
BTM	BTMIF	12	13	006BH	硬件清 0/用户清 0
PWM4	PWM4IF	13	16	0083H	硬件清 0/用户清 0
PWM4BK	PWM4BKF	14	17	008BH	用户清 0
PWM5	PWM5IF	15	18	0093H	硬件清 0/用户清 0
PWM5BK	PWM5BKIF	16	19	009BH	用户清 0
CMP	CMPIF	17	20	00A3H	用户清 0
INT3	INT3IF	18	21	00ABH	硬件清 0/用户清 0
WDT	WDTIF	19	6	0033H	用户清 0

3.2. 中断处理流程

3.2.1. 中断请求

当某个中断源满足中断条件时（如外部引脚电平变化、定时器溢出等），会向 CPU 发出中断请求，对应的中断标志位会被硬件置 1（如 IE0、TF0 等）

3.2.2. 中断响应

如果检测到中断请求且满足响应条件，CPU 将在当前指令执行完毕后响应中断
 响应条件包括：

- 中断总允许位 EA=1
- 该中断源的中断允许位=1
- 无同级或更高优先级中断正在执行

3.2.3. 保护现场

在响应中断过程中，CPU 自动将程序计数器 PC 的当前值压入堆栈（保护断点），硬件自动清除可自动清除的中断标志（如 TF0、TF1），部分中断标志需要软件清除（如 RI、TI）

3.2.4. 转向中断服务程序

根据中断向量地址跳转到对应的中断服务程序。

3.2.5. 执行中断服务程序

在中断服务程序中通常需要：

- 根据需要保护其他寄存器（ACC、PSW 等）
- 处理中断事件
- 清除不可自动清除的中断标志
- 恢复保护的寄存器

3.3. 中断处理流程

JZ51F5413 单片机有 2 个中断优先级（高和低），处理规则：

- 高优先级中断可以打断低优先级中断
- 同级中断不能互相打断
- 同时发生时，按内部查询顺序响应

3.4. 中断控制寄存器

3.4.1. RA8/IE(中断使能寄存器)

0xA8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IE	EA	ET2	ET1	ET0	EPWM3BK	EXINT2	EXINT1	EXINT0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: EA-全局中断使能

0: 禁止

1: 使能

Bit<6>: ET2-TIMER2 溢出中断使能

0: 禁止

1: 使能

Bit<5>: ET1-TIMER1 溢出中断使能

0: 禁止

1: 使能

Bit<4>: ETO-TIMERO 溢出中断使能

0: 禁止

1: 使能

Bit<3>: EPWM3BK-PWM3 刹车中断使能

0: 禁止

1: 使能

Bit<2>: EXINT2-外部中断 2 使能控制

0: 禁止

1: 使能

Bit<1>: EXINT1-外部中断 1 使能控制

0: 禁止

1: 使能

Bit<0>: EXINT0-外部中断 0 使能控制

0: 禁止

1: 使能

3.4.2. RA9/IE1 (中断使能寄存器 1)

OXA9	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IE1	EPWM5	EPWM4BK	EPWM4	EBTM	EPWM3	EUART1	EADC	ESSI
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: EPWM5-PWM5 溢出中断使能

0: 禁止

1: 使能

Bit<6>: EPWM4BK-PWM4 刹车中断使能

0: 禁止

1: 使能

Bit<5>: EPWM4-PWM4 溢出中断使能

0: 禁止

1: 使能

Bit<4>: EBTM-BTM 溢出中断使能

0: 禁止

1: 使能

Bit<3>: EPWM3-PWM3 溢出中断使能

0: 禁止

1: 使能

Bit<2>: EUART1-UART1 中断使能

0: 禁止

1: 使能

Bit<1>: EADC-ADC 转化完成中断使能

0: 禁止

1: 使能

Bit<0>: ESSI-SSI 中断使能

0: 禁止

1: 使能

3.4.3. RAA/IE2(中断使能寄存器 2)

0XAA	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IE1	-	-	-	-	EWDT	EXINT3	ECMP	EPWM5BK
读/写	-	-	-	-	R/W	R/W	R/W	R/W
复位值	-	-	-	-	0	0	0	0

Bit<3>: EWDT-看门狗溢出中断使能

0: 禁止

1: 使能

Bit<2>: EXTINT3-外部中断 3 使能

0: 禁止

1: 使能

Bit<1>: ECMP-比较器结果变化中断使能

0: 禁止

1: 使能

Bit<0>: EPWM5BK-PWM5 刹车中断

0: 禁止

1: 使能

3.4.4. R84/ANAIF (模拟中断寄存器)

0X84	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ANAIF	-						CMPIF	ADCIF
读/写	-	-	-	-	-	-	R/W	R/W
复位值	-	-	-	-	-	-	0	0

Bit<1>: CMPIF-CMP 中断标志位

0: 未触发中断

1: CMP 变化中断, 写 1 清零

Bit<0>: ADCIF-ADC 转换完成中断标志位

0: 未触发中断

1: ADC 转换完成, 写 1 清零

3.4.5. RB8/IP (中断优先级控制寄存器)

0XB8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IP	IPSSI	IPT2	IPT1	IPT0	IPPWM3BK	IPEXINT2	IPEXINT2	IPEXINT2
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: IPSSI-SSI 中断优先级配置

0: 低优先级

1: 高优先级

Bit<6>: IPT2-TIMER2 中断优先级配置

0: 低优先级

1: 高优先级

Bit<5>: IPT1-TIMER1 中断优先级配置

0: 低优先级

1: 高优先级

Bit<4>: IPT0-TIMER0 中断优先级配置

0: 低优先级

1: 高优先级

Bit<3>: IPPWM3BK-PWM3 刹车中断优先级配置

0: 低优先级

1: 高优先级

Bit<2>: IPEXINT2-外部中断 2 中断优先级配置

0: 低优先级

1: 高优先级

Bit<1>: IPEXINT1-外部中断 1 中断优先级配置

0: 低优先级

1: 高优先级

Bit<0>: IPEXINT0-外部中断 0 中断优先级配置

0: 低优先级

1: 高优先级

3.4.6. RB9/IP1(中断优先级控制寄存器 1)

0XB9	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IP	IPPWM5BK	IPPWM5	IPPWM4BK	IPPWM4	IPBTM	IPPWM3	IPUART1	IPADC
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: IPPWM5BK-PWM5 刹车中断优先级配置

0: 低优先级

1: 高优先级

Bit<6>: IPPWM5-PWM5 溢出中断优先级配置

0: 低优先级

1: 高优先级

Bit<5>: IPPWM4BK-PWM4 刹车中断优先级配置

0: 低优先级

1: 高优先级

Bit<4>: IPPWM4-PWM4 溢出中断优先级配置

0: 低优先级

1: 高优先级

Bit<3>: IPBTM-BTM 中断优先级配置

0: 低优先级

1: 高优先级

Bit<2>: IPPWM3-PWM3 溢出中断优先级配置

0: 低优先级

1: 高优先级

Bit<1>: IPUART1-UART1 中断优先级配置

0: 低优先级

1: 高优先级

Bit<0>: IPADC-ADC 转换中断优先级配置

0: 低优先级

1: 高优先级

3.4.7. RB9/IP2(中断优先级控制寄存器 2)

0XBA	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IP1	-	-	-	-	-	IPWDT	IPEXINT3	IPCMP
读/写	-	-	-	-	-	R/W	R/W	R/W
复位值	-	-	-	-	-	0	0	0

Bit<2>: IPWDT-WDT 溢出中断优先级配置

0: 低优先级

1: 高优先级

Bit<1>: IPEXINT3-外部中断 3 中断优先级配置

0: 低优先级

1: 高优先级

Bit<0>: IPCMP-CMP 变化中断优先级配置

0: 低优先级

1: 高优先级

4. 复位

4.1. 复位功能概述

JZ51F5413 系统提供 4 种复位方式：

- POR 上电复位
- RESET 脚输入低电平复位（P11）
- WDT 看门狗溢出复位
- LVR 低电压复位

以上任意一种复位发生时，所有的系统寄存器初始化到复位值，程序停止运行，同时程序计数器 PC 清零。复位结束后，系统从向量 0000H 处重新开始运行。

任何一种复位情况都需要一定的响应时间，系统复位机制能够保证 MCU 的可靠复位。不同类型的振荡器，完成复位所需要的时间也不同。因此，VDD 的上升速度和不同振荡器的起振时间都是不固定的。RC 振荡器的起振时间最短，晶体振荡器的起振时间则较长。在用户终端使用的过程中，应注意考虑应用场景对上电复位时间的要求。

4.2. POR 上电复位

上电复位与 LVR 操作密切相关。系统上电的过程呈逐渐上升的曲线形式，需要一定时间才能达到正常电平值。

- 上电：系统检测到电源电压上升并等待其稳定；
- 系统初始化：所有的系统寄存器被置为初始值；
- 振荡器开始工作：振荡器开始提供系统时钟；
- 执行程序：上电结束，程序开始运行；

上电复位时间由 OPT5bit<1:0>选择决定，可选择 1ms、1ms+40000xTSYS_CLK、1ms+80000xTSYS_CLK、1ms+120000xTSYS_CLK 几个档位的复位时间。

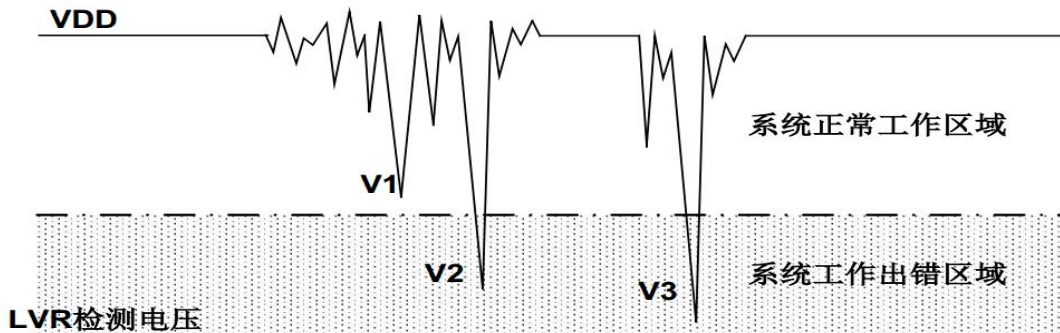
4.3. WDT 看门狗复位

看门狗复位是系统的一种保护设置。在正常状态下，由程序将看门狗定时器清零。若出错，系统处于未知状态，看门狗定时器溢出，此时系统复位。看门狗复位后，系统重启进入正常状态。

- 看门狗定时器状态：系统检测看门狗定时器是否溢出，若溢出，则系统复位；
- 振荡器开始工作：振荡器开始提供系统时钟；
- 执行程序：上电结束，程序开始运行；

4.4. LVR 低电压复位

掉电复位针对外部因素引起的系统电压跌落情形（例如，干扰或外部负载的变化），掉电可能会引起系统工作状态不正常或程序执行错误。



电压跌落可能会进入系统死区。系统死区意味着电源不能满足系统的最小工作电压要求。上图是一个典型的掉电复位示意图。图中，VDD 受到严重的干扰，电压值降的非常低。虚线以上区域系统正常工作，在虚线以下的区域内，系统进入未知的工作状态，这个区域称作死区。当 VDD 跌至 V1 时，系统仍处于正常状态；当 VDD 跌至 V2 和 V3 时，系统进入死区，则容易导致出错。以下情况系统可能进入死区：

4.4.1. DC 运用

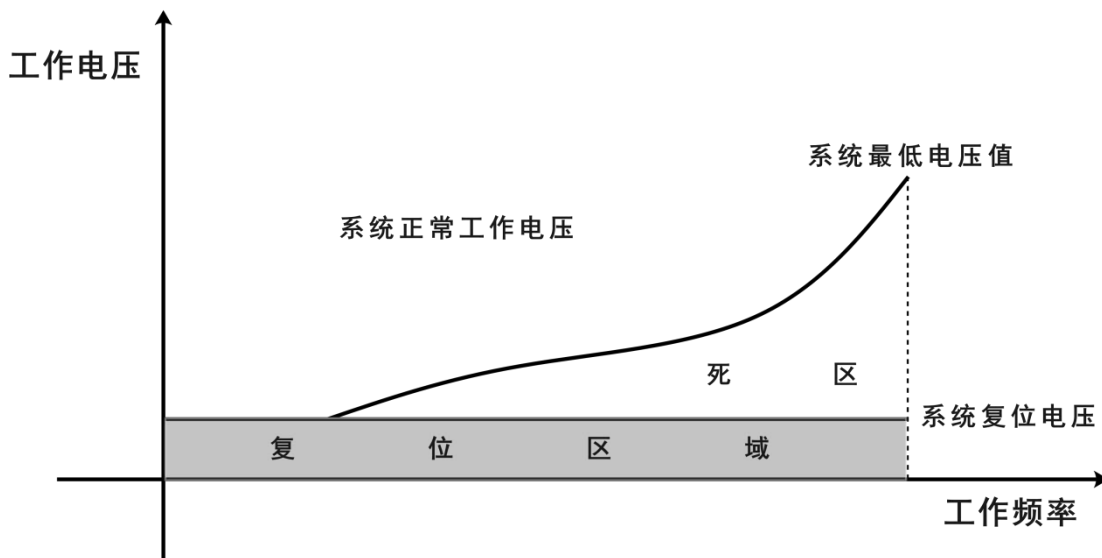
DC 运用中一般都采用电池供电，当电池电压过低或单片机驱动负载时，系统电压可能跌落并进入死区。这时，电源不会进一步下降到 LVR 检测电压，因此系统维持在死区。

4.4.2. AC 运用

系统采用 AC 供电时，DC 电压值受 AC 电源中的噪声影响。当外部负载过高，如驱动马达时，负载动作产生的干扰也影响到 DC 电源。VDD 若由于受到干扰而跌落至最低工作电压以下时，则系统将有可能进入不稳定工作状态。在 AC 运用中，系统上、下电时间都较长。其中，上电时序保护使得系统正常上电，但下电过程却和 DC 运用中情形类似，AC 电源关断后，VDD 电压在缓慢下降的过程中易进入死区。

4.5. 工作频率与 LVR 低压检测关系

为了改善系统掉电复位的性能，首先必须明确系统具有的最低工作电压值。系统最低工作电压与系统执行速度有关，不同的执行速度下最低工作电压值也不同。



如上图所示，系统正常工作电压区域一般高于系统复位电压，同时复位电压由低电压检测（LVR）电平决定。当系统执行速度提高时，系统最低工作电压也相应提高，但由于系统复位电压是固定的，因此在系统最低工作电压与系统复位电压之间就会出现一个电压区域，系统不能正常工作，也不会复位，这个区域即为死区。

为避免出现死区电压，在选择工作频率的时候，要选择相应的 LVR 复位电压点。如下表：

IRC 频率	LVR 复位电压点
IRC-16MHz	LVR=1.8V
IRC-5MHz	LVR=1.6V

注：1、工作频率=指令周期频率=IRC 频率+Clocks 分频；2、此工作频率和 LVR 复位电压点的对应值，只是推荐值，用户在使用过程中，根据用于的具体应用场合可以适当的调整复位电压点。

4.6. 复位相关寄存器

4.6.1. CONFIG_REG5/OPT5(功能控制寄存器 1)

0XC3	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OPT5	-	LVR_SEL			IDLESLEEP	STOPSLEEP	WDTCLKEN	SYSCLOCKSEL
读/写	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	1	0	0	0	0

Bit<6:4>: LVR_SEL-LVR 复位电压选择

LVR_SEL<2>	LVR_SEL<1>	LVR_SEL<0>	LVR 复位电压
0	0	0	1.8V
0	0	1	2.1V
0	1	0	2.4V

0	1	1	2.7V
1	0	0	3.1V
1	0	1	3.5V
1	1	0	4.1V
1	1	1	4.7V

Bit<3>: IDLESLEEP-IDLE 下 FLASH SLEEP 信号使能控制位

0: 禁止

1: 使能

Bit<2>: STOPSLEEP-STOP 下 FLASH SLEEP 信号使能控制位

0: 禁止

1: 使能

Bit<1>: WDTCLKEN-看门狗时钟使能信号

0: 禁止

1: 使能

Bit<0>: SYSCLKSEL-系统时钟选择信号

0: IHRC

1: ILRC

5. 工作模式

JZ51F5413 可以在 4 种工作模式下以不同的时钟频率工作，这些模式可以控制振荡器的工作、程序的执行以及模拟电路的功能损耗。

- 高速模式：系统时钟选择内部高速时钟，低速时钟正常工作；
- 低速模式：系统时钟选择内部低速时钟，高速时钟暂停工作；
- 空闲模式：CPU 时钟关闭，外设模块正常工作，可通过配置外设中断唤醒
- 睡眠模式：系统时钟关闭，可通过CMP、外部IO变化、BTM溢出唤醒、看门狗复位唤醒。在使用了BTM外设（时钟选择ILRC）或者看门狗功能时，此时ILRC未关闭，在不使用这两个模块时，系统所有时钟停止（需配置ILRC或者IHRC使能关闭）。

5.1. 高速模式

高速模式是系统高速时钟工作模式，系统时钟源由高速 RC 振荡器提供。程序被执行。上电复位或任意一种复位触发后，系统进入高速模式执行程序。高速模式下，高速振荡器正常工作，功耗最大。

- 程序被执行，所有的功能都可控制；
- 系统速率为高速；
- 高速振荡器和内部低速振荡器都正常工作；
- 高速模式可以切换到低速模式；
- 从高速模式进入到睡眠模式，唤醒后返回到高速模式；
- 从高速模式进入到空闲模式，唤醒后返回到高速模式；

5.2. 低速模式

低速模式为系统低速时钟工作模式。系统时钟源由低速 RC 振荡器提供。可以使用 OPT5 寄存器的 SYS_CLKSEL 当 SYS_CLKSEL=0 时，系统为高速模式；当 SYS_CLKSEL=1 时，系统进入低速模式。进入低速模式后，系统不能自动禁止高速 RC 振荡器，必须通过 FLCTL1 寄存器的 HRC_EN = 1 来禁止以减少功耗。

- 程序被执行，所有的功能都可控制；
- 系统速率为低速；
- 内部低速振荡器正常工作，高速振荡器停止工作。
- 低速模式可以切换到高速模式；
- 从低速模式进入到睡眠模式，唤醒后返回到低速模式；
- 从低速模式进入到空闲模式，唤醒后返回到低速模式；

5.3. 空闲模式

空闲模式是另外的一种理想状态。在睡眠模式下，所有的功能和硬件设备都被禁止，但在空闲模式下，系统时钟保持工作，空闲模式下的功耗大于睡眠模式下的功耗。空闲模式下，不执行程序，但是可以配置对应外设中断使能，通过外设中断触发唤醒，由系统时

钟及状态控制寄存器 PCON<1:0>位决定是否进入空闲模式，当 PCON<1:0>=01 时，进入空闲模式。

- 程序停止执行，所有的功能被禁止；
- 具有唤醒功能的模块正常工作；
- 系统时钟正常工作；
- 由高速模式进入到空闲模式，被唤醒后返回到高速模式；
- 由低速模式进入到空闲模式，被唤醒后返回到低速模式；
- 空闲模式下的唤醒方式为外设中断触发或看门狗复位；

5.4. 睡眠模式

睡眠模式是系统的理想状态，不执行程序，振荡器也停止工作。整个芯片的功耗低于 1 μ A。睡眠模式可以由 BTM, IO 状态变化, CMP 比较结果变化, INTO、1、2、3, 唤醒。从高速模式或者低速模式进入睡眠模式，被唤醒后将返回到对应模式。由系统控制寄存器 PCON<1:0> = 10 进入 STOP 模式。

- 程序停止执行，所有的功能被禁止；
- 所有的振荡器，包括外部高速振荡器、内部高速振荡器和内部低速振荡器都停止工作；
- 功耗低于 1 μ A；
- 由高速模式进入到睡眠模式，被唤醒后返回到高速模式；
- 由低速模式进入到睡眠模式，被唤醒后返回到低速模式；
- 睡眠模式下可由 INTO[~]3, IO 变化, BTM 和看门狗复位唤醒两种模式下程序都停止运行。

外设	空闲 (IDLE) 模式	睡眠 (STOP) 模式
CPU	停止	停止
FLASH	停止	停止
RAM	停止	停止
BTM	运行	运行
看门狗	运行	运行
定时器 0 [~] 2	运行	停止
ADC	运行	停止
UART1	运行	停止
SSP	运行	停止
HRC	运行	停止
LRC	运行	停止
I/O 口	运行	保持
PWM	运行	停止
CMP	运行	停止
LCD/LED	运行	停止
唤醒条件	所有中断，看门狗复位	INTO [~] 3, IO 变化, BTM, 看门狗复位

5.5. 工作模式相关寄存器

5.5.1. R87/PCON(系统控制寄存器)

0X87	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PCON	SMOD0	SMOD1	I2C_CKSEL	PM_W	SSIMODE		POWMODE	
读/写	W	W	R/W	R/W	W		W	
复位值	0	0	0	0	0	0	0	0

Bit<7>: SMOD0-串口 0 波特率倍率设置

0: 串口在系统时钟 1/64 下运行

1: 串口在系统时钟 1/32 下运行

Bit<6>: SMOD1-串口 1 波特率倍率设置

0: 串口在系统时钟 1/64 下运行

1: 串口在系统时钟 1/32 下运行

Bit<5>: I2C_CLKSEL-SSI_I2C 系统时钟分频选择

0: Fsys/200

1: Fsys/50

注:需要将 SCFG<1:0>配置为 11

Bit<4>: PM_W-写 Program memory 使能

1: 使能对 Program memory 写操作

0: 禁止对 Program memory 写操作

Bit<3:2>: SSIMODE-SSI 模块功能选择

00: SSI 模块未启用

01: UART 模式

10: I2C 模式

11: SPI 模式

Bit<1:0>: POWMODE-系统电源管理配置

00: NOMAL

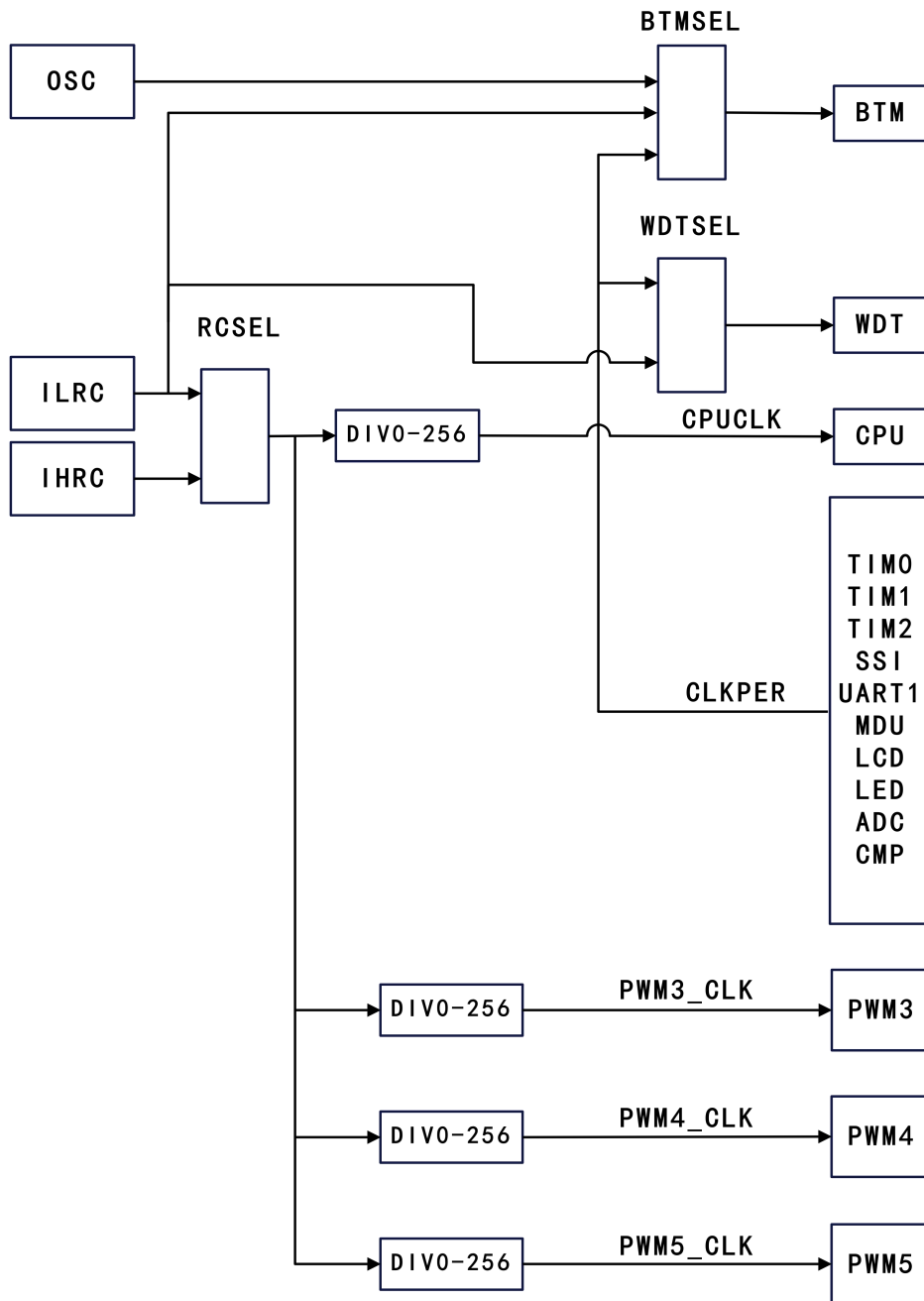
01: IDLE, 节能模式, 程序停止运行, 但外设和时钟继续运行, 进入 IDLE 模式前所有 CPU 状态都被保存

10: STOP, 休眠模式, HRC 停止工作, LRC 手动关闭

11: 保留

6. 系统时钟

JZ51F5413 内部集成了 2 种振荡器，高速 RC 振荡器 IHRC 和低速 RC 振荡器 ILRC，可以通过 CONFIG_REG5 寄存器的 BIT0 实现系统时钟切换高低速振荡器。



6.1. 内部 RC 振荡器

JZ51F5413 内置 IHRC 高速振荡器，提供稳定的 16MHz 低速时钟。

6.2. 内部 ILRC 振荡器

JZ51F5413 内置 ILRC 低速振荡器，提供稳定的 128KHz 低速时钟。

6.3. 时钟相关寄存器

6.3.1. CONFIG_REG4/OPT4 (功能控制寄存器 0)

OXC1	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OPT4	-	CRYEN	HXTEN	LXTEN	RSTEN	WDTEN	-	-
读/写	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0

Bit<6>: CRYEN-晶振总使能

0: 使能

1: 禁止

Bit<5>: HXTEN-高速晶振使能

0: 禁止

1: 使能

Bit<4>: LXTEN-低速晶振使能

0: 禁止

1: 使能

Bit<3>: RSTEN-外部 IO 复位使能

0: 禁止

1: 使能 (P11 口会被设置为外部复位口 0 复位)

Bit<2>: WDTEN-看门狗使能信号

0: 禁止

1: 使能

Bit<1:0>: 必须配成 11

6.3.2. CONFIG_REG6/OPT6 (系统分频寄存器)

OXC5	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OPT6	SCLKS<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	1	1

Bit<7:0>: 系统分频寄存器

SCLKS<7:0>	分频系数
0x00	DIV0
0x01	DIV2
0x02	DIV3
0x03	DIV4
0x04	DIV5
...	...
0xFE	DIV255
0xFF	DIV256

6.3.3. RB6/OSCCFG (外部晶振控制寄存器)

OXB6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
OSCCFG	-	-	LXT_ERR	LXT_RDY	LXT_ST	CRY_7P	CRY_9P	CRY_12P
读/写	-	-	R/W	R	R/W	R/W	R/W	R/W
复位值	-	-	0	0	0	0	0	0

Bit<5>: LXT_ERR-低速时钟检测误差使能

0: 禁止

1: 使能

Bit<4>: LXT-RDY-低速晶振标志位

0: 低速晶振运行

1: 低速晶振关闭

Bit<3>: LXT_ST-内部反馈电阻使能

0: 禁止

1: 使能

Bit<2>: CRY_7P-内部负载电容 0 使能

0: 禁止

1: 使能

Bit<1>: CRY_9P-内部负载电容 1 使能

0: 禁止

1: 使能

Bit<0>: CRY_12P-内部负载电容 2 使能

0: 禁止

1: 使能

注: 单独使能 Bit[2], 则内部负载电容为 7PF; 若要使用 9PF, 则需要同时使能 Bit[2:1]; 若要使用 12PF, 则需要同时使能 Bit[2:0]

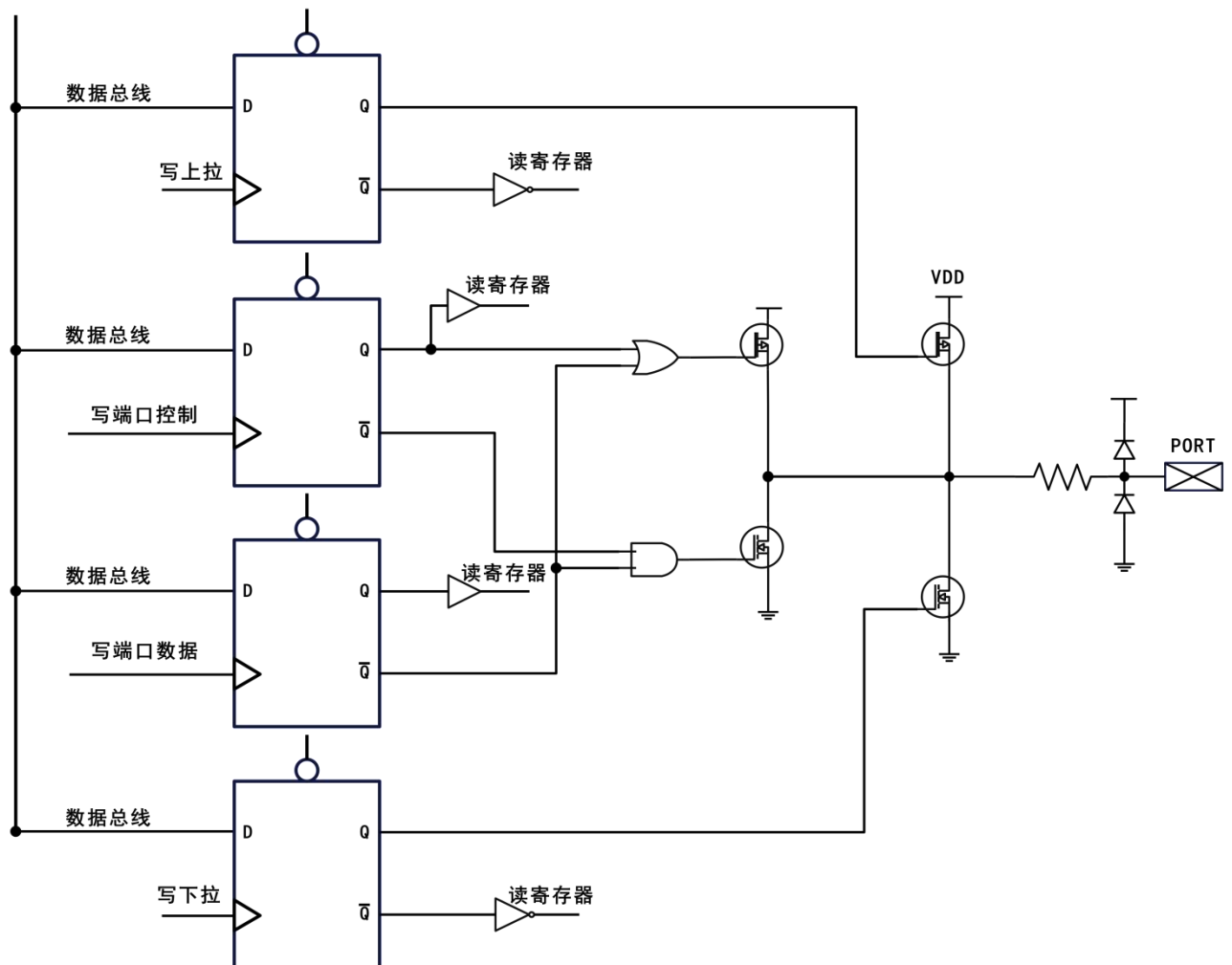
7. IO 端口

JZ51F5413 有 4 组双向 I/O 端口，共 26 个输入，26 个输出，大部分 I/O 可以复用为其它功能。

- 所有 IO 均可配置上下拉
- 所有 IO 均可变化唤醒 STOP 模式
- 所有 IO 均是可编程 SINKD、RIVERI/O 引脚
- 所有 IO 均是可编程转换速率 I/O 引脚

7.1. GPIO 内部结构图

以下内部结构图仅供参考理解，并不代表实际电路。



IO 控制寄存器/数据寄存器/上拉/下拉结构电路

7.2. 端口输入变化唤醒

JZ51F5413 包含 26 个可编程端口输入变化唤醒 I/O: P00~P07, P10~P17, P20~P27, P50~P51。芯片执行 PCON<1:0>到睡眠模式或者空闲模式。此时，CPU 不执行指令。端口

输入变化唤醒可以通过程序选择继续原有的进程或执行相应的跳转,需打开相应的中断使能控制,端口输入变化唤醒后跳转到中断服务程序。

7.2.1. 端口状态改变查询方式唤醒设置

- 1、端口输入变化唤醒口设为输入;
- 2、可以根据需要选择唤醒口的内部上拉或下拉;
- 3、执行 $PCON\langle 1:0 \rangle = 10$
- 4、唤醒后,执行睡眠前的下一条指令;

7.2.2. 外部 INT 中断方式唤醒设置

- 1、端口输入变化唤醒口设为输入;
- 2、可以根据需要选择唤醒口的内部上拉或下拉;
- 3、使能外部中断使能 EXINT0、EXINT1、EXINT2、EXINT3;
- 4、配置 $PCON\langle 1:0 \rangle = 10$ 系统进入睡眠;
- 5、唤醒后会进入中断地址口,退出中断后,执行睡眠前的下一条指令;

7.3. 相关寄存器

7.3.1. R90/P1 (P1 数据寄存器)

0X90	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P1	P1<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: P1 端口数据寄存器

7.3.2. R91/P1CON (P1 输出使能寄存器)

0X91	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P1CON	P1CON<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: P1 端口方向控制位

- 0: 关闭输出
- 1: 使能输出

注：如需要开启输入模式，需要配置输入使能寄存器，而不是关闭端口方向寄存器

7.3.3. R92/P1PH(P1 上拉控制寄存器)

0X92	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P1PH	P1PH<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: P1 端口上拉控制位

0: 禁止

1: 使能

7.3.4. R93/P1PD(P1 下拉控制寄存器)

0X93	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P1PD	P1PD<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: P1 端口下拉控制位

0: 禁止

1: 使能

7.3.5. R94/P10D(P1 开漏控制寄存器)

0X94	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P10D	P10D<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: P1 端口开漏控制位

0: 禁止

1: 使能

7.3.6. R95/P1IN(P1 输入使能控制寄存器)

0X95	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P1IN	P1IN<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

Bit<7:0>: P1 端口输入使能控制位

0: 禁止

1: 使能

7.3.7. R80/P0(P0 口数据寄存器)

0X80	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P0	P0<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: P0 端口数据寄存器

7.3.8. R97/P0IN(P0 输入使能控制寄存器)

0X97	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P0IN	P0IN<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

Bit<7:0>: P0 端口输入使能控制位

0: 禁止

1: 使能

7.3.9. R9C/POCON(P0 输出使能寄存器)

0X9C	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
POCON	POCON<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: P0 端口方向控制位:

0: 关闭输出

1: 使能输出

注: 如需要开启输入模式, 需要配置输入使能寄存器, 而不是关闭端口方向寄存器

7.3.10. R9D/POPH(P0 上拉控制寄存器)

0X9D	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
POPH	POPH<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: P0 端口上拉控制位:

0: 禁止

1: 使能

7.3.11. R9E/POPD(P0 下拉控制寄存器)

0X9E	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
POPD	POPD<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: P0 端口下拉控制位:

0: 禁止

1: 使能

7.3.12. R9F/POOD(P0 开漏控制寄存器)

0X9F	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
POOD	POOD<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: P0 端口开漏控制位:

0: 禁止

1: 使能

7.3.13. RA0/P2(P2 数据寄存器)

0XA0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P2	P2<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: P1 端口数据寄存器

7.3.14. RA1/P2CON(P2 输出使能寄存器)

0XA1	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P2CON	P2CON<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: P2 端口方向控制位:

0: 关闭输出

1: 使能输出

注: 如需要开启输入模式, 需要配置输入使能寄存器, 而不是关闭端口方向寄存器

7.3.15. RA2/P2PH(P2 上拉控制寄存器)

0XA2	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P2PH	P2PH<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: P2 端口上拉控制位:

0: 禁止

1: 使能

7.3.16. RA3/P2PD(P2 下拉控制寄存器)

0XA3	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P2PD	P2PD<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
-----	---	---	---	---	---	---	---	---

Bit<7:0>: P2 端口下拉控制位:

0: 禁止

1: 使能

7.3.17. RA4/P20D (P2 开漏控制寄存器)

0XA4	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P20D	P20D<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: P2 端口开漏控制位:

0: 禁止

1: 使能

7.3.18. RA5/P2IN (P2 输入使能控制寄存器)

0XA5	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P2IN	P2IN<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1

Bit<7:0>: P2 端口输入使能控制位:

0: 禁止

1: 使能

7.3.19. RC6/INTF (INT 下降沿触发中断使能寄存器)

0XC6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTF	EXT5F1	EXT5F0	EXT2F7	EXT2F6	EXT2F5	EXT2F4	EXT0F7	EXT0F6
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: EXT5F1-P51 下降沿触发 EXINT3 使能

0: 禁止

1: 使能

Bit<6>: EXT5F0-P50 下降沿触发 EXINT3 使能

0: 禁止

1: 使能

Bit<5>: EXT2F7-P27 下降沿触发 EXINT2 使能

0: 禁止

1: 使能

Bit<4>: EXT2F6-P26 下降沿触发 EXINT2 使能

0: 禁止

1: 使能

Bit<3>: EXT2F5-P25 下降沿触发 EXINT2 使能

0: 禁止

1: 使能

Bit<2>: EXT2F4-P24 下降沿触发 EXINT2 使能

0: 禁止

1: 使能

Bit<1>: EXT0F7-P07 下降沿触发 EXINT0 使能

0: 禁止

1: 使能

Bit<0>: EXT0F6-P06 下降沿触发 EXINT0 使能

0: 禁止

1: 使能

7.3.20. RC7/INTR (INT 上升沿触发中断使能寄存器)

0XC7	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
INTR	EXT5R1	EXT5R0	EXT2R7	EXT2R6	EXT2R5	EXT2R4	EXT0R7	EXT0R6
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: EXT5R1-P51 上升沿触发 EXINT3 使能

0: 禁止

1: 使能

Bit<6>: EXT5R0-P50 上升沿触发 EXINT3 使能

0: 禁止

1: 使能

Bit<5>: EXT2R7-P27 上升沿触发 EXINT2 使能

0: 禁止

1: 使能

Bit<4>: EXT2R6-P26 上升沿触发 EXINT2 使能

0: 禁止

1: 使能

Bit<3>: EXT2R5-P25 上升沿触发 EXINT2 使能

0: 禁止

1: 使能

Bit<2>: EXT2R4-P24 上升沿触发 EXINT2 使能

0: 禁止

1: 使能

Bit<1>: EXT0R7-P07 上升沿触发 EXINT0 使能

0: 禁止

1: 使能

Bit<0>: EXT0R6-P06 上升沿触发 EXINT0 使能

0: 禁止

1: 使能

7.3.21. RD8/P5 (P5 数据上下拉寄存器)

0XD8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P5	P5D1	P5D0	P5H1	P5H0	P5C1	P5C0	P51	P50
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: P5D1-P51 口下拉使能

0: 禁止

1: 使能

Bit<6>: P5D0-P50 口下拉使能

0: 禁止

1: 使能

Bit<5>: P5H1-P51 口上拉使能

0: 禁止

1: 使能

Bit<4>: P5H0-P50 口上拉使能

0: 禁止

1: 使能

Bit<3>: P5C1-P51 口输出使能

0: 禁止

1: 使能

Bit<2>: P5C0-P50 口输出使能

0: 禁止

1: 使能

Bit<1>: P51-P51 输出数据/输入数据

0: 端口输出 0/端口读状态为 0

1: 端口输出 1/端口读状态为 1

Bit<0>: P50-P50 输出数据/输入数据

0: 端口输出 0/端口读状态为 0

1: 端口输出 1/端口读状态为 1

7.3.22. RD9/P5SET (P5 输入开漏寄存器)

0XD9	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
P5SET	P5IN1	P5IN0	P5OD1	P5OD0	-	-	-	-
读/写	R/W	R/W	R/W	R/W	-	-	-	-
复位值	0	0	0	0	-	-	-	-

Bit<7>: P5IN1-P51 口输入使能

0: 禁止

1: 使能

Bit<6>: P5IN0-P50 口输入使能

0: 禁止

1: 使能

Bit<5>: P50D1-P51 口开漏使能

0: 禁止

1: 使能

Bit<4>: P50D0-P50 口开漏使能

0: 禁止

1: 使能

7.3.23. RDA/IODR (IO 驱动电流选择)

OXDA	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IODR	SINKP5	SINKP2	SINKP1	SINKP0	IODRP5	IODRP2	IODRP1	IODRP0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: SINKP5-P5X 口 SINK 电流选择 (X=0~1)

0: 25mA

1: 50mA

Bit<6>: SINKP2-P2X 口 SINK 电流选择 (X=0~7)

0: 25mA

1: 50mA

Bit<5>: SINKP1-P1X 口 SINK 电流选择 (X=0~7)

0: 25mA

1: 50mA

Bit<4>: SINKP0-P0X 口 SINK 电流选择 (X=0~7)

0: 25mA

1: 50mA

Bit<3>: IODRP5-P5X 口 DRIVER 电流选择 (X=0~1)

0: 12.5mA

1: 25mA

Bit<2>: IODRP2-P2X 口 DRIVER 电流选择 (X=0~7)

0: 12.5mA

1: 25mA

Bit<1>: IODRP1-P1X 口 DRIVER 电流选择 (X=0~7)

0: 12.5mA

1: 25mA

Bit<0>: IODRPO-POX 口 DRIVER 电流选择 (X=0~7)

0: 12.5mA

1: 25mA

7.3.24. RDB/IOSR (IO 转换速率控制寄存器)

OXDB	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IOSR	-	-	-	-	POSR	P1SR	P2SR	P5SR
读/写	-	-	-	-	R/W	R/W	R/W	R/W
复位值	-	-	-	-	0	0	0	0

Bit<3>: POSR-POX 口 IO 翻转速率选择 (X=0~7)

0: 快速

1: 正常

Bit<2>: P1SR-P1X 口 IO 翻转速率选择 (X=0~7)

0: 快速

1: 正常

Bit<1>: P2SR-P2X 口 IO 翻转速率选择 (X=0~7)

0: 快速

1: 正常

Bit<0>: P5SR-P5X 口 IO 翻转速率选择 (X=0~1)

0: 快速

1: 正常

8. 定时计数器

JZ51F5413提供3个16位定时器(TIMER0/1/2)，这三个定时计数器的类型和结构相似，每个TIMER都可以工作位定时器(以内部系统时钟周期)或计数器(外部管脚的输入脉冲)，根据TMOD控制位来选择定时器还是计数器。

8.1. TIMER0 和 TIMER1 概述

定时器模式：定时器在使能时，每12个或者1个系统时钟周期递增一次。

计数器模式：计数器在使能时，每检测到相应的引脚(P1.2/T0和P1.3/T1)上输入下降沿，计数器就会递增一次。

TIMER0 可配置为 4 种工作模式，TIMER1 可配置为 3 种工作模式，通过 TMOD 寄存器来配置：

- 13 位定时器/计数器 (模式 0)
- 16 位定时器/计数器 (模式 1)
- 8 位自动重载定时器/计数器 (模式 2)
- 2 个 8 位定时器 (模式 3, 仅 TIMER0)

8.2. TIMER0 工作模式

通过对寄存器 TMOD 中的 TOM<1:0>(TMOD[1], TMOD[0]) 设置, 定时器 0/计数器 0 可实现 4 种不同的功能。

8.2.1. 模式 0:13 位定时器/计数器

TH0 寄存器存放 13 位计数器/定时器的高 8 位, TL0 存放低 5 位, TL0 的高 3 位应忽略。当 13 位定时器/计数器溢出时, 系统会将定时器溢出标志 TF0 置 1, 如果开启了 T0 的中断, 将会产生一个中断。

C/T0 位选择计数器/定时器的时钟输入源。如果 C/T0=1, 定时器 0 输入引脚 T0(P1.2) 的下降沿, 会使定时器 0 数据寄存器加一。如果 C/T0=0, T0_CLKS=0, 选择系统时钟的 12 分频作为定时器 0 的时钟源; 如果 T0_CLKS=0, 选择系统时钟作为定时器 0 的时钟源。计数器模式不受 T0_CLKS 的影响。

- **TIMER0 定时时间计算公式 (选择内部系统时钟 (T0_CLKS=1)) :**

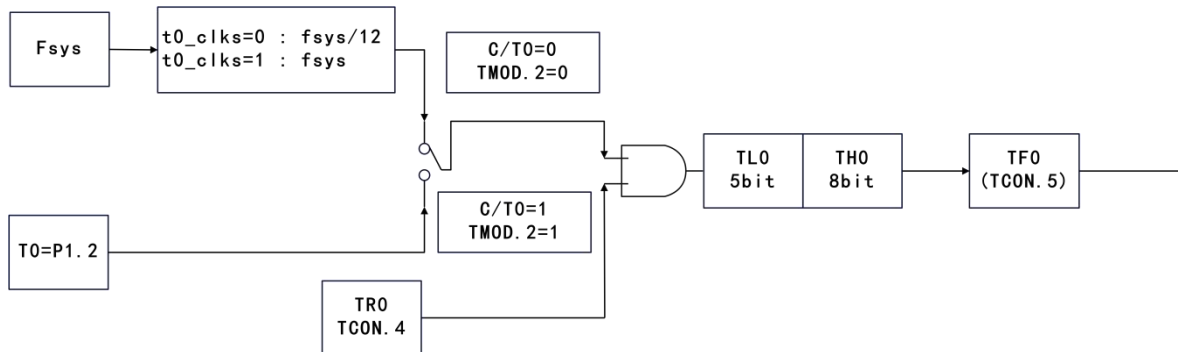
$$T0 \text{ 定时时间} = (1/F_{osc}) \times SYS_CLK \times (8192 - \text{Timer0 初始值})$$

- **TIMER0 定时时间计算公式 (选择内部系统时钟的 12 分频 (T0_CLKS=0)) :**

$$T0 \text{ 定时时间} = (1/F_{osc}) \times (SYS_CLK/12) \times (8192 - \text{Timer0})$$

- **TC0 定时时间计算公式 (选择外部输入时钟) :**

$$T0 \text{ 定时时间} = (1/\text{外部输入时钟}) \times (8192 - \text{Timer0})$$



定时器/计数器工作模式 0:13 位定时器/计数器

8.2.2. 模式 1:16 位定时器/计数器

模式 0 和模式 1 除了计数位数不同，其他相同。

- TIMER0 定时时间计算公式（选择内部系统时钟（T0_CLKS=1））：

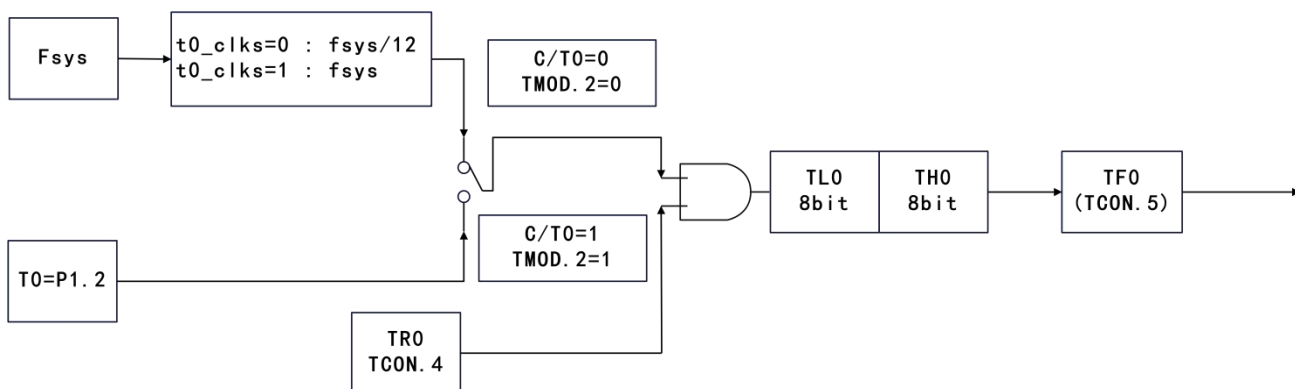
$$T0 \text{ 定时时间} = (1/F_{osc}) \times SYS_CLK \times (65536 - \text{Timer0 初始值})$$

- TIMER0 定时时间计算公式（选择内部系统时钟的 12 分频（T0_CLKS=0））：

$$T0 \text{ 定时时间} = (1/F_{osc}) \times (SYS_CLK/12) \times (65536 - \text{Timer0 初始值})$$

- TCO 定时时间计算公式（选择外部输入时钟）：

$$T0 \text{ 定时时间} = (1/\text{外部输入时钟}) \times (65536 - \text{Timer0})$$



定时器/计数器工作模式 1:16 位定时器/计数器

8.2.3. 模式 2:8 位自动重载定时器/计数器

此模式定时器 0 是 8 位自动重载定时器/计数器。TL0 存放 8 位的计数值，TH0 存放重载值。当 TL0 计数器计满溢出后，定时器的溢出标志位 TF0 被置 1，寄存器 TH0 的值会被重载入寄存器 TL0 中。如果开启定时器 0 的中断使能，TF0 置 1 会产生一个中断。

- **TIMERO 定时时间计算公式（选择内部系统时钟（T0_CLKS=1））：**

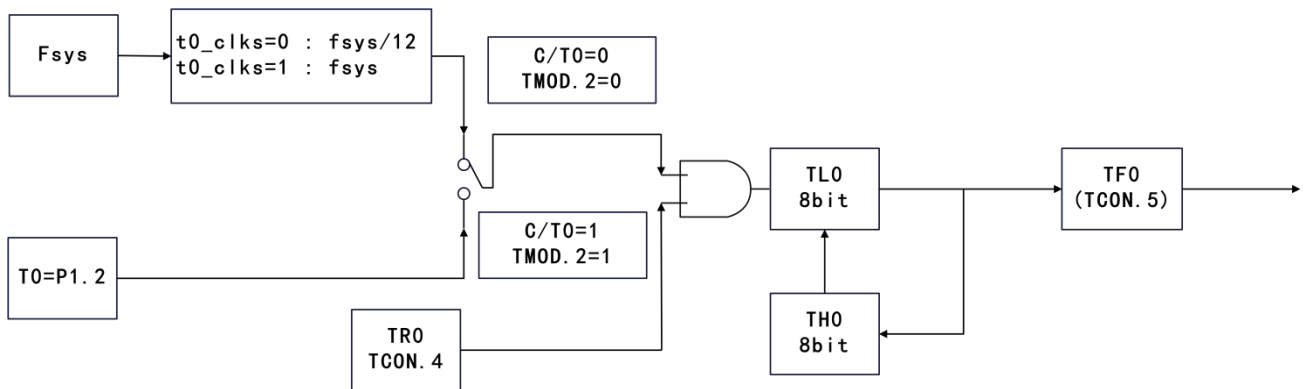
$$T0 \text{ 定时时间} = (1/F_{osc}) \times SYS_CLK \times (256 - TH0)$$

- **TIMERO 定时时间计算公式（选择内部系统时钟的 12 分频（T0_CLKS=0））：**

$$T0 \text{ 定时时间} = (1/F_{osc}) \times (SYS_CLK/12) \times (256 - TH0)$$

- **TC0 定时时间计算公式（选择外部输入时钟）：**

$$T0 \text{ 定时时间} = (1/\text{外部输入时钟}) \times (256 - \text{Timer0})$$



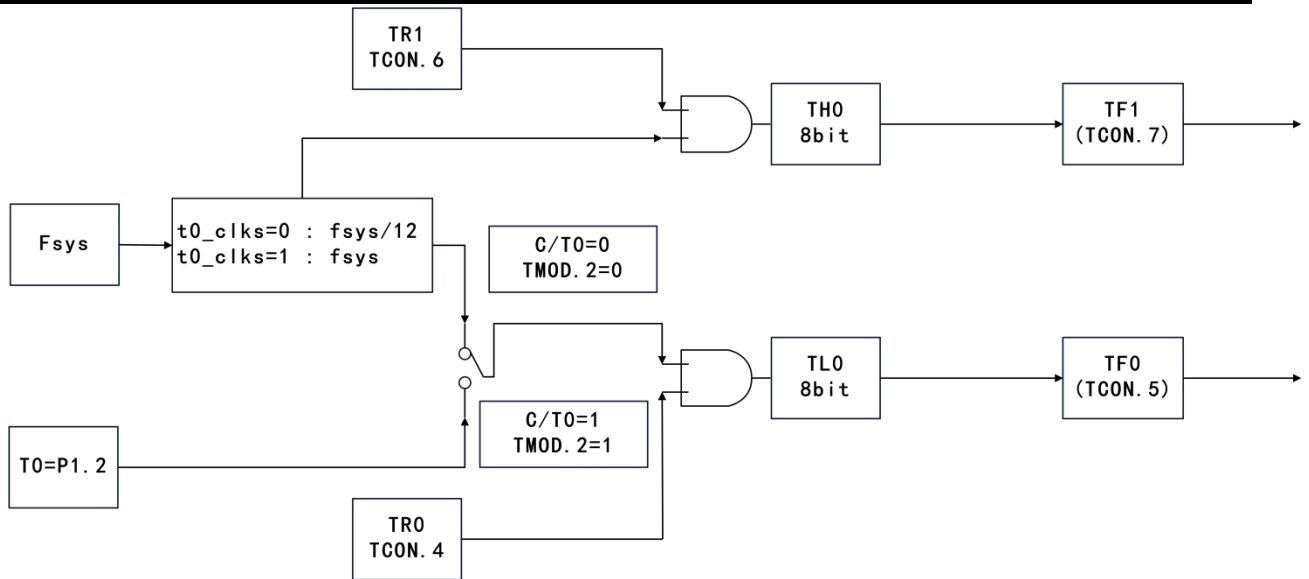
定时器/计数器工作模式 2:8 位自动重载定时器/计数器

8.2.4. 模式 3：两个 8 位定时器/计数器

此模式中定时器 0 用作两个独立的 8 为定时器/计数器，分别由 TL0 和 TH0 控制。TL0 的控制位和状态位为：TR0, C/T0, TF0。TH0 的控制位和状态位为：TR1, TF1。TL0 可以被设置为定时器和计数器模式，但是 TH0 只能是定时器模式，无法通过配置 C/T0 使 TH0 成为计数器模式。TH0 定时器占用了 T1 的中断资源和 TCON 寄存器，T1 的不能计数。

- **TIMERO/1 定时时间计算公式（选择内部系统时钟（T0_CLKS=1））：**

$$T0 \text{ 定时时间} = (1/F_{osc}) \times SYS_CLK \times (256 - T0/T1 \text{ 初值})$$



定时器/计数器工作模式 3:两个 8 位定时器

8.3. TIMER1 工作模式

通过对寄存器 TMOD 中的 T1M<1:0>(TMOD[5], TMOD[4]) 设置, 定时器/计数器 1 可实现 4 种不同的功能。

8.3.1. 模式 0:13 位定时器/计数器

TH1 寄存器存放 13 位计数器/定时器的高 8 位, TL1 存放低 5 位, TL1 的高 3 位应忽略。当 13 位定时器/计数器溢出时, 系统会将定时器溢出标志 TF1 置 1, 如果开启了 T1 的中断, 将会产生一个中断。

C/T1 位选择计数器/定时器的时钟输入源。如果 C/T1=1, 定时器 1 输入引脚 T1 (P1. 3) 的下降沿, 会使定时器 1 数据寄存器加一。如果 C/T1=0, T1_CLKS=0, 选择系统时钟的 12 分频作为定时器 1 的时钟源; 如果 T1_CLKS=1, 选择系统时钟作为定时器 1 的时钟源。计数器模式不受 T1_CLKS 的影响。

- TIMER1 定时时间计算公式 (选择内部系统时钟 (T1_CLKS=1)) :

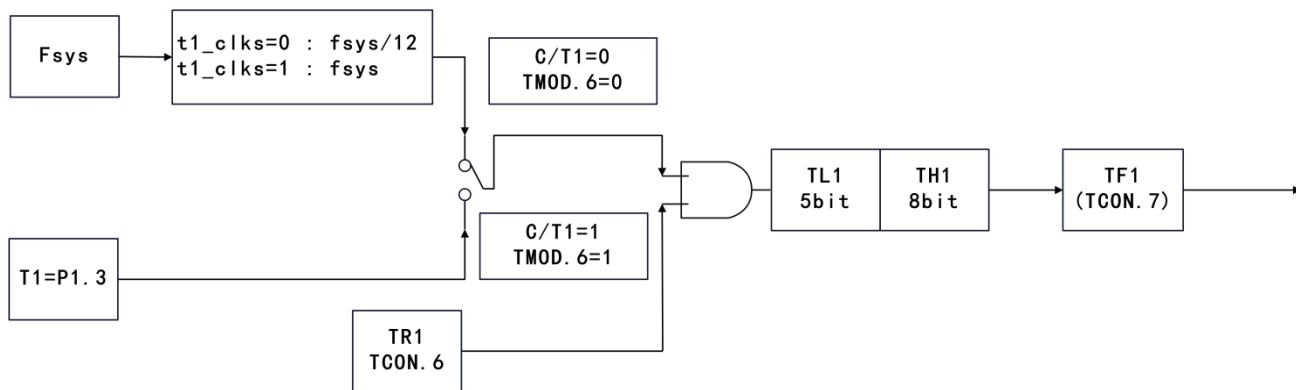
$$T1 \text{ 定时时间} = (1/F_{osc}) \times SYS_CLK \times (8192 - \text{Timer1 初始值})$$

- TIMER1 定时时间计算公式 (选择内部系统时钟的 12 分频 (T1_CLKS=0)) :

$$T1 \text{ 定时时间} = (1/F_{osc}) \times (SYS_CLK/12) \times (8192 - \text{Timer1})$$

- TC1 定时时间计算公式 (选择外部输入时钟) :

$$T1 \text{ 定时时间} = (1/\text{外部输入时钟}) \times (8192 - \text{Timer1})$$



定时器/计数器工作模式 0:13 位定时器/计数器

8.3.2. 模式 1:16 位定时器/计数器

模式 0 和模式 1 除了计数位数不同，其他相同。

- TIMER1 定时时间计算公式（选择内部系统时钟（T1_CLKS=1））：

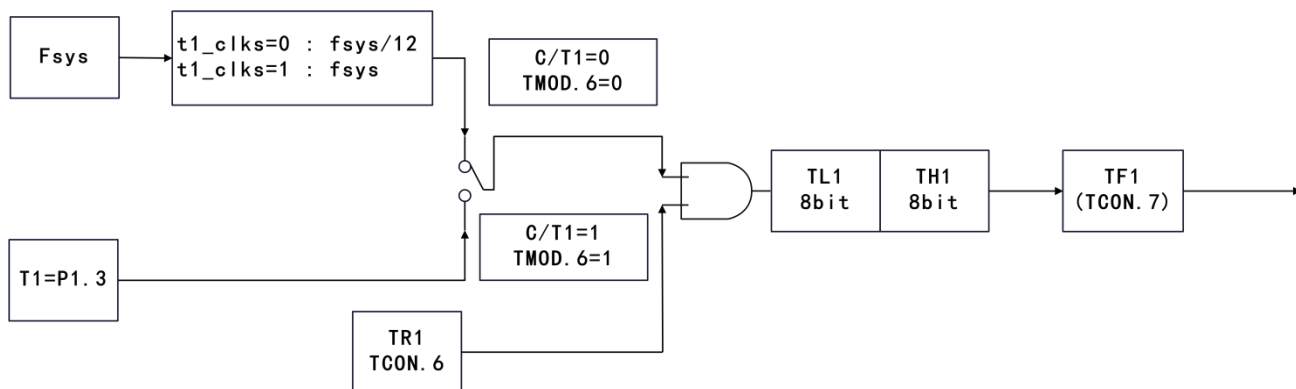
$$T1 \text{ 定时时间} = (1/F_{osc}) \times SYS_CLK \times (65536 - \text{Timer1 初始值})$$

- TIMER1 定时时间计算公式（选择内部系统时钟的 12 分频（T1_CLKS=0））：

$$T1 \text{ 定时时间} = (1/F_{osc}) \times (SYS_CLK/12) \times (65536 - \text{Timer1})$$

- TC1 定时时间计算公式（选择外部输入时钟）：

$$T1 \text{ 定时时间} = (1/\text{外部输入时钟}) \times (65536 - \text{Timer1})$$



定时器/计数器工作模式 1:16 位定时器/计数器

8.3.3. 模式 2:8 位自动重载定时器/计数器

此模式定时器 1 是 8 位自动重载定时器/计数器。TL1 存放 8 位的计数值，TH1 存放重载值。当 TL1 计数器计满溢出后，定时器的溢出标志位 TF1 被置 1，寄存器 TH1 的值会被重载入寄存器 TL1 中。如果开启定时器 1 的中断使能，TF1 置 1 会产生一个中断。

- TIMER1 定时时间计算公式（选择内部系统时钟（T1_CLKS=1））：

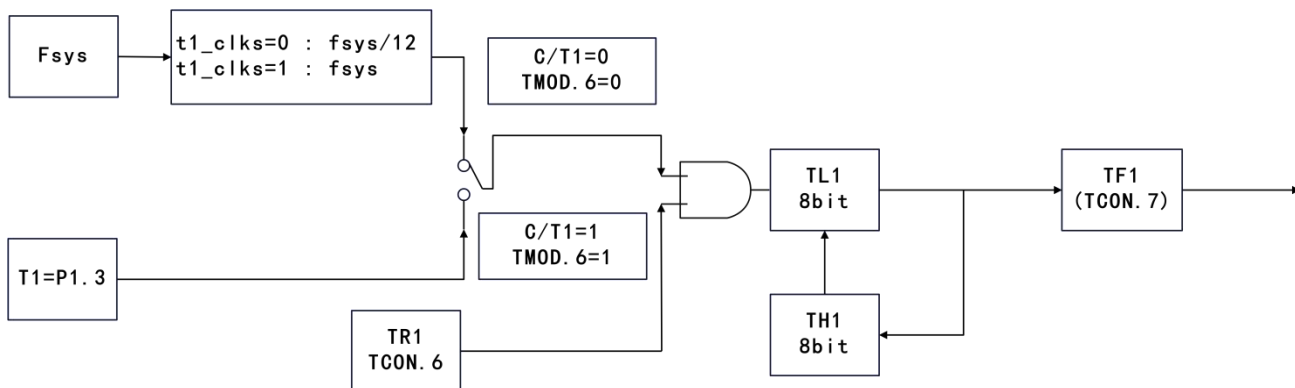
$$T1 \text{ 定时时间} = (1/F_{osc}) \times SYS_CLK \times (256 - TH1)$$

- TIMER1 定时时间计算公式（选择内部系统时钟的 12 分频（T1_CLKS=0））：

$$T1 \text{ 定时时间} = (1/F_{osc}) \times (SYS_CLK/12) \times (256 - TH1)$$

- TC1 定时时间计算公式（选择外部输入时钟）：

$$T1 \text{ 定时时间} = (1/\text{外部输入时钟}) \times (256 - TH1)$$



定时器/计数器工作模式 2:8 位自动重载定时器/计数器

8.4. TIMERO/TIMER1 空闲模式唤醒说明

在空闲模式下，系统指令停止执行，具有唤醒功能的模块和系统时钟正常工作，其它功能被禁止。

定时器 0/定时器 1 可以唤醒空闲模式，开启中断使能即为开启唤醒使能，PCON=0X01，指令系统进入空闲模式，定时器 0/定时器 1 正常工作。当定时器 0/定时器 1 溢出后，系统被唤醒。唤醒后，会直接进入中断。

8.5. TIMER2 定时计数器

定时器 2 是一个 16 位的定时器/计数器，时钟来源为系统时钟或者相应端口的输入，TR2 是定时器 2 计数的开关控制。具有捕获和重载功能。

8.5.1. 概述

定时器模式：可通过寄存器 TMOCON 来选择定时器 2 的计数来源是系统时钟或是系统时钟的 12 分频。

计数器模式：可通过设置 T2CON 中的 C/T2 来选择计数器模式，计数时钟来源是相应端口的输入。

TIMER2 的计数溢出，捕获和重载分别可以触发中断信号。

在 IDLE 模式下，TIMER2 溢出中断和捕获中断都可以唤醒电路，唤醒后可进入中断服务程序。

8.5.2. TIMER2 工作模式

● 工作模式 1：16 位自动重载定时器/计数器

16 位自动重载功能是定时器 2 递增到 0xFFFF，在溢出后 TF2 会置位，同时会将软件配置的 RCMP2L 和 RCMP2H 装载到 TL2 和 TH2 寄存器中。相应的引脚的沿变化（通过 T2EDGE_SEL 选择）也可以发生重载，使 RCMP2L 和 RCMP2H 装载到 TL2 和 TH2 寄存器中。

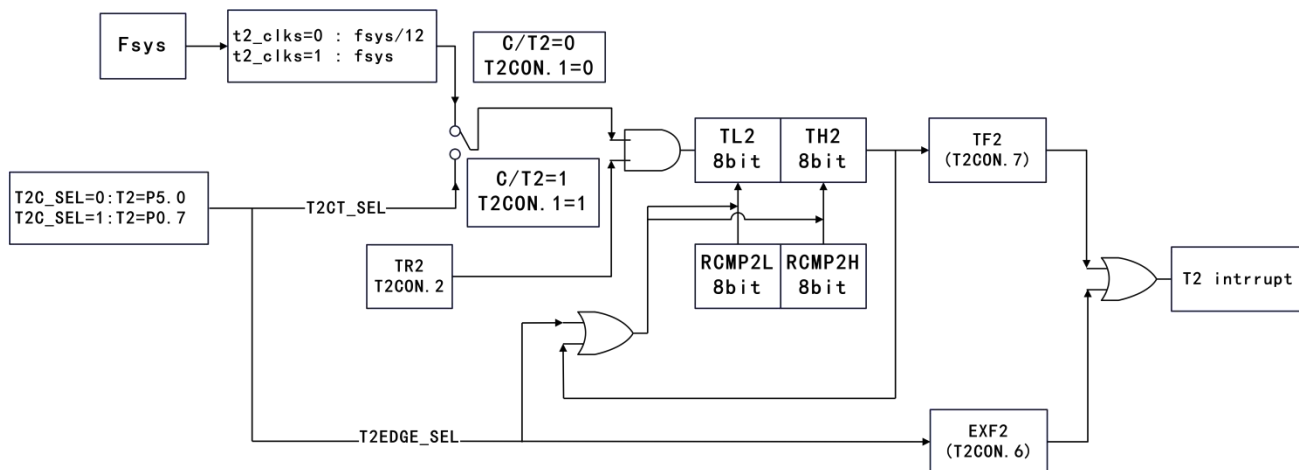
在计数器模式下，可以通过 T2C_SEL 选择 P5.0 或 P0.7 作为计数时钟源，通过相应引脚的沿变化（通过 T2CT_SEL 选择）来使 T2 计数，当选择 P5.0 作为计数时钟源时，P0.7 自动分配成为重载触发源，或者当选择 P0.7 作为计数时钟源时，P5.0 自动分配成为重载触发源。

● TIMER2 定时时间计算公式（选择内部系统时钟（T2_CLKS=1））：

$$T2 \text{ 定时时间} = (1/F_{osc}) \times SYS_CLK \times (65536 - T2 \text{ 初始值})$$

● TIMER2 定时时间计算公式（选择内部系统时钟的 12 分频（T0_CLKS=0））：

$$T2 \text{ 定时时间} = (1/F_{osc}) \times (SYS_CLK/12) \times (65536 - T2 \text{ 初始值})$$

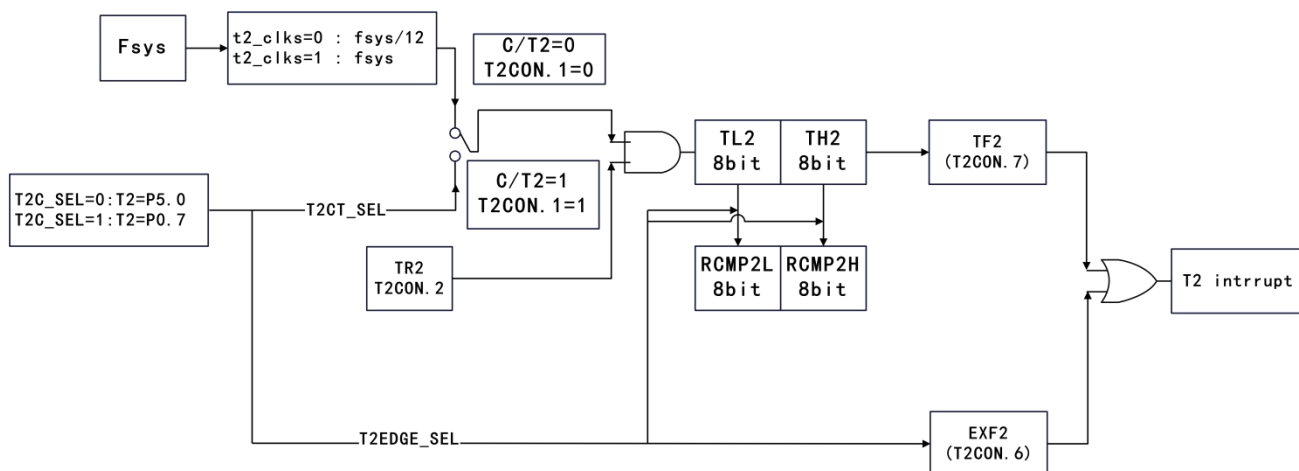


定时器/计数器工作模式 1:16 位自动重载定时器/计数器

● 工作模式 2:16 位捕获定时器/计数器

16 位捕获功能是定时器 2 检测到外部端口的沿变化时, 将 TL2 和 TH2 的值锁存在 RCMP2L 和 RCMP2H 中, 在检测到捕获源时, EXF2 会置位; 在计数溢出后 TF2 会置位。

在计数器模式下, 可以通过 T2C_SEL 选择 P5.0 或 P0.7 作为计数时钟源, 通过相应引脚的沿变化 (通过 T2CT_SEL 选择) 来使 T2 计数, 当选择 P5.0 作为计数时钟源时, P0.7 自动分配成为捕获源, 或者当选择 P0.7 作为计数时钟源时, P5.0 自动分配成为捕获源。



定时器/计数器工作模式 2:16 位捕获定时器/计数器

● 工作模式 3:门控定时模式

TIMER2 用作门控定时器功能时, P0.7 和 CMP 会最为定时器 2 的门控输入, 高电平计数器计数, 低电平计数器停止计数。注: 当用 P0.7 作为门控输入时, P0.7 就不能作为计数时钟源, 捕获源和重载源。

8.5.3. TIMER2 空闲模式唤醒说明

定时器 2 可以唤醒空闲模式，开启中断使能即为开启唤醒使能，PCON=0X01, 指令系统进入空闲模式，定时器 2 正常工作。当定时器 2 溢出或检测到外部重载（捕获）后，系统被唤醒。唤醒后，会进入中断。

8.6. TIMER 相关寄存器

8.6.1. R88/TCON(TIMER0/1 控制寄存器)

0X88	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TCON	TF1	TR1	TF0	TRO	EX3IF	EX2IF	EX1F	EXOF
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: TF1-TIMER1 中断溢出标志位

0: 未发生溢出

1: 发生 TIMER1 溢出事件，写 1 清 0

Bit<6>: TR1-TIMER1 使能控制位

0: 禁止

1: 使能

Bit<5>: TF0-TIMERO 中断溢出标志位

0: 未发生溢出

1: 发生 TIMERO 溢出事件，写 1 清 0

Bit<4>: TRO-TIMERO 使能控制位

0: 禁止

1: 使能

Bit<3>: EX3IF-外部 INT3 中断标志位

0: 未触发外部中断

1: 触发外部中断，写 1 清 0

Bit<2>: EX2IF-外部 INT2 中断标志位

0: 未触发外部中断

1: 触发外部中断，写 1 清 0

Bit<1>: EX1IF-外部 INT1 中断标志位

0: 未触发外部中断

1: 触发外部中断，写 1 清 0

Bit<0>: EX0IF-外部 INTO 中断标志位

0: 未触发外部中断

1: 触发外部中断, 写 1 清 0

8.6.2. R89/TMOD (TIMER0/1 工作模式寄存器)

0X89	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TMOD	-	TIMODE	TIM1_SEL	-	TOMODE	TIMO_SEL		
读/写	-	R/W	R/W	-	R/W	R/W		
复位值	-	0	0	-	0	0		

Bit<6>: TIMODE-TIMER1 模式选择

0: 定时器模式

1: 计数器模式

Bit<5:4>: TIM1_SEL-TIMER1 计数位宽选择

00: 13BIT 定时器/计数器

01: 16BIT 定时器/计数器

10: 8 位自动重载定时器

11: 无效

Bit<2>: TOMODE-TIMERO 使能控制位

0: 定时器模式

1: 计数器模式

Bit<1:0>: TIMO_SEL-TIMERO 计数位宽选择

00: 13BIT 定时器/计数器

01: 16BIT 定时器/计数器

10: 8 位自动重载定时器

11: 定时器作为两个 8 位的定时器/计数器

8.6.3. R8A/TLO(定时器 0 计数值低八位)

0X8A	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TLO	TLO<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: 定时器 0 计数值低八位

8.6.4. R8B/TL1(定时器 1 计数值低八位)

0X8B	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TL1	TL1<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: 定时器 1 计数值低八位

8.6.5. R8C/TH0(定时器 0 计数值高八位)

0X8C	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TH0	TH0<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: 定时器 0 计数值高八位

8.6.6. R8D/TH1(定时器 1 计数值高八位)

0X8D	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TH1	TH1<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: 定时器 1 计数值高八位

8.6.7. R8E/TMCON(定时器频率控制寄存器)

0X8E	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TMCON	T2EDGE_SEL		T2CT_SEL		T2EX_SEL	T2_CLKS	T1_CLKS	TO_CLKS
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:6>: T2EDGE_SEL-TIMER2 外部事件（重载、捕获）触发方式选择

00: 不选择沿触发

01: 上升沿触发

10: 下降沿触发

11: 双沿触发

Bit<5:4>: T2CT_SEL-TIMER2 计数器模式外部计数时钟触发方式选择

00: 不选择沿触发

01: 上升沿触发

10: 下降沿触发

11: 双沿触发

Bit<3>: T2EX_SEL-外部事件输入 IO 口选择

0: 选择 P50 端口作为捕获、重载事件触发信号

1: 选择 P07 端口作为捕获、重载事件触发信号

TIMER2 计数时钟源选择

0: 选择 P07 端口作为定时器 2 的计数时钟

1: 选择 P50 端口作为定时器 2 的计数时钟

注: TIMER2 的外部事件输入口为 P07 与 P50, 若其中一个口选择为外部事件触发, 且配置为计数器模式时, 另外一个口则默认分配到计数时钟的输入口。

Bit<2>: T2_CLKS-TIMER2 计数频率选择

0: SYS_CLK/12

1: SYS_CLK

Bit<1>: T1_CLKS-TIMER1 计数频率选择

0: SYS_CLK/12

1: SYS_CLK

Bit<0>: T0_CLKS-TIMERO 计数频率选择

0: SYS_CLK/12

1: SYS_CLK

8.6.8. RC8/T2CON(TIMER2 控制寄存器)

0XC8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
T2CON	TF2	EXF2	T2GATE_SEL	T2_GATE	EXEN2	TR2	C_T2	CPRL2
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: TF2-TIMER2 溢出中断标志位

0: 未发生 TIMER2 溢出标志位

1: 发生 TIMER2 溢出中断, 写 1 清 0

Bit<6>: EXF2-TIMER2 外部事件输入被检测标志位

0: 无外部事件

1: 检测到外部事件输入 (如果 EXEN2=1, 由硬件置 1)

Bit<5>: T2GATE_SEL-TIMER2 门控输入信号选择

0: 选择 P07 口

1: 选择 CMP 结果

Bit<4>: T2_GATE-TIMER2 门控使能

0: 禁止

1: 使能

Bit<3>: EXEN2-TIMER2 (P07/P50) 上的外部事件用作重载/捕获触发器使能

0: 忽略 TIMER2 引脚上的事件

1: 当定时器 2 不作为 UART 时钟时, 检测到 T2 引脚上一个沿, 产生一个捕获或重载中断, 设置时需要先关闭定时器 2

Bit<2>: TR2-TIMER2 使能

0: 禁止

1: 使能

Bit<1>: C_T2-TIMER2 计数器模式选择

0: 定时器模式

1: 计数器模式

Bit<0>: CPRL2-TIMER2 捕获/重载模式选择

0: 重载模式

1: 捕获模式

8.6.9. RC9/RCMP2L (TIMER2 重载/捕获低八位寄存器)

0XC9	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RCMP2L	RCMP2L<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: TIMER2 的低八位捕获结果寄存器/重载寄存器

8.6.10. RCA/RCMP2H (TIMER2 重载/捕获高八位寄存器)

0XCA	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
RCMP2H	RCMP2H<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: TIMER2 的高八位捕获结果寄存器/重载寄存器

8.6.11. RCB/TL2 (TIMER2 低八位)

0XCB	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TL2	TL2<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: TIMER2 的低八位

8.6.12. RCC/TH2 (TIMER2 高八位)

0XCC	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
TH2	TH2<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: TIMER2 的高八位

9. PWM

JZ51F5413 具有 3 组，共计 10 路 PWM 输出，具有 3 种模式，正常模式，单次模式，RGB 模式，这 3 组 PWM 具有刹车和死区互补功能。

PWM 带有周期溢出中断，使能后可跳转到中断。在 IDLE(空闲模式)下，触发中断可唤醒系统。

9.1. PWM3/4/5 概述

9.1.1. PWM3

PWM3 包括 PWM30A, PWM31A, PWM32A, PWM33A, 这 4 路共用同一个 16 位的周期寄存器，具有独立的 16 位占空比寄存器，PWM 可以根据 PWM 时钟产生 65536 占空比分辨率的变化频率波形，可以选择 8 种 PWM 分频时钟；可选择是否需要 IO 映射，IO 映射包括 PWM30B, PWM31B, PWM32B, PWM33B; 每一路的 PWM 输出使能可配置，PWM3 具有触发 ADC 采样的功能。

9.1.2. PWM4

PWM4 包括 PWM40A, PWM41A, PWM42A, 这 3 路共用同一个 16 位的周期寄存器，具有独立的 16 位占空比寄存器，PWM 可以根据 PWM 时钟产生 65536 占空比分辨率的变化频率波形，可以选择 8 种 PWM 分频时钟；可选择是否需要 IO 映射，IO 映射包括 PWM40B, PWM41B, PWM42B; 每一路的 PWM 输出使能可配置。

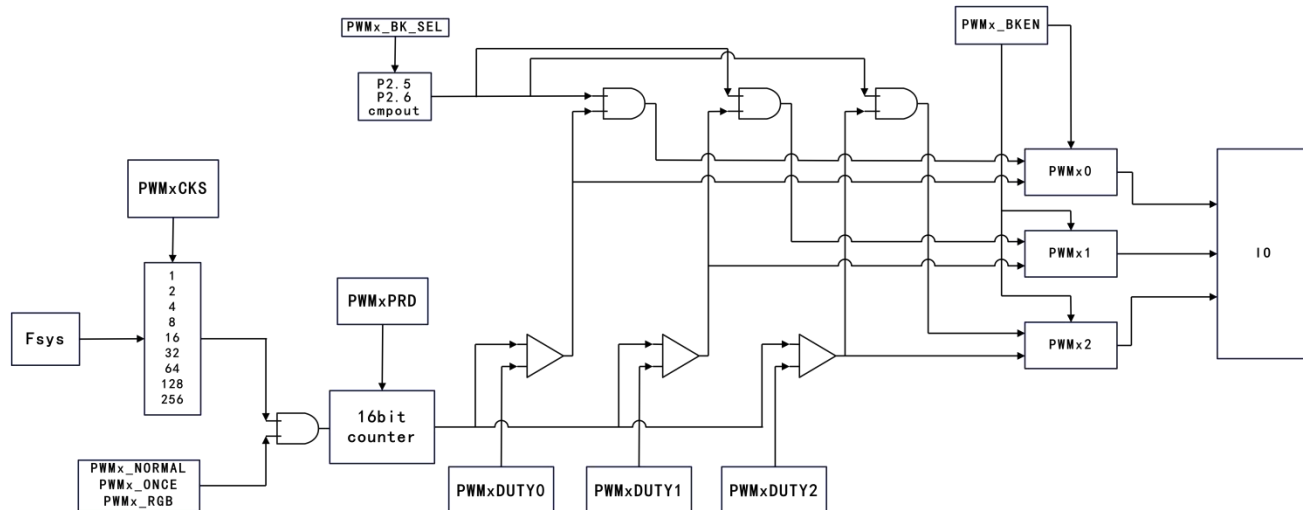
9.1.3. PWM5

PWM5 包括 PWM50A, PWM51A, PWM52A, 这 3 路共用同一个 16 位的周期寄存器，具有独立的 16 位占空比寄存器，PWM 可以根据 PWM 时钟产生 65536 占空比分辨率的变化频率波形，可以选择 8 种 PWM 分频时钟；可选择是否需要 IO 映射，IO 映射包括 PWM50B, PWM51B, PWM52B; 每一路的 PWM 输出使能可配置。

16 位的周期寄存器和 16 位的占空比寄存器，有具有高字节和低字节结构，当 PWM_x_HREG_SET=0 时，配置的是低字节，当 PWM_x_HREG_SET=1 时，配置的是高字节，因此，读取和写入时通过 PWM_x_HREG_SET 来判断是对高字节还是低字节操作。

9.2. PWM 内部结构与时序

以下内部结构图仅供参考理解，并不代表实际电路。

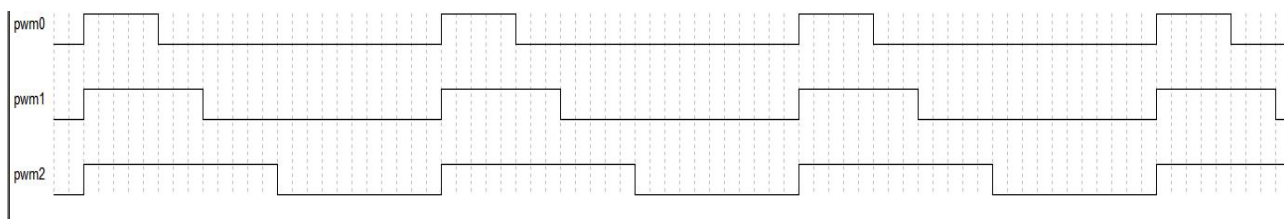


PWM 工作结构电路

9.3. PWM3/4/5 工作模式

9.3.1. 正常输出模式

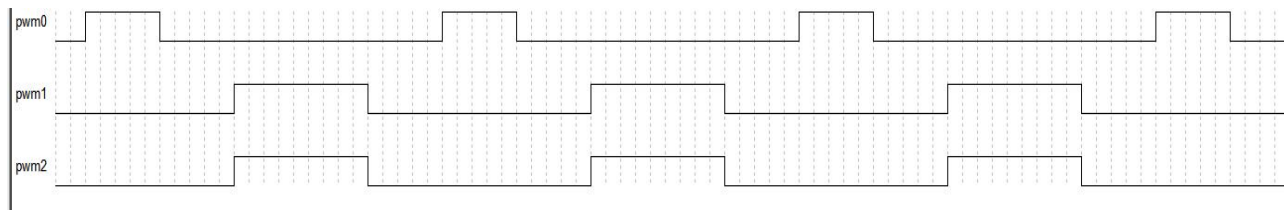
此模式需先配置 PWMxPRD 和 PWMxDUTYx, 还需配置是否要输出到 IO (PWMxCON1<2:0>), 之后开启 PWMMODE0 的 Tx_EN, 开始正常输出 PWM, 当内部计数器与设置的 PWMxPRD 相等时, 会产生溢出信号, 此时内部计数器会清零, 如果开启了中断使能, 则会触发中断。



3 路共周期 PWM 正常输出

9.3.2. 死区

需开启 PWMx_DEAD 使能, 通过配置占空比, PWM1 与 PWM2 异或, 得到 PWM0 与 PWM1 或 PWM0 与 PWM2 构成一组死区互补 PWM。



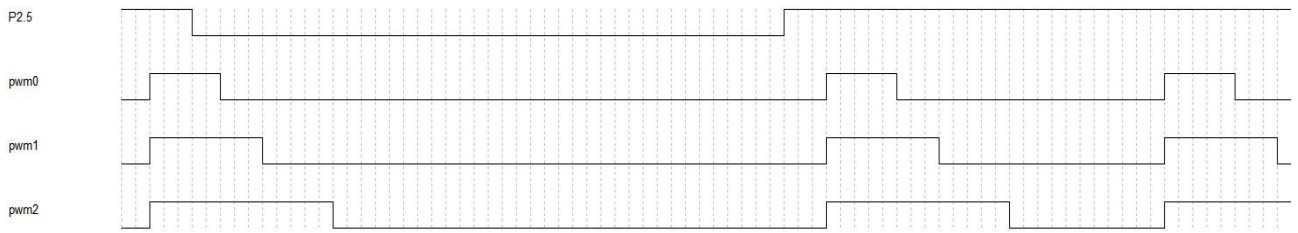
死区互补 PWM 输出

9.3.3. 刹车

需开启 PWMx_BKEN 使能, 配置刹车模式选择, 刹车极性选择, 刹车源选择。

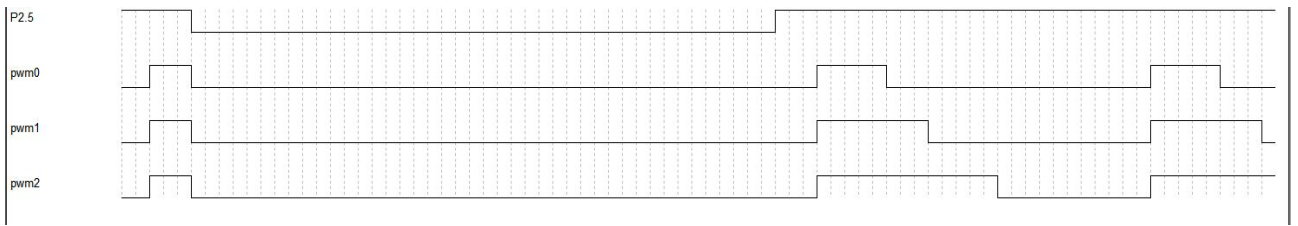


下图为等待完成周期后刹车，低电平刹车。



PWM 等待完成此周期后刹车

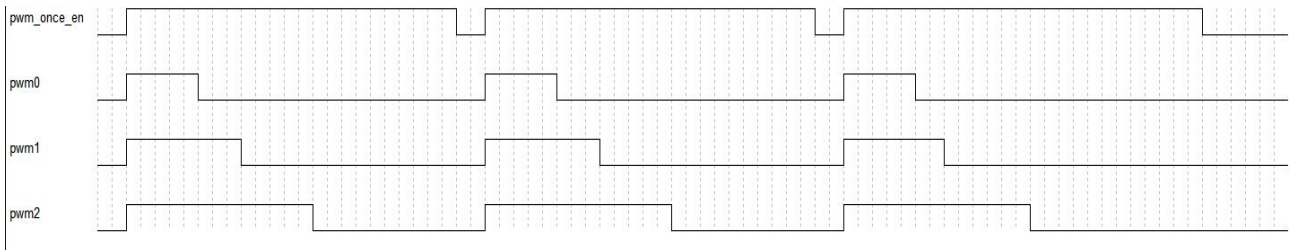
下图为立即刹车，低电平刹车。



PWM 立即刹车

9.3.4. 单次模式

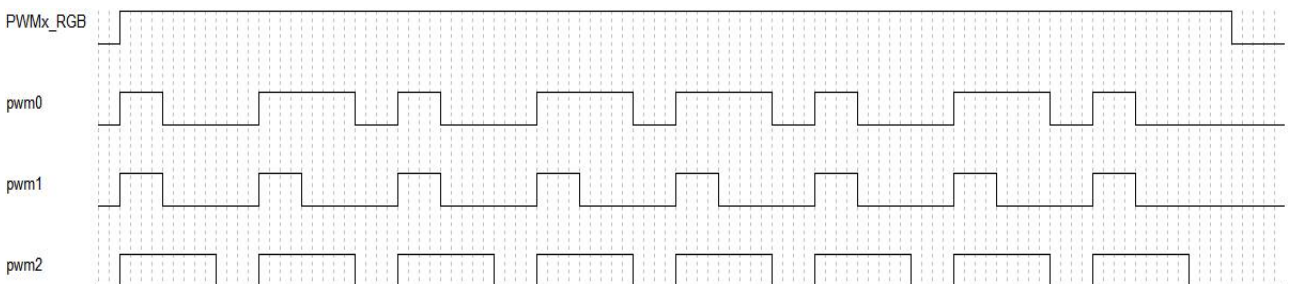
此模式需配置 PWMx_ONCE 使能，当一周周期结束后，使能会被硬件清零，需要重新配置使能。



PWM 单次模式

9.3.5. RGB 模式

JZ51F5413 支持 1 路 RGB 驱动，通过 PWM0 端口输出 RGB 控制时序。比如 PWMx_DUTY0 低 8 位配置的是 0x5a，RGB 时序说明图如下：



RGB时序说明



0码型

1码型

使用 PWM0 作为 RGB 驱动控制时，0 码型的高电平时间由 PWM1 占空比寄存器设定，1 码型的高电平时间由 PWM2 占空比寄存器设定，码型数据的周期由 PWMxPRD 周期寄存器设定。选择 0 码型和 1 码型通过 PWM0 的占空比设置。在使能 PWMx_RGB 后开始发送 8 位级联数据，数据由 PWM0 端口输出。8 位级联数据发送结束后 PWMx_RGB 自动复位清零，重新置位 PWMx_RGB 即开始下一个 8 位级联数据的发送。

9.4. PWM3/4/5 周期计算

PWM 周期计算公式（系统时钟选择 HRC）：

$$\text{PWM 周期} = (\text{PRD}) \times \text{PWMx_CKS} \times \text{HRC}$$

PWM 周期计算公式（系统时钟选择 LRC）：

$$\text{PWM 周期} = (\text{PRD}) \times \text{PWMx_CKS} \times \text{LRC}$$

PWM 占空比通过写值到 PWM 占空比寄存器，PWMxDUTYx 和 PWMxPRD 的值只能在周期溢出时写入。

PWM 占空比计算公式（系统时钟选择 HRC）：

$$\text{PWM 占空比} = (\text{DT}) \times \text{PWMx_CKS} \times \text{HRC}$$

PWM 占空比计算公式（系统时钟选择 LRC）：

$$\text{PWM 占空比} = (\text{DT}) \times \text{PWMx_CKS} \times \text{LRC}$$

9.5. PWM 空闲模式唤醒说明

在空闲模式下，CPU 指令停止执行，具有唤醒功能的模块和系统时钟正常工作，其它功能被禁止。

PWM 可以唤醒空闲模式，设置中断使能即为唤醒使能，当周期与内部计数器相等时，产生溢出信号，当开启中断使能，此时会产生唤醒信号，唤醒后进入中断。

9.6. PWM 相关寄存器

9.6.1. RD1/PWM3CON (PWM3 控制寄存器 0)

0XD1	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM3CON	PWM3HSET	PWM3_BKSEL		PWM3_ADTRIG	PWM3_DEAD	PWM3CK_SEL		
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: PWM3HSET-PWM3 周期占空比寄存器高 8 位使能

0: 设置 PWM3 周期占空比寄存器低八位

1: 设置 PWM3 周期占空比寄存器高八位

Bit<6:5>: PWM3_BKSEL-PWM3 刹车源选择

PWM_BKSEL<1>	PWM_BKSEL<0>	PWM 刹车源
0	0	P25 端口
0	1	P26 端口
1	x	CMP 比较器结果

Bit<4>: PWM3_ADTRIG-PWM3 触发 AD 使能

0: 禁止

1: 使能

注: 在配置 PWM3 触发 AD 采集时, 此时触发的时间为 PWM3DUTY3 的值, 当 PWM3 内部计数值=PWM3DUTY3 时, 在该时刻触发 AD 采集信号。同时在使用该功能时还需要配置 ADC 相关寄存器。

Bit<3>: PWM3_DEAD-PWM3 死区使能

0: 禁止

1: 使能

Bit<2:0>: PWM3CK_SEL-PWM3 时钟分频选择

PWM3CKS<2>	PWM3CKS<1>	PWM3CKS<0>	PWM3 时钟分频
0	0	0	DIV0
0	0	1	DIV2
0	1	0	DIV4
0	1	1	DIV8
1	0	0	DIV32
1	0	1	DIV64
1	1	0	DIV128
1	1	1	DIV256

注: PWM 的分频时钟为系统选择 HRC/LRC 后的时钟进行分频。

9.6.2. RD2/PWM3CON1 (PWM3 控制寄存器 1)

0XD2	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM3CON1	P3BKEN	P3BKMD	P3BKPOL	P3BKF	P3TF	P3_2_EN	P3_1_EN	P3_0_EN
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: P3BKEN-PWM3 刹车使能

0: 禁止

1: 使能

Bit<6>: P3BKMD-PWM3 刹车模式选择

0: 等待完成当前 PWM 的周期后刹车

1: 立即刹停

Bit<5>: P3BKPOL-PWM3 刹车信号极性选择

0: 低电平刹车

1: 高电平刹车

Bit<4>: P3BKF-PWM3 刹车标志位

0: 未产生刹车中断

1: 产生刹车中断 (写 1 清 0)

Bit<3>: P3TF-PWM3 溢出中断标志位

0: 未产生溢出中断

1: 产生 PWM3 溢出中断 (硬件清 0 或写 1 清 0)

Bit<2>: P3_2_EN-PWM3_2 输出到 IO 使能

0: 禁止

1: 使能

Bit<1>: P3_1_EN-PWM3_1 输出到 IO 使能

0: 禁止

1: 使能

Bit<0>: P3_0_EN-PWM3_0 输出到 IO 使能

0: 禁止

1: 使能

9.6.3. RD3/PWM3PRD (PWM3 周期寄存器)

0XD3	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM3PRD	PWM3PRD<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: PWM3 周期寄存器

通过 PWM3CON 的 BIT7 配置低八位或高八位

9.6.4. RD4/PWM3DUTY0 (PWM3_0 占空比寄存器 0)

0XD4	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM3DUTY0	PWM3DUTY0<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: PWM3_0 占空比寄存器

通过 PWM3CON 的 BIT7 配置低八位或高八位

9.6.5. RD5/PWM3DUTY1 (PWM3_1 占空比寄存器 1)

0XD5	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM3DUTY1	PWM3DUTY1<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: PWM3_1 占空比寄存器

通过 PWM3CON 的 BIT7 配置低八位或高八位

9.6.6. RD6/PWM3DUTY2 (PWM3_2 占空比寄存器 2)

0XD6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM3DUTY2	PWM3DUTY2<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: PWM3_2 占空比寄存器

通过 PWM3CON 的 BIT7 配置低八位或高八位

9.6.7. RD7/PWM3DUTY3 (PWM3_3 占空比寄存器 3)

0XD7	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM3DUTY3	PWM3DUTY3<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: PWM3_3 占空比寄存器

通过 PWM3CON 的 BIT7 配置低八位或高八位

9.6.8. RE1/PWM4CON (PWM4 控制寄存器 0)

0XE1	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM4CON	PWM4HSET	PWM4_BKSEL		-	PWM4_DEAD	PWM4CKS_SEL		
读/写	R/W	R/W	R/W	-	R/W	R/W	R/W	R/W
复位值	0	0	0	-	0	0	0	0

Bit<7>: PWM4HSET-PWM4 周期占空比寄存器高 8 位使能

0: 设置 PWM4 周期占空比寄存器低八位

1: 设置 PWM4 周期占空比寄存器高八位

Bit<6:5>: PWM4_BKSEL-PWM4 刹车源选择

PWM_BKSEL<1>	PWM_BKSEL<1>	PWM 刹车源
0	0	P25 端口
0	1	P26 端口
1	x	CMP 比较器结果

Bit<3>: PWM4_DEAD-PWM4 死区使能

0: 禁止

1: 使能

Bit<2:0>: PWM4CKS_SEL-PWM4 时钟分频选择

PWM4CKS<2>	PWM4CKS<1>	PWM4CKS<0>	PWM4 时钟分频
0	0	0	DIV0
0	0	1	DIV2
0	1	0	DIV4
0	1	1	DIV8

1	0	0	DIV32
1	0	1	DIV64
1	1	0	DIV128
1	1	1	DIV256

注：PWM 的分频时钟为系统选择 HRC/LRC 后的时钟进行分频。

9.6.9. RE2/PWM4CON1 (PWM4 控制寄存器 1)

0XE2	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM4CON1	P4BKEN	P4BKMD	P4BKPOL	P4BKF	P4TF	P4_2_EN	P4_2_EN	P4_2_EN
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: P4BKEN-PWM4 刹车使能

0: 禁止

1: 使能

Bit<6>: P4BKMD-PWM4 刹车模式选择

0: 等待完成当前 PWM 的周期后刹车

1: 立即刹停

Bit<5>: P4BKPOL-PWM4 刹车信号极性选择

0: 低电平刹车

1: 高电平刹车

Bit<4>: P4BKF-PWM4 刹车标志位

0: 未产生刹车中断

1: 产生刹车中断 (写 1 清 0)

Bit<3>: P4TF-PWM4 溢出中断标志位

0: 未产生溢出中断

1: 产生 PWM4 溢出中断 (硬件清 0 或写 1 清 0)

Bit<2>: P4_2_EN-PWM4_2 输出到 IO 使能

0: 禁止

1: 使能

Bit<1>: P4_1_EN-PWM4_1 输出到 IO 使能

0: 禁止

1: 使能

Bit<0>: P4_0_EN-PWM4_0 输出到 IO 使能

0: 禁止

1: 使能

9.6.10. RE3/PWM4PRD (PWM4 周期寄存器)

0XD3	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM4PRD	PWM4PRD<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: PWM4_0 占空比寄存器

通过 PWM4CON 的 BIT7 配置低八位或高八位

9.6.11. RE4/PWM4DUTY0 (PWM4 占空比寄存器 0)

0XE4	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM4DUTY0	PWM4DUTY0<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: PWM4_0 占空比寄存器

通过 PWM4CON 的 BIT7 配置低八位或高八位

9.6.12. RE5/PWM4DUTY1 (PWM4 占空比寄存器 1)

0XE5	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM4DUTY1	PWM4DUTY1<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: PWM4_1 占空比寄存器

通过 PWM4CON 的 BIT7 配置低八位或高八位

9.6.13. RE6/PWM4DUTY2 (PWM4 占空比寄存器 2)

0XE6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM4DUTY2	PWM4DUTY2<7:0>							

读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: PWM4_2 占空比寄存器

通过 PWM4CON 的 BIT7 配置低八位或高八位

9.6.14. RE7/PWMODE0 (PWM 模式控制寄存器 0)

0XE7	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWMODE0	T3_EN	T4_EN	T5_EN	PWM3_RGB	PWM4_RGB	PWM5_RGB	-	P3_3_EN
读/写	R/W	R/W	R/W	R/W	R/W	R/W	-	R/W
复位值	0	0	0	0	0	0	-	0

Bit<7>: T3_EN-TIMER3 使能 (RGB 模式和 ONCE 模式不可以使能)

0: 禁止

1: 使能

Bit<6>: T4_EN-TIMER4 使能 (RGB 模式和 ONCE 模式不可以使能)

0: 禁止

1: 使能

Bit<5>: T5_EN-TIMER5 使能 (RGB 模式和 ONCE 模式不可以使能)

0: 禁止

1: 使能

Bit<4>: PWM3_RGB-PWM3RGB 模式 (TIMER3 模式和 ONCE 模式不可以使能)

0: 禁止

1: 使能

Bit<3>: PWM4_RGB-PWM4RGB 模式 (TIMER3 模式和 ONCE 模式不可以使能)

0: 禁止

1: 使能

Bit<2>: PWM5_RGB-PWM5RGB 模式 (TIMER3 模式和 ONCE 模式不可以使能)

0: 禁止

1: 使能

Bit<0>: P3_3_EN-PWM3_3 输出到 IO 使能控制位

0: 禁止

1: 使能

9.6.15. REF/PWMIOSEL (PWMIO 映射控制寄存器)

OXEF	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWMIOSEL	-	PWM52SEL	PWM51SEL	PWM50SEL	-	PWM42SEL	PWM41SEL	PWM40SEL
读/写	-	R/W	R/W	R/W	-	R/W	R/W	R/W
复位值	-	0	0	0	-	0	0	0

Bit<6>: PWM52SEL-PWM5_2 输出到 IO 映射选择

0: P12 输出 PWM5_2

1: P23 输出 PWM5_2

Bit<5>: PWM51SEL-PWM5_1 输出到 IO 映射选择

0: P11 输出 PWM5_1

1: P22 输出 PWM5_1

Bit<4>: PWM50SEL-PWM5_0 输出到 IO 映射选择

0: P10 输出 PWM5_0

1: P06 输出 PWM5_0

Bit<2>: PWM42SEL-PWM4_2 输出到 IO 映射选择

0: P20 输出 PWM4_2

1: P05 输出 PWM4_2

Bit<1>: PWM41SEL-PWM4_1 输出到 IO 映射选择

0: P04 输出 PWM4_1

1: P17 输出 PWM4_1

Bit<0>: PWM40SEL-PWM4_0 输出到 IO 映射选择

0: P03 输出 PWM4_0

1: P16 输出 PWM4_0

9.6.16. RF1/PWM5CON (PWM5 控制寄存器 0)

OXE1	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM5CON	PWM5HSET	PWM5_BKSEL		-	PWM5_DEAD	PWM5CKS_SEL		
读/写	R/W	R/W	R/W	-	R/W	R/W	R/W	R/W
复位值	0	0	0	-	0	0	0	0

Bit<7>: PWM5HSET-PWM5 周期占空比寄存器高 8 位使能

0: 设置 PWM5 周期占空比寄存器低八位

1: 设置 PWM5 周期占空比寄存器高八位

Bit<6:5>: PWM5_BKSEL-PWM5 刹车源选择

PWM_BKSEL<1>	PWM_BKSEL<0>	PWM 刹车源
0	0	P25 端口
0	1	P26 端口
1	x	CMP 比较器结果

Bit<3>: PWM5_DEAD-PWM5 死区使能

0: 禁止

1: 使能

Bit<2:0>: PWM5CKS_SEL-PWM5 时钟分频选择

PWM5CKS<2>	PWM5CKS<1>	PWM5CKS<0>	PWM5 时钟分频
0	0	0	DIV0
0	0	1	DIV2
0	1	0	DIV4
0	1	1	DIV8
1	0	0	DIV32
1	0	1	DIV64
1	1	0	DIV128
1	1	1	DIV256

注: PWM 的分频时钟为系统选择 HRC/LRC 后的时钟进行分频。

9.6.17. RF2/PWM5CON1 (PWM5 控制寄存器 1)

0XE2	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM5CON1	P5BKEN	P5BKMD	P5BKPOL	P5BKF	P5TF	P5_2_EN	P5_2_EN	P5_2_EN
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: P5BKEN-PWM5 刹车使能

0: 禁止

1: 使能

Bit<6>: P5BKMD-PWM5 刹车模式选择

0: 等待完成当前 PWM 的周期后刹车

1: 立即刹停

Bit<5>: P5BKPOL-PWM5 刹车信号极性选择

0: 低电平刹车

1: 高电平刹车

Bit<4>: P5BKF-PWM5 刹车标志位

0: 未产生刹车中断

1: 产生刹车中断 (写 1 清 0)

Bit<3>: P5TF-PWM5 溢出中断标志位

0: 未产生溢出中断

1: 产生 PWM5 溢出中断 (硬件清 0 或写 1 清 0)

Bit<2>: P5_2_EN-PWM5_2 输出到 IO 使能

0: 禁止

1: 使能

Bit<1>: P5_1_EN-PWM5_1 输出到 IO 使能

0: 禁止

1: 使能

Bit<0>: P5_0_EN-PWM5_0 输出到 IO 使能

0: 禁止

1: 使能

9.6.18. RF3/PWM5PRD (PWM5 周期寄存器)

0XD3	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM5PRD	PWM5PRD<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: PWM5 周期寄存器

通过 PWM5CON 的 BIT7 配置低八位或高八位

9.6.19. RF4/PWM5DUTY0 (PWM5 占空比寄存器 0)

0XF4	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM5DUTY0	PWM5DUTY0<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
-----	---	---	---	---	---	---	---	---

Bit<7:0>: PWM5_0 占空比寄存器

通过 PWM5CON 的 BIT7 配置低八位或高八位

9.6.20. RF5/PWM5DUTY1 (PWM5 占空比寄存器 1)

0XF5	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM5DUTY1	PWM5DUTY1<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: PWM5_1 占空比寄存器

通过 PWM5CON 的 BIT7 配置低八位或高八位

9.6.21. RF6/PWM5DUTY2 (PWM5 占空比寄存器 2)

0XF6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM5DUTY2	PWM5DUTY2<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: PWM5_2 占空比寄存器

通过 PWM5CON 的 BIT7 配置低八位或高八位

9.6.22. RF7/PWM5MODE1 (PWM 模式寄存器 1)

0XF7	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
PWM5MODE1	PWM33SEL	PWM32SEL	PWM31SEL	PWM30SEL	-	PWM3SG	PWM4SG	PWM5SG
读/写	R/W	R/W	R/W	R/W	-	R/W	R/W	R/W
复位值	0	0	0	0	-	0	0	0

Bit<7>: PWM33SEL-PWM3_3 输出到 IO 映射选择

0: P21 输出 PWM3_3

1: P07 输出 PWM3_3

Bit<6>: PWM32SEL-PWM3_2 输出到 IO 映射选择

0: P02 输出 PWM3_2

1: P15 输出 PWM3_2

Bit<5>: PWM31SEL-PWM3_1 输出到 IO 映射选择

0: P01 输出 PWM3_1

1: P14 输出 PWM3_1

Bit<4>: PWM30SEL-PWM3_0 输出到 IO 映射选择

0: P00 输出 PWM3_0

1: P13 输出 PWM3_0

Bit<2>: PWM3SG-PWM3_SINGLE 单次使能 (TIMER3 模式和 RGB 模式不可以使能)

0: 禁止

1: 使能 (完成单次输出后硬件自动请 0)

Bit<1>: PWM4SG-PWM4_SINGLE 单次使能 (TIMER3 模式和 RGB 模式不可以使能)

0: 禁止

1: 使能 (完成单次输出后硬件自动请 0)

Bit<0>: PWM5SG-PWM5_SINGLE 单次使能 (TIMER3 模式和 RGB 模式不可以使能)

0: 禁止

1: 使能 (完成单次输出后硬件自动请 0)

10. BaseTIMER 定时器

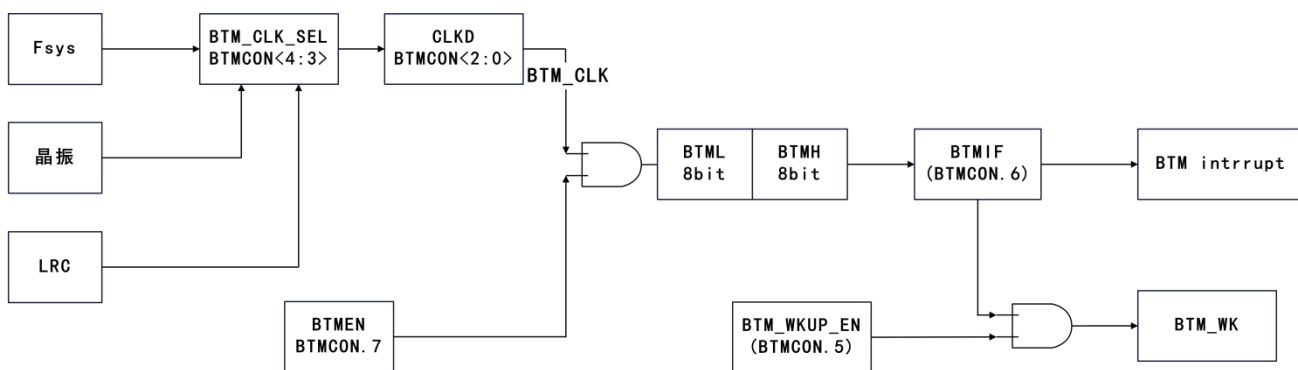
BTM 是一个 16 位的自动重载定时器，可以选择外部晶振，系统时钟和 LRC 作为计数时钟源，也可以作为波特率发生器。

当 BTM 计数溢出后，可以用来唤醒 IDLE 和 STOP，当中断使能开启，唤醒后会进入中断。

10.1. 概述

BTM 定时器的计数时钟可通过寄存器 BTMCON<2:0>来进行分频。当需要唤醒 STOP 时，需在 STOP 前配置 BTMCON[5]，以开启唤醒使能，当计数溢出时，唤醒 MCU。

10.2. BTM 内部结构



BTM 结构框图

10.3. BTM 定时计算说明

BTM 定时功能通过写值到 BTMH, BTML 寄存器，给定时器赋初始值，定时器从初始值位置开始累加，直至定时器溢出产生中断。

BTM 定时时间计算公式（选择外设时钟（BTM_CLK_SEL = 2' b00））：

$$\text{BTM 定时时间} = (1/F_{\text{osc}}) \times \text{SYS_CLK} \times \text{CLKD} \times (65536 - \text{BTM 初始值})$$

BTM 定时时间计算公式（选择 LRC（BTM_CLK_SEL = 2' b01））：

$$\text{BTM 定时时间} = (1/F_{\text{osc}}) \times \text{LRC} \times \text{CLKD} \times (65536 - \text{BTM 初始值})$$

BTM 定时时间计算公式（选择晶振（BTM_CLK_SEL = 2' b1x））：

$$\text{BTM 定时时间} = (1/F_{\text{osc}}) \times \text{晶振} \times \text{CLKD} \times (65536 - \text{BTM 初始值})$$

10.4. BTM 空闲模式和休眠模式唤醒说明

空闲模式：BTM 可以唤醒空闲模式，开启中断使能即为开启唤醒使能，PCON=0X01，指令系统进入空闲模式，BTM 会正常工作。当 BTM 计数溢出后，系统被唤醒。唤醒后，会进入中断。

休眠模式：BTM 可以唤醒休眠模式，开启休眠唤醒使能（BTMCON[5]），休眠时，外设时钟是关闭的，所以此时 BTM 的时钟源需要切到 LRC 或晶振上；PCON=0X02, 指令系统进入休眠模式，BTM 会正常工作。当 BTM 计数溢出后，系统被唤醒，唤醒休眠时，不必开启中断使能，当开启中断使能，唤醒后，会进入中断。

10.5. BTM 相关寄存器

10.5.1. RC0/BTMCON (BTM 控制寄存器)

0XC0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
BTMCON	BTMEN	BTMIF	BTM_WKUP	BTM_CLKSEL		BTM_CLKD		
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: BTMEN-BTM 开关使能寄存器

0: 禁止

1: 使能

Bit<6>: BTMIF-BTM 溢出标志位

0: BTM 计数未溢出

1: BTM 计数溢出，硬件自动清 0，也可以写 1 清 0

Bit<5>: BTM_WKUP-BTM 唤醒 STOP 使能

0: 禁止

1: 使能

Bit<4:3>: BTM_CLKSEL-BTM 时钟源选择

BTM_CLKSEL<1>	BTM_CLKSEL<0>	BTM 时钟源
0	0	外设时钟
0	1	LRC
1	x	外部晶振

Bit<2:0>: BTM_CLKD-BTM 时钟分频选择

CLKDIV<2>	CLKDIV<1>	CLKDIV<0>	BTM 分频
0	0	0	BTMCLK
0	0	1	BTMCLK/2
0	1	0	BTMCLK/4
0	1	1	BTMCLK/8
1	0	0	BTMCLK/16
1	0	1	BTMCLK/32
1	1	0	BTMCLK/64
1	1	1	BTMCLK/128

10.5.2. RC1/BTML (BTM 低八位寄存器)

OXC1	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
BTML	BTML<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: BTM 低八位计数器

10.5.3. RC2/BTMH (BTM 高八位寄存器)

OXC2	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
BTMH	BTMH<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: BTM 高八位计数器

11. 看门狗定时器(WDT)

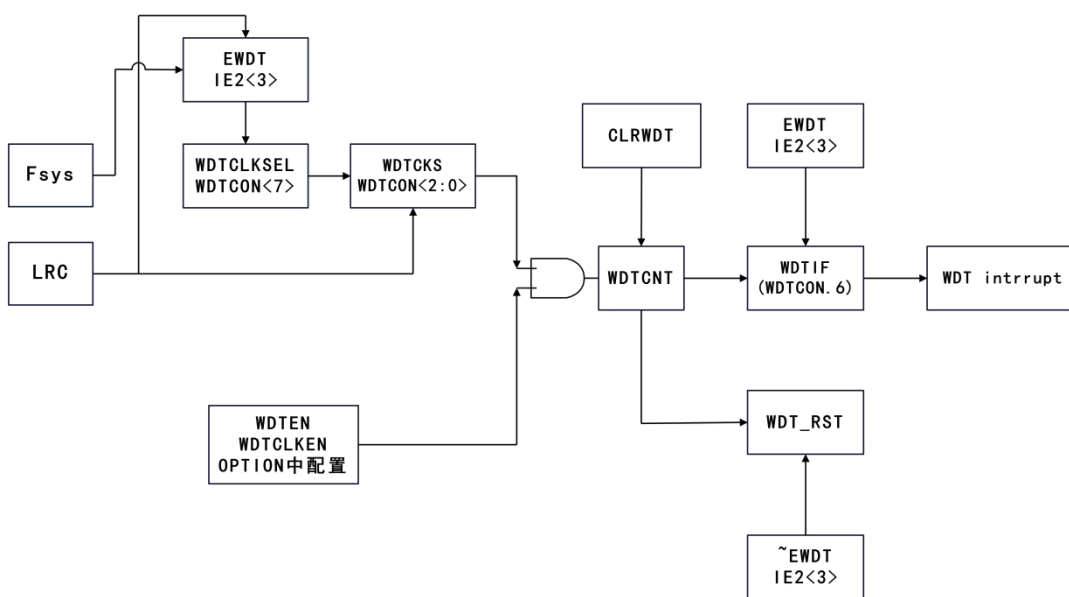
看门狗定时器是一个溢出时间可选，有 LRC 提供时钟源的定时器。当作为看门狗使用时，如果不清除看门狗定时器，看门狗定时器溢出会产生复位信号，这是系统的一种保护设置，当系统运行到一个未知状态时，可以通过看门狗来使系统复位，从而避免程序卡死。

当最为定时器使用时，看门狗计数溢出会产生溢出中断，若中断使能，CPU 将执行中断服务程序。

11.1. 概述

看门狗定时器的时钟使能和模块使能都在 OPTION 中，看门狗定时器的溢出时间可通过寄存器 WDTCON<2:0>来进行选择。当看门狗计数未溢出时，配置 CLRWDT，会使看门狗定时器重新开始计数，如果不清除看门狗定时器，则会产生一个复位信号，复位整个 MCU。当配置了看门狗定时器的中断使能时，看门狗定时器不会产生复位信号，而是作为一个定时器使用，可通过 WDTCKSEL 选择计数的时钟源。

11.2. WDT 内部结构



WDT 结构框图

11.3. 看门狗相关寄存器

11.3.1. RCF/WDTCON(看门狗控制寄存器)

0XCF	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
WDTCON	WDTCKSEL	WDTIF	-	CLRWDT	-	WDTCKS		
读/写	R/W	R/W	-	R/W	-	R/W	R/W	R/W
复位值	0	0	-	0	-	0	0	0

Bit<7>: WDTCKSEL-看门狗计数器时钟源选择(此位只有在看门狗选择定时器模式才有效,若看门狗做复位用则此位无效,看门狗做复位默认只能使用 LRC):

0: 选择 LRC

1: 选择系统时钟

Bit<6>: WDTIF-看门狗溢出中断标志位 (仅当看门狗中断使能时有效、写 1 清 0);

0: 未发生看门狗溢出

1: 发生看门狗溢出

Bit<4>: CLRWDT-看门狗喂狗使能 (清狗)

0: 禁止

1: 使能

Bit<2:0>: WDTCKS-看门狗溢出计数值选择

WDTCKS<2>	WDTCKS<1>	WDTCKS<0>	计数值(4M)	复位时间
0	0	0	4ms	130ms
0	0	1	2ms	65ms
0	1	0	1ms	32.5ms
0	1	1	507us	16.25ms
1	0	0	253us	8ms
1	0	1	127us	4ms
1	1	0	63us	2ms
1	1	1	32us	1ms

12. 乘除法器 (MDU)

MDU——乘除单元，是片上算术协处理器，使 JZ51F5413 能够执行额外的扩展算术运算。该单元提供 32 位除法、16 位乘法、移位和归一化操作。

12.1. 概述

MDU 所有的操作均为无符号整数运算。MDU 由七个寄存器处理，这些寄存器作为特殊功能寄存器映射到内存中。算术单元允许在 CPU 活动的同时并独立地执行操作。操作数和结果存储在 MD0, MD1, MD2, MD3, MD4, MD5 寄存器中。模块由 ARCON 寄存器控制。MDU 的任何计算都会覆盖其操作数。

12.2. MDU 操作说明

12.2.1. MDx 寄存器配置

MDU 的运算方式是根据 MD0, MD1, MD2, MD3, MD4, MD5 的写入顺序来决定的。

操作顺序	32bit/16bit	16bit/16bit	16bit×16bit	转换
第一个写入	md0 D' end L	md0 D' end L	md0 M' and L	md0 LSB
	md1 D' end	md1 D' end H	md4 M' er L	md1
	md2 D' end		md1 M' and H	md2
	md3 D' end H			md3 MSB
	md4 D' or L	md4 D' or L		
最后一个写入	md5 D' or H	md5 D' or H	md5 M' er H	arcon

写入 MD0 是开始任何操作的第一个数据，接下来的写入操作必须按照上表所示进行写入，以确定适当的 MDU 操作方式。

SFR 控制检测到上述某些序列后，将控制权传递给算术运算 FSM。当在写入 MD0 和最终写入 MD5 之间发生对 MD2 或 MD3 的写访问时，则选择 32bit/16bit 除法。对 MD4 或 MD1 进行了写访问，则选择 16bit/16bit 除法和乘法。写入 MD4 选择 16bit/16bit 除法，而写入 MD1 选择乘法。复位后，默认操作设置为乘法，任何对 ARCON 的写访问都会强制执行移位或归一化操作。

12.2.2. 执行操作

在执行操作时，MDU 与 CPU 并行工作。

操作	所需时钟周期	
32bit/16bit	17clock cycles	
32bit/16bit	9clock cycles	
乘法	11clock cycles	
移位	min 3clock cycles	max 18clock cycles
归一化	min 4clock cycles	max 19clock cycles

MDU 操作执行时间

12.3. 读取结果

操作顺序	32bit/16bit	16bit/16bit	16bit×16bit	转换
第一个读取	md0 QuoL	md0 QuoL	md0 PrL	md0 LSB
	md1 Quo	md1 QuoH	md4 Pr	md1
	md2 Quo		md1 Pr	md2
	md3 QuoH			md3
	md4 RemL	md4 RemL		
最后一个读取	md5 RemH	md5 RemH	md5 PrH	md3 MSB

MDU 读取操作

第一个读取的 MDx 寄存器并不关键，但是最后一次读取决定了整个计算的结束。

12.3.1. 归一化模式

所有存储在 MD0, MD1, MD2, MD3, MD4, MD5 寄存器中的 32 位整数变量的最高有效通过左移操作被移除。当 MD3 寄存器的最高有效位 (MSB) 为 1 时，整个操作完成。归一化后，ARCON.4 (MSB) ... ARCON.0 (LSB) 位包含已完成的左移操作次数。

12.3.2. 移位操作

在移位操作中，存储在 MD0 到 MD3 寄存器（后者包含最高有效字节）中的 32 位整数变量会根据指定的位数向左或向右移位。S1r 位 (ARCON.5) 定义了移位方向，而 ARCON.4 到 ARCON.0 位则指定了移位次数（该值不能为 0）。在移位操作过程中，对于向右移位，MD3 的左端会补 0，对于向左移位，MD0 的右端会补 0。

12.3.3. MDEF 标志位 (ARCON.7)

MDEF 错误标志位表示操作执行不当（当某个算术运算被新操作重启或中断时）。错误标志机制在首次向 MD0 写入数据时置 1，并在第三阶段从 MD3（乘法或移位/归一化）或 MD5（除法）读取指令时清 0。

错误标志在以下情况被置 1：

当执行一次计算操作时，有对 mdx 寄存器的写访问

当在计算期间，有对 mdx 寄存器的读取访问，在这种情况下，错误标志被置 1，但计算不会中断。

错误标志仅在读取 ARCON 寄存器后清零。错误标志仅读取。

12.3.4. MDOV 标志位 (ARCON.6)

当出现以下情况时，将设置 MDOV 溢出标志位：

乘法运算中， $\times 0$

乘法计算的结果大于 0000 FFFFh

如果 MD3 的最高有效位被置 1 (MD3.7 = 1)，则开始归一化。MDU 的任何不符合上述条件的操作都会清除溢出标志。

注：溢出标志位仅有硬件控制。无法写入。

12.4. 运算相关寄存器

12.4.1. RE9/MD0 (运算寄存器 0)

0XE9	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
MD0	MD0<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

12.4.2. REA/MD1 (运算寄存器 1)

0XEA	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
MD1	MD1<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

12.4.3. REB/MD2 (运算寄存器 2)

0XEB	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
MD2	MD2<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

12.4.4. REC/MD3 (运算寄存器 3)

0XEC	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
MD3	MD3<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

12.4.5. RED/MD4 (运算寄存器 4)

0XED	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
MD4	MD4<7:0>							

读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

12.4.6. REE/MD5(运算寄存器 5)

OXEE	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
MD5	MD5<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

12.4.7. RE8/ARCON(运算控制寄存器)

OXE8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ARCON	MDEF	MDOV	SLR	SC<4:0>				
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: MDEF-MDU 执行错误标志（读取此位可清除 MDEF）

0: 禁止

1: 当执行一次计算操作时，有对 mdx 寄存器的写访问，会触发 MDEF 置 1
 当在计算期间，有对 mdx 寄存器的读取访问，会触发 MDEF 置 1。

Bit<6>: MDOV-MDU 运算溢出标志

0: 未溢出

1: 乘法结果大于 FFFF，或除数是 0，会使此位置 1

Bit<5>: SLR-左移/右移

0: 左移操作

1: 右移操作

Bit<4:0>: 移位计数器（md3, md2, md1, md0 按照配置进行移位）

5' h00: 归一化处理（32bit 首位非 1 左移，左移位 1 停止）

5' h01: 移 1 位

5' h02: 移 2 位

.....

5' h1f: 移 31 位

13. SSI 三合一协议

JZ51F5413 集成多功能串行接口电路 (SSI)，通过单硬件接口支持 SPI、I2C、UART 三种通信协议。用户可通过配置 PCON 寄存器的 SSMOD[1:0] 位实现工作模式切换，极大提升 MCU 与不同接口器件的兼容性。

13.1. 工作模式特性

13.1.1. SPI 模式：

- 最大发送速率：
- 最大接收速率：
- 支持主/从模式可配置
- 全双工
- 全双工同步串行通信
- 时钟极性/相位可编程

13.1.2. I2C 模式：

- 支持主从机模式
- 可配置 100kHz/快速 400kHz 速率
- 支持 7 位地址寻址
- 支持广播呼叫地址

13.1.3. UART 模式：

- 4 种工作模式配置
- 波特率可编程设置
- 独立的发送和接收缓冲器
- 多机通信能力（模式 2/3）

13.2. SPI 模式

SSIMOD_SEL[1:0] = 11，三选一串行接口 SSI 配置为 SPI 接口。串行外部设备接口（简称 SPI）是一种高速串行通信接口，允许 MCU 与外围设备（包括其它 MCU）进行全双工，同步串行通信。

13.2.1. 接口信号说明

- MOSI（主发从收）信号线
该信号线作为主设备与从设备间的单向数据传输通道。主控制器通过此线路将数据以串行方式发送至从属设备，数据流向固定为主设备输出、从设备输入。
- MISO（主收从发）信号线
该信号线实现从设备至主控制器的反向数据传输。当 SPI 接口配置为从模式且未被选中时，从设备的 MISO 引脚自动进入高阻态，确保总线隔离。

- SCK（同步时钟）信号线
时钟信号用于协调 MOSI 和 MISO 线路上的数据传输时序。每个字节传输需要 8 个完整的时钟周期。处于非选中状态的从设备将自动忽略 SCK 信号。
- SSN（片选）信号线
可通过寄存器配置，来更改片选信号是高/低电平有效。当片选信号处于正确有效电平时，则允许该从设备通讯，其他不是有效电平的从设备则忽略总线信号

13.2.2. 工作模式配置

SPI 模块支持主从两种工作模式，通过 SSSCON0（控制寄存器）和 SSSCON1（状态寄存器）进行参数配置。数据传输通过操作 SSDATBUF（数据寄存器）实现。

- 数据传输机制
在通信过程中，数据通过移位寄存器实现同步串行传输。SCK 信号同步控制 MOSI 和 MISO 线路的数据交换。未被选中的从设备将保持总线隔离状态。
- 全双工通信
主设备通过 MOSI 发送数据的同时，从设备通过 MISO 返回响应数据，实现真正的同步全双工通信。数据寄存器 SSIDAT 采用统一地址映射，写入操作访问发送缓冲，读取操作获取接收数据。
- 片选信号管理
对于需要 SS（从选）信号的设备，应根据工作模式采用不同连接方案：
主模式下：单从机时固定拉低 SS；多从机时需要独立控制各从机 SS
从模式下：SS 信号由外部主设备控制

13.2.3. 主模式应用配置具体操作：

1. 模式初始化

- 配置 SSSCON0 的 SPEN 位使能 SPI 模块
- 配置 SSSCON0 寄存器的 MSTR = 1 设置为主机模式
- 在此模式下，该设备独占地控制总线通信的发起权。

2. 数据传输机制

- 用户程序向 SSDATBUF 寄存器写入待发送数据
- 若发送缓冲器未就绪（已有数据正在处理），系统将置位 WCOL（写冲突标志）
- 发送过程不受冲突影响，保持连续传输
- 当发送缓冲就绪时，数据自动按设定时钟速率通过 MOSI 线输出
- 传输完成后，硬件自动置位 SPIF（传输完成标志）
- 如使能中断，将触发相应中断服务程序

3. 数据接收流程

- 主设备发送数据的同时，从设备通过 MISO 线返回响应数据
- 接收移位寄存器同步采集 MISO 信号

- SPIF 标志同时指示发送和接收完成状态
- 接收数据按配置的位序（MSB/LSB）存储
- 读取 SSDATBUF 寄存器可获取接收到的数据

13.2.4. 从模式应用配置具体操作：

1. 模式初始化

- 配置 SCON0 的 SPEN 位使能 SPI 模块
- 配置 SCON0 寄存器的 MSTR = 1 设置为从机模式
- SPI 模块进入从属工作模式。在此模式下，设备的工作时序完全由外部主设备控制。

2. 数据传输机制

- 数据通过 MOSI 引脚同步移入接收移位寄存器
- 通过 MISO 引脚同步移出发送移位寄存器数据
- 内置位计数器自动跟踪 SCK 边沿数量
- 完成 8 位数据传输后自动置位 SPIF 状态标志

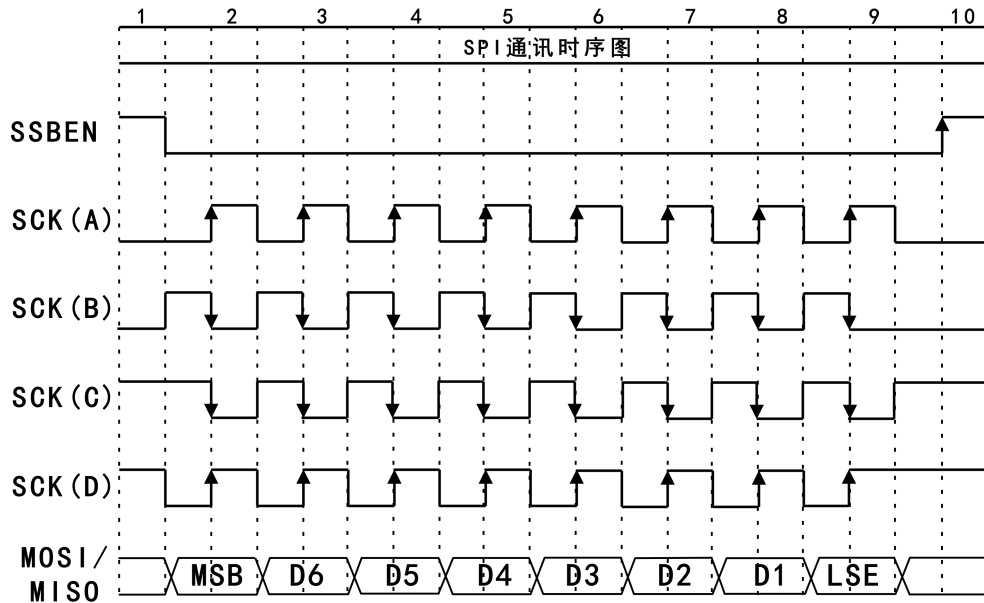
3. 中断处理机制

- 当 SPIF 标志置位时，若中断使能将触发中断请求
- 中断服务程序需及时读取 SSDAT 获取接收数据
- 未及时清除 SPIF 标志将阻塞后续数据传输

4. 数据缓冲区管理

- 必须在主设备发起传输前预置发送数据
- 发送缓冲区为空时将自动发送 0x00 填充数据
- 提前写入数据可避免无效传输

13.2.5. SPI 数据传送方式：



CPOL	CPHA	SCK 时序
0	0	SCK (A)
0	1	SCK (B)
1	0	SCK (C)
1	1	SCK (D)

13.3. I2C 模式

SSIMOD_SEL[1:0] = 10, 三选一串行接口 SSI 配置为 I2C 接口。

1. 时钟信号线(SCL)

- 由主控制器产生并广播至所有从设备
- 采用同步时序控制，每个字节传输包含 9 个完整时钟周期
- 前 8 个周期用于数据位传输（MSB 优先）
- 第 9 个周期专用于接收端应答确认

2. 数据信号线(SDA)

- 双向传输通道，支持主从设备双向通信
- 总线空闲状态维持高电平（由上拉电阻保证）
- 数据传输时：低电平表示逻辑“0”；高电平表示逻辑“1”

13.3.1. 主机模式配置：

- 初始化总线（发送 START）
- 发送目标从机地址+R/W 位

- 等待从机 ACK
- 执行数据传输：
 - 写模式：发送数据+等待 ACK
 - 读模式：接收数据+发送 ACK/NACK
- 结束传输（发送 STOP）

13.3.2. 从机模式配置：

- 配置 SCON0 的 I2CEN 使能 I2C 模块，
- 配置 SCON2 的 MODE 位使能从机模式，
- 配置 SCON1 的 I2CADDR 作为响应主机的从机地址
- 等待主机的地址以及操作方式（R/W）

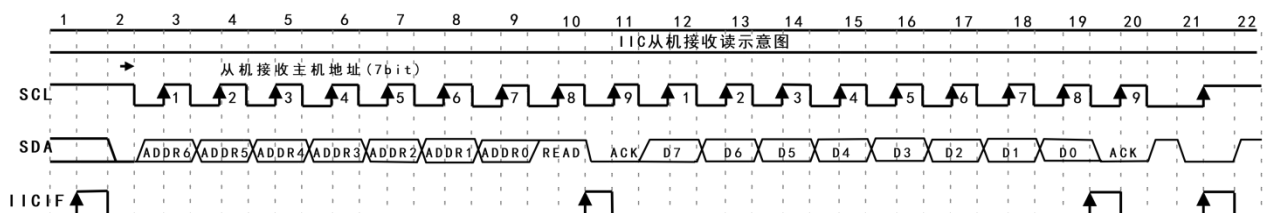
1. 从机接收模式（R/W=0）



主机发送 7 位地址+1 位写标志（0）

- 从机在第 9 时钟周期发送 ACK
- 数据接收流程：每字节传输后从机必须应答

2. 从机发送模式（R/W=1）



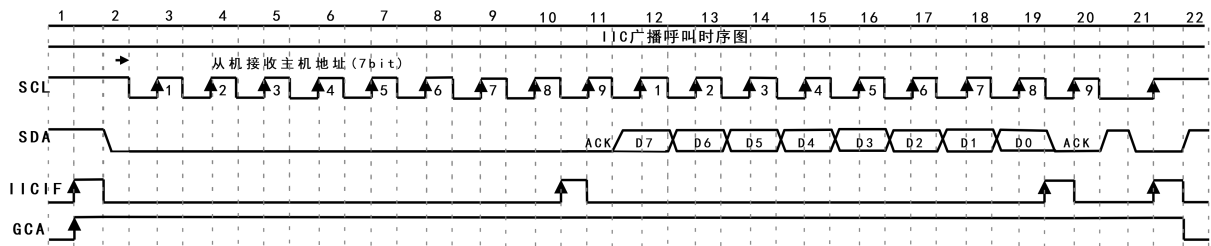
- 主机发送 7 位地址+1 位读标志（1）
- 从机获取总线控制权
- 数据发送流程：
 1. 每字节发送后等待主机 ACK
 2. 若 AA=0 则终止传输

3. 通用呼叫模式（GC=1）

工作特点

- 仅支持写操作（R/W 必须为 0）

- 所有使能 GC 的从机同时响应
- 响应广播地址 0x00



13.4. UART 模式

SSIMOD_SEL[1:0] = 01, 三选一串行接口 SSI 配置为 UART 接口。提供全双工异步串行通信接口 (UART), 支持标准串行通信协议, 可实现单片机与外部设备的数据交换。

13.4.1. 硬件特性

- 支持 4 种工作模式配置
- 波特率可编程设置
- 独立的发送和接收缓冲器
- 硬件中断标志指示
- 多机通信能力 (模式 2/3)

13.4.2. 工作模式配置

1. 发送流程

- 将数据写入 SSDATBUF 寄存器
- 硬件自动启动发送
- TI 标志位置 1 (发送完成)
- 软件清除 TI 标志

2. 接收流程

- 设置 REN=1 允许接收
- 检测 RI 标志位
- RI=1 时读取 SBUF
- 软件清除 RI 标志

13.5. SSI 相关寄存器

13.5.1. R98/SSCON0 (三合一控制寄存器)

注: 三合一寄存器的选择根据 PCON 的 bit<3:2>位控制, 当选择为对应的协议, 则寄存器的配置则为对应协议, 寄存器地址不变。

串口 0 控制寄存器 (PCON<3:2>=01) :

0X98	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SSCON0	SMODESEL		SM2	ROEN	TB9	RB9	TIF	RIF
读/写	R/W	R/W	R/W	R/W	R/W	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:6>: SMODESEL-串口 0 工作模式选择

00: 模式 0 同步半双工通讯

01: 模式 1 8bit 可变波特率, 异步全双工通讯

10: 模式 2 9bit 固定波特率, 异步全双工通讯

11: 模式 3 9bit 可变波特率, 异步全双工通讯

Bit<5>: SM2-串行模式控制位 (仅对模式 2/3 有效)

0: 每收到一个完整的数据帧, RI 就置位产生中断

1: 收到一个完整的数据帧, 且 RB8=1 时 RI 才会置位产生中断

Bit<4>: ROEN-串口 0 接收允许控制位

0: 不允许接收数据

1: 允许接收数据

Bit<3>: TB9-串口 0 发送第九数据位 (模式 2/3 有效)

0: 第九位发送 0

1: 第九位发送 1

Bit<2>: RB9-串口 0 接收第九位数据位 (模式 2/3 有效)

0: 接收到的第九位为 0

1: 接收到的第九位为 1

Bit<1>: TIF-发送中断标志位

0: 没有产生发送中断

1: 产生发送中断, 写 0 清 0

Bit<0>: RIF-接收中断标志位

0: 没有产生接收中断

1: 产生接收中断, 写 0 清 0

I2C 控制寄存器 (PCON<3:2>=10) :

0X98	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SSCON0	I2CEN	I2CIF	GCA	AA	-	-	I2C_SEND	I2C_ADDRMATCH
读/写	R/W	R/W	R	R/W	-	-	R	R
复位值	0	0	0	0	-	-	0	0

Bit<7>: I2CEN-I2C 模块使能寄存器

0: 禁止

1: 使能

Bit<6>: I2CIF-I2C 接收/发送中断标志位

0: 未产生接收/发送中断

1: 产生接收/发送中断, 软件清零

Bit<5>: GCA-广播地址响应标志

0: 不响应通用地址

1: 当 GC 置 1, 同时广播地址匹配时该位由硬件置 1, 并自动清 0 (在接收到 STOP 后)

Bit<4>: AA-I2C 做从机接收主机信息使能位

0: 不允许接收主机发送的信息

1: 允许接收主机发送的信息

Bit<1>: I2C_SEND-I2C 从机接收发送标志位

0: 接收

1: 发送, 硬件自动清零

Bit<0>: I2C_ADDRMATCH-I2C 从机地址匹配标志位

0: 地址未匹配

1: 地址匹配, 硬件自动清零

SPI 控制寄存器 (PCON<3:2>=11) :

0X98	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SSCON0	SPIEN	SPISSN	MSTR	CPOL	CPHA	SPR_SEL		
读/写	R/W	R/W	R/W	R/W	R/W	R/W		
复位值	0	0	0	0	0	0		

Bit<7>: SPIEN-SPI 使能控制位

0: 禁止

1: 使能

Bit<6>: SPISSN-SPI 主机片选从机信号 (P15 输出)

0: SPI 片选信号为高

1: SPI 片选信号为低

Bit<5>: MSTR-SPI 主从机选择

0: SPI 为从设备

1: SPI 为主设备

Bit<4>: CPOL -时钟极性选择

0: 空闲低电平

1: 空闲高电平

Bit<3>: CPHA-时钟相位控制

0: SCK 第一沿采集数据

1: SCK 第二沿采集数据

Bit<2:0>: SPR_SEL-SPI 时钟频率选择

SPR<2>	SPR<1>	SPR<0>	SPI 时钟
0	0	0	SYS_CLK/4
0	0	1	SYS_CLK/8
0	1	0	SYS_CLK/16
0	1	1	SYS_CLK/32
1	0	0	SYS_CLK/64
1	0	1	SYS_CLK/128
1	1	0	SYS_CLK/256
1	1	1	SYS_CLK/512

13.5.2. R99/SSCON1 (三合一控制寄存器 1)

I2C 从机地址寄存器 (PCON<3:2>=10) :

0X99	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SSCON1	I2CADDR<6:0>							GC
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:1>: I2C 从机地址寄存器

Bit<0>: GC-广播地址使能（从机）

0: 禁止广播呼叫

1: 使能广播呼叫

GC-主机模式读写信号（主机）

0: 对从机设备进行写操作

1: 对从机设备进行读操作

SPI 状态寄存器（PCON<3:2>=11）：

0X99	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SSCON1	SPIF	WCOL	-	-	-	LSBF	-	SPIE
读/写	R/W	R/W	-	-	-	R/W	-	R/W
复位值	0	0	-	-	--	0	-	0

Bit<7>: SPIF-SPI 数据传送中断标志位

0: 由软件清 0，未发生 SPI 数据传输中断

1: 表明已完成数据传输，由硬件置 1，写 0 清 0

Bit<6>: WCOL-写入冲突标志位

0: 由软件清 0，表明已处理写入冲突；

1: 由硬件置 1，表明检测到一个冲突，写 0 清 0

Bit<2>: LSBF-数据发送格式选择

0: MSB 发送

1: LSB 发送

Bit<0>: SPIE-发送/接收中断使能位

0: 禁止

1: 使能

13.5.3. R9A/SSCON2（三合一控制寄存器 2）

I2C 控制寄存器（PCON<3:2>=10）：

0X9A	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SSCON2	S_STARTIF	S_STOPIF	I2C_TR	MODE	ACK	STOP	I2C_MS	START
读/写	R/W	R/W	R	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: S_STARTIF-I2C 从机模式下接收到 START 信号标志位

- 0: 未接收到 START
- 1: 接收到 START, 写 0 清 0

Bit<6>: S_STOPIF-I2C 从机模式下接收到 STOP 信号标志位

- 0: 未接收到 STOP
- 1: 接收到 STOP, 写 0 清 0

Bit<5>: I2C_TR-I2C 从机发送/接收中断标志位

- 0: 未进行发送或者接收数据
- 1: 发送或接收数据中

Bit<4>: MODE-I2C 主从机模式选择

- 0: 从机模式
- 1: 主机模式

Bit<3>: ACK-I2C 主机接收数据发送 ACK 使能

- 0: 主机发送 ACK
- 1: 主机发送 NACK

Bit<2>: STOP-I2C 主机发送 STOP 使能

- 0: 禁止
- 1: 使能 (发送完成之后硬件清 0, 写 0 清 0)

Bit<1>: I2C_MS-I2C 主机模式下发送数据使能

- 0: 禁止
- 1: 使能 (在完成一个字节的发送之后硬件自动清 0, 写 0 清 0)

Bit<0>: START-I2C 主机模式发送 START 信号

- 0: 禁止
- 1: 发送 (发送完成之后硬件清 0, 写 0 清 0)

13.5.4. R9B/SSDATBUF (三合一数据缓存器)

UART0 数据缓存寄存器 (PCON<3:2>=01) :

0X9B	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SSDATBUF	SBUF<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: UART0 数据寄存器发送的时候写入，读取该寄存器获得收到的数据

I2C 数据缓存寄存器 (PCON<3:2>=10) :

0X9B	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SSDATBUF	I2CBUF<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: I2C 数据寄存器发送的时候写入，读取该寄存器获得收到的数据

SPI 数据缓存寄存器 (PCON<3:2>=11) :

0X9B	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SSDATBUF	SPIBUF<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

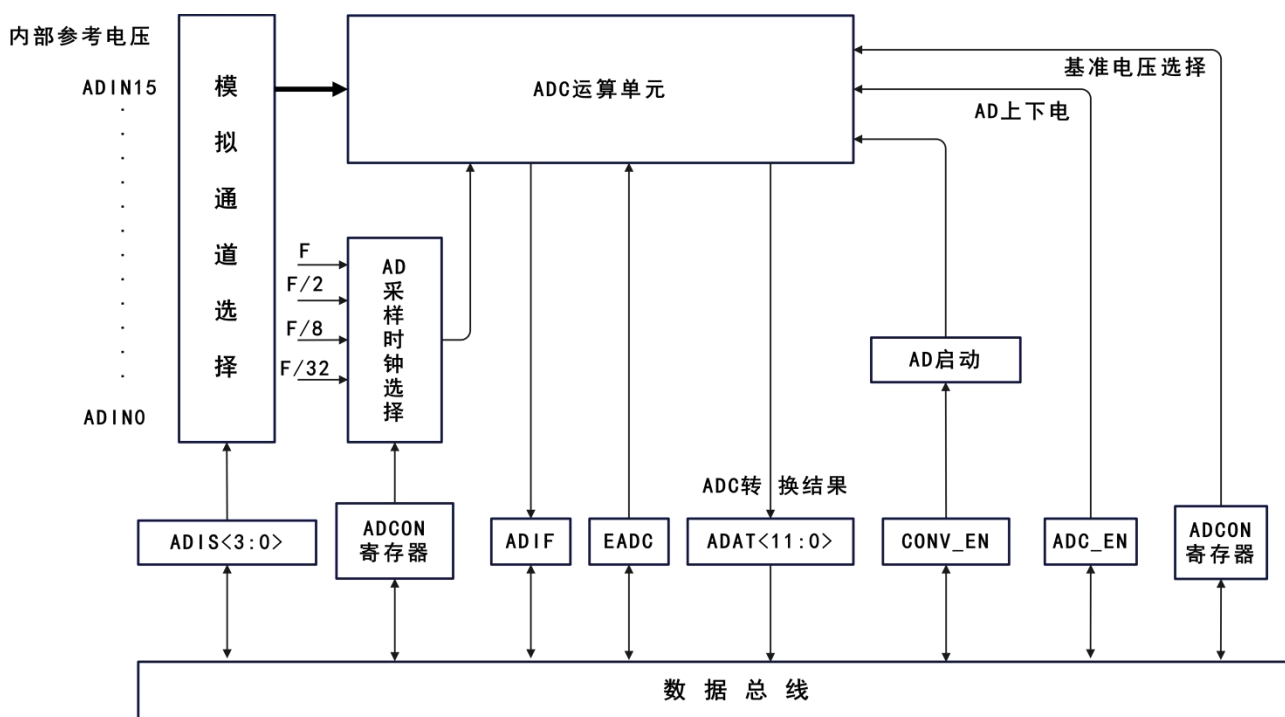
Bit<7:0>: SPI 数据寄存器发送的时候写入，读取该寄存器获得收到的数据

14. ADC 模数转换

JZ51F5413 ADC 模块提供一个 12 位精度的 SAR AD 转换器，包含 16 路模拟通道。

ADC 转换器采用逐次逼近式模数转换，结果存储到 RB3/ADATH (ADC 转换结果高 8 位寄存器)，RB24/ADATL (ADC 转换结果低 8 位寄存器)、RB1/ADCIS 低 4 位 (ADC 通道选择寄存器) 寄存器中；通过 RB0/ADCON 控制寄存器设置内外部参考电压源、采样时钟、ADC 使能和采样使能，通过 RB1/ADCIS 高四位进行通道选择。

配置 RA9/IE1 Bit2 EADC=1 打开 ADC 中断使能，转换完成可以进入中断 (R84/ANAIF bit 0)，也可以用查询 RB0/ADCON 的 CONV_EN 位来判断。



AD 转换功能示意图

1. AD 采样时间计算方式:

ADC_TAD 为 14，从设置 ADCON=1 起，完成一次 AD 采样的时间=ADC 采样保持周期+AD 转换时间，完成一次 AD 采样需 14 个 ADCCK。

2. AD 采样电压值计算:

$$\text{ADC 采样电压} = \frac{\text{采样值}}{4096} * \text{参考电压}$$

例：参考电压为内部基准 3V，采样值为 0x800=2048

$$\text{ADC 采样电压} = \frac{2048}{4096} * 3 = 1.5\text{V}$$

14. 1. ADC 特殊检测说明

14. 1. 1. 内部 VREF 输出

通过配置 ADCON 寄存器, ADCVREF_SEL<2:0>来选择需要输出的内部参考电压(不能配置为 100), 配置 TESTCON 寄存器 Bit0, 即 EXT_VREF_EN, 从 P2.0 可以测量到 ADC 内部 VREF, 无需额外配置 IO;

14. 1. 2. 外部 VREF 输入

通过配置 ADCON 寄存器, ADCVREF_SEL<2:0>=100, 从 P2.0 口输入电压作为 ADCVREF;

14. 1. 3. 检测 VDD

配置 TESTCON 寄存器 Bit3, 即 D25V_SEL 置一, ADCIS<7:4> 不为 1110 和 1111, 此时测量通道电压为 $0.25 * VDD$;

14. 1. 4. 通道输入 $0.25 * EXT VREF$

在配置外部 VREF 输入基础上, 配置 TESTCON 寄存器 Bit3, 即 D25V_SEL 置一, ADCIS<7:4>=1110, 此时测量通道电压为 $0.25 * EXT VREF$ (P20);

14. 1. 5. 检测 GND

选择通道为 ADCIS = 0xF0, 且 TESTCON = 0x80, 此时测量通道电压为 GND;

14. 1. 6. 全通道检测

配置 RB7/TESTCON 寄存器 Bit2 CH_TEST_EN, 此时所有通道电压相同。

14. 2. ADC 模数转换设置说明

- 1、ADC 输入模拟通道选择, 设置 ADCIS 寄存器高 4 位;
- 2、配置 ADCON 寄存器, 配置 ADC 参考电压源、时钟预分频(时钟不可超过 1M);
- 3、如果需要用到中断功能, 设置 IE1 的 Bit2 EADC=1;
- 4、置“ADC_EN=1”开始 AD 供电电压; ;
- 5、置“CONV_EN=1”开始 AD 转换;
- 6、等待中断或 CONV_EN 被清 0, 如果 AD 中断发生, 则离开中断程序时需将 ADCIF 清 0;
- 7、保存转换的结果。如果需要做多次 AD 转换, 跳到步骤 7;

14.3. ADC 相关寄存器

14.3.1. RB0/ADCON(ADC 控制寄存器)

0XB0	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADCON	ADC_EN	ADCVREF_SEL			CONV_EN	VCMP_SEL	ADCPSR	
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: ADC_EN-ADC 使能

0: 禁止

1: 使能

Bit<6: 4>: ADCVREF_SEL-ADC 内部参考电压 INVREF 的选择信号

ADC_VREFSEL<2>	ADC_VREFSEL<1>	ADC_VREFSEL<0>	参考电压
0	0	0	1.2V
0	0	1	2V
0	1	0	3V
0	1	1	4V
1	0	0	EXT_VREF
1	0	1	VDD
1	1	0	
1	1	1	

注: 不建议使用 1.2V/2V 做参考电压, 采样误差会偏大

Bit<3>: CONV_EN-ADC 转换使能信号

0: 禁止

1: 使能 AD 开始转换, 转换完成硬件自动清 0

Bit<2>: VCMP_SEL-ADC 增强 (建议使能)

0: 关闭 ADC 增强

1: 使能 ADC 增强

Bit<1:0>: ADCPSR-ADC 时钟频率选择

注: 建议 ADC 采样时钟选择小于等于 1M

ADCPSR<1>	ADCPSR<0>	ADCLK
0	0	SYS_CLK
0	1	SYS_CLK/8
1	0	SYS_CLK/32
1	1	SYS_CLK/2

14.3.2. RB1/ADCIS (ADC 控制寄存器)

0XB1	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADCIS	ADC_SEL				ADAT<11:8>			
读/写	R/W	R/W	R/W	R/W	R	R	R	R
复位值	0	0	0	0	0	0	0	0

Bit<7:4>:ADC_SEL-ADC 通道选择:

ADC_SEL<3>	ADC_SEL<2>	ADC_SEL<1>	ADC_SEL<0>	采样通道
0	0	0	0	P04
0	0	0	1	P05
0	0	1	0	P06
0	0	1	1	P07
0	1	0	0	P51
0	1	0	1	P50
0	1	1	0	P27
1	1	1	1	P26
1	0	0	0	P25
1	0	0	1	P24
1	0	1	0	P03
1	0	1	1	P02
1	1	0	0	P01
1	1	0	1	P00
1	1	1	0	P10
1	1	1	1	P11

注: adc 关闭/使用 0.25vdd 时, adcsel 会为 0, 打开开关时会使用写入此寄存器的值
 Bit<3:0>:ADAT-ADC 转换结果高四位。

14.3.3. RB2/ADATL (ADC 低八位结果寄存器)

0XB2	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADATL	ADATL<7:0>							
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: ADC 转换结果低 8 位

14.3.4. RB3/ADATH (ADC 高八位结果寄存器)

0XB3	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
ADATH	ADATH<7:0>							
读/写	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: ADC 转换结果高 8 位

15. UART1 模块

提供全双工异步串行通信接口(UART)，支持标准串行通信协议，可实现单片机与外部设备的数据交换。

15.1. 硬件特性

- 支持 4 种工作模式配置
- 波特率可编程设置
- 独立的发送和接收缓冲器
- 硬件中断标志指示
- 多机通信能力（模式 2/3）

15.2. 工作模式配置

15.2.1. 发送流程

1. 将数据写入 SBUF1 寄存器
2. 硬件自动启动发送
3. TI 标志位置 1（发送完成）
4. 软件清除 TI 标志

15.2.2. 接收流程

1. 设置 REN=1 允许接收
2. 检测 RI 标志位
3. RI=1 时读取 SBUF1
4. 软件清除 RI 标志

15.3. UART1 相关寄存器

15.3.1. RF8/S1CON（串口 1 控制寄存器）

0XF8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
S1CON	SMODESEL		SM2	REN	TB9	RB9	TIF	RIF
读/写	R/W	R/W	R/W	R/W	R/W	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:6>: SMODESEL-串口 1 工作模式选择

00: 模式 0 同步半双工通讯

01: 模式 1 8bit 可变波特率，异步全双工通讯

10: 模式 2 9bit 固定波特率, 异步全双工通讯

11: 模式 3 9bit 可变波特率, 异步全双工通讯

Bit<5>: SM2-串行模式控制位 (仅对模式 2/3 有效)

0: 每收到一个完整的数据帧就置 RI 产生中断请求

1: 收到一个完整的数据帧时, 只有当 RB8=1 时才会置位 RI 产生中断请求。

Bit<4>: REN-串口 1 接收允许控制位

0: 不允许接收数据

1: 允许接收数据

Bit<3>: TB9-串口 1 发送第九数据位 (模式 2/3 有效)

0: 第九位发送 0

1: 第九位发送 1

Bit<2>: RB9-串口 1 接收第九位数据位 (模式 2/3 有效)

0: 接收到的第九位为 0

1: 接收到的第九位为 1

Bit<1>: TIF-发送中断标志位

0: 没有产生发送中断

1: 产生发送中断, 写 0 清 0

Bit<0>: RIF-接收中断标志位

0: 没有产生接收中断

1: 产生接收中断, 写 0 清 0

15.3.2. RF9/SBUF1(串口 1 数据缓存寄存器)

OXF9	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SBUF1	SBUF1<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: SBUF1-串口 1 数据缓存寄存器

15.3.3. RFA/SCFG(串口收发时钟控制寄存器)

OXFA	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SCFG	S1TXEN	S1RXEN	S1RCLK		S0TXEN	S0RXEN	S0RCLK	
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: S1TXEN-串口 1 发送使能控制位

0: 禁止

1: 使能

Bit<6>: S1RXEN-串口 1 接收使能控制位

0: 禁止

1: 使能

Bit<5: 4>: S1RCLK-串口 1 接收/发送波特率产生时基

S1RCLK<1>	S1RCLK<0>	波特率时基
0	0	TIMER1(模式 1、3)
0	1	TIMER2(模式 1、3)
1	0	BTM(模式 1、3)
1	1	SYS_CLK(模式 2)

Bit<3>: S0TXEN-串口 0 发送使能控制位

0: 禁止

1: 使能

Bit<2>: S0RXEN-串口 0 接收使能控制位

0: 禁止

1: 使能

Bit<1: 0>: S0RCLK-串口 0 波特率产生时基/I2C 时钟源选择

S0RCLK<1>	S0RCLK<0>	波特率时基
0	0	TIMER1(模式 1、3)
0	1	TIMER2(模式 1、3)
1	0	BTM(模式 1、3)
1	1	SYS_CLK(模式 2)

注: I2C 使能时, 可将此位配置为 11 来选择系统时钟的 100k 或 400k (PCON[7] 选择)

若配置为其他选项, 则会默认二分 (设要配置 470K 的速率, 那么 TIMER1 的溢出就要按 470K*2=940K 来配置)

值得注意的是, 当 TIMER 作为时钟源时, 溢出信号是一个完整的脉冲。

15.3.4. RFB/S1CON1 (串口 1 控制寄存器 1)

OXFB	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
S1CON1	-	-	-	-	-	-	-	S1IOSEL
读/写	-	-	-	-	-	-	-	R/W
复位值	-	-	-	-	-	-	-	0

Bit<0>: S1IOSEL-串口 1 发送接收端口映射选择

0: P21TX、P22RX

1: P50TX、P51RX

16. LED/LCD

16.1. LED

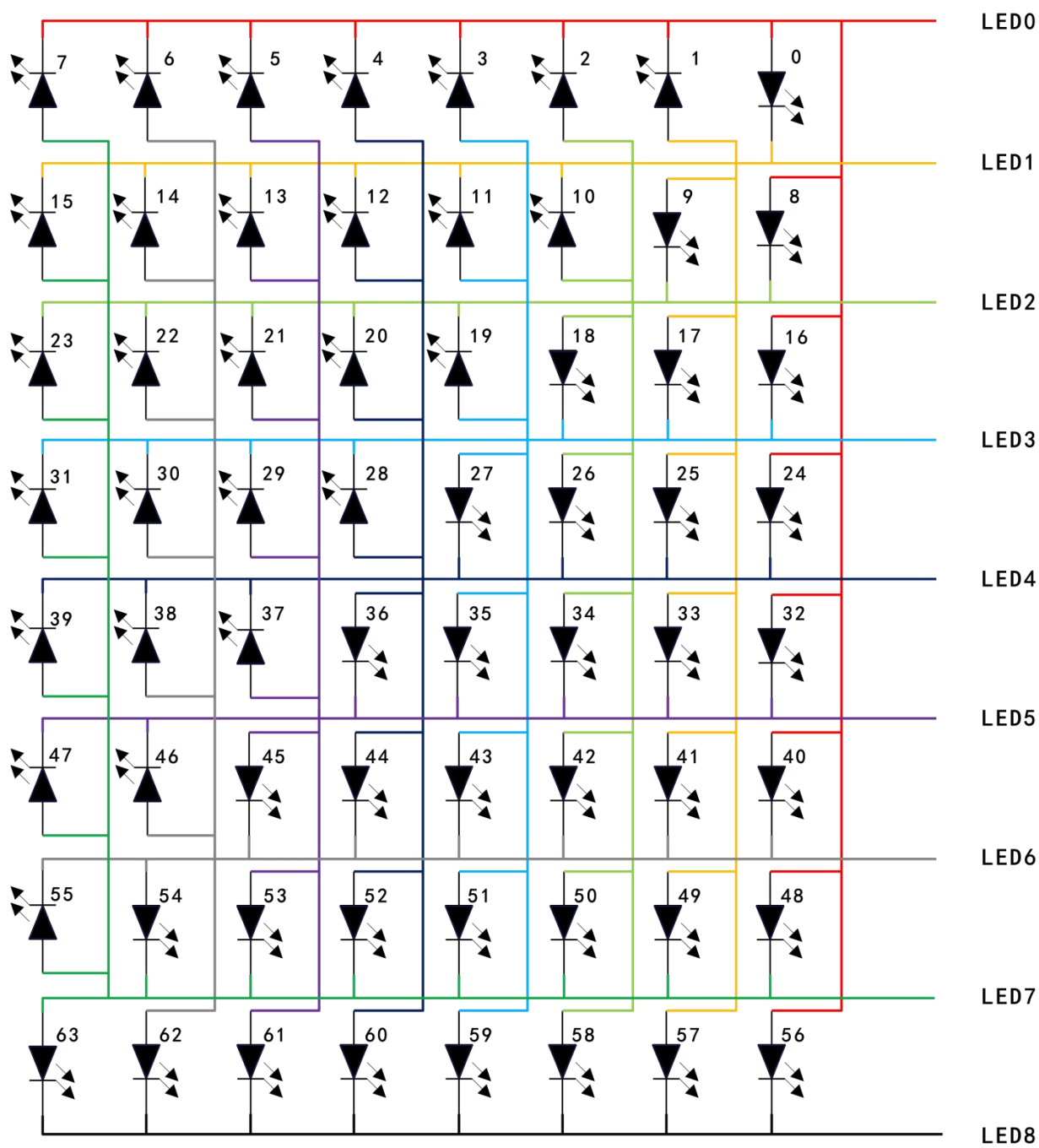
通过配置 LCDCON0<5:4>=11 选择 LED 模式；LED 点阵驱动电路支持最大 8*8 模式 64 灯 LED 驱动，可配置 LCDCON1 寄存器 LEDDUTY<6:4>选择点阵模式 4*4、5*5、6*6、6*7、7*7、7*8、8*8，不同大小的点阵对应的灯地址不变，LED 数据由 RAC/LCDRAMADDR 和 RAD/LCDRAMDATA 设置。LED 时钟源为外设时钟，通过 RA7/LCDCON1<2:0>对时钟进行 2/4/8/16/32/64/128/256 分频。灯的亮度可以通过 LED 占空比寄存器 RA6/LCDCON0<3:0> 进行调节。

16.1.1. LED 功能描述

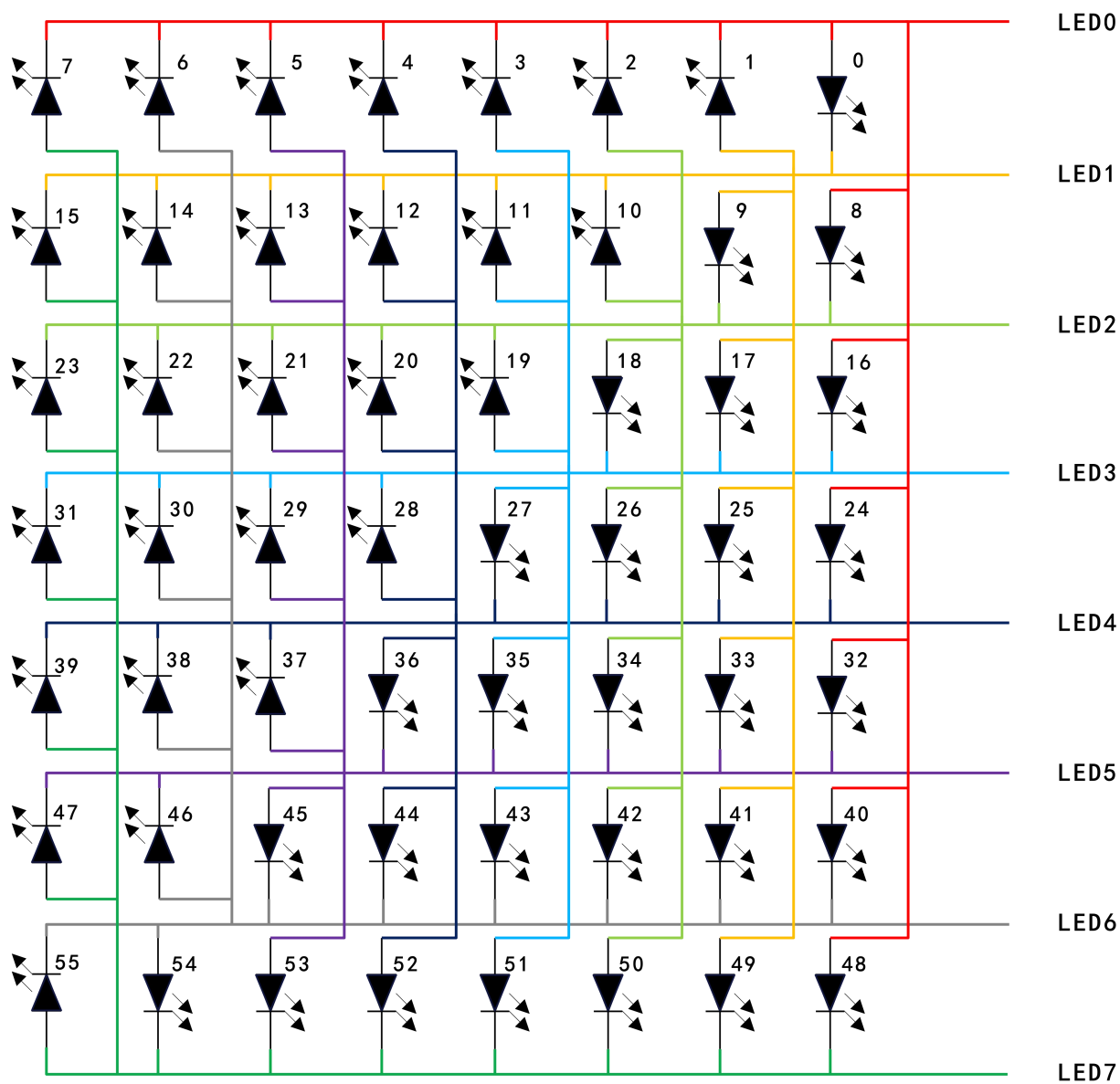
LED 点阵不同模式主要有两种扫描模式，通用 8*8 点阵主要以双灯扫描模式为主，即一次点亮两个灯（共阴极），其他点阵模式会有单灯扫描模式穿插出现，即一次点亮一个灯。写入数据对应等如下表，1 表示亮灯，0 表示不亮灯。

设置寄存器 RA6/LCDCON0 LCDTYPE=2'b11，将启用 LED 点阵模式。设置 LEDLIGHT<3:0> 为 0xF 时亮度最高。可以通过设置 RA6/LCDCON1 Bit3 提供扫描暂停功能。

8*8 矩阵:

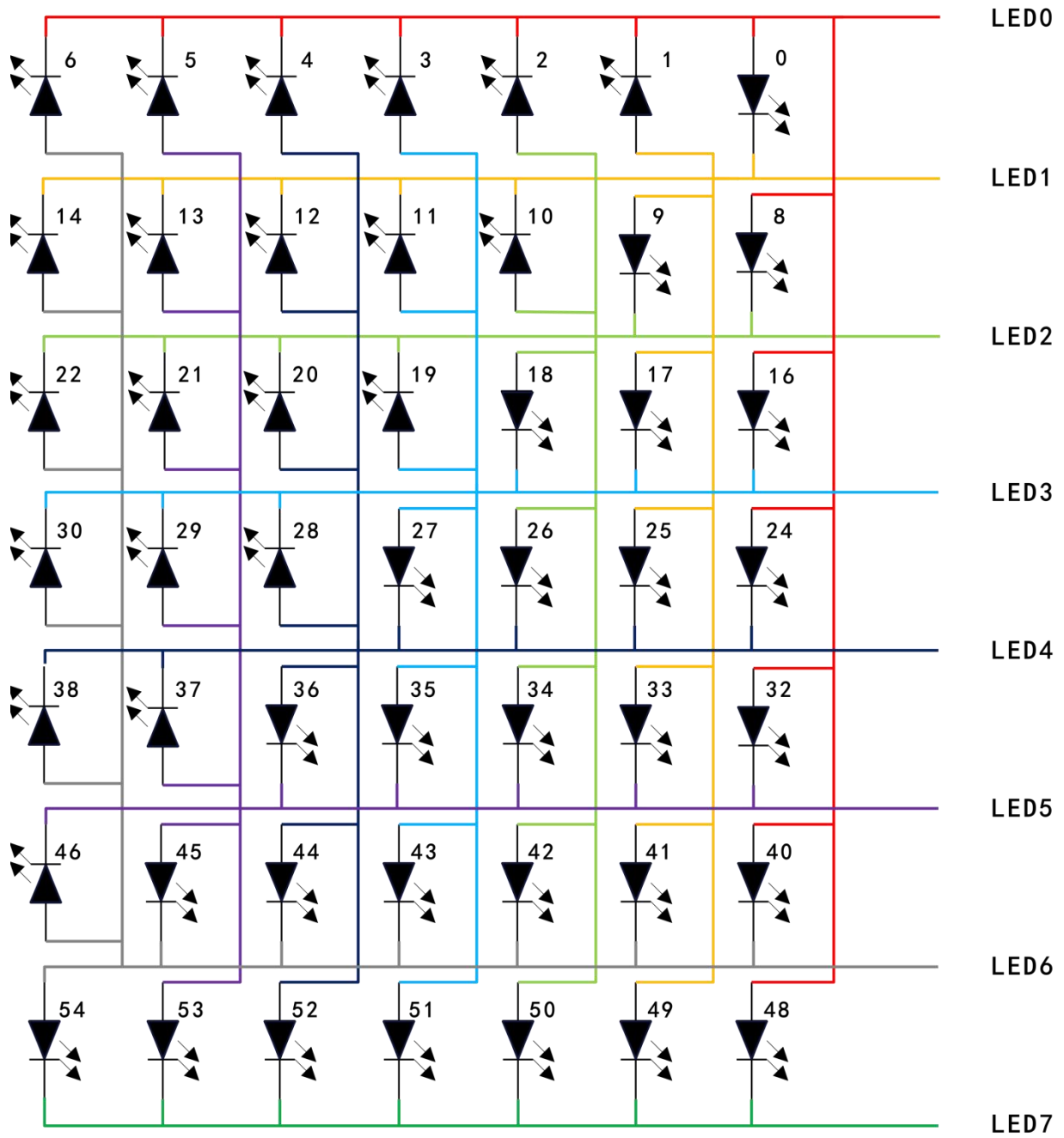


7*8 矩阵:

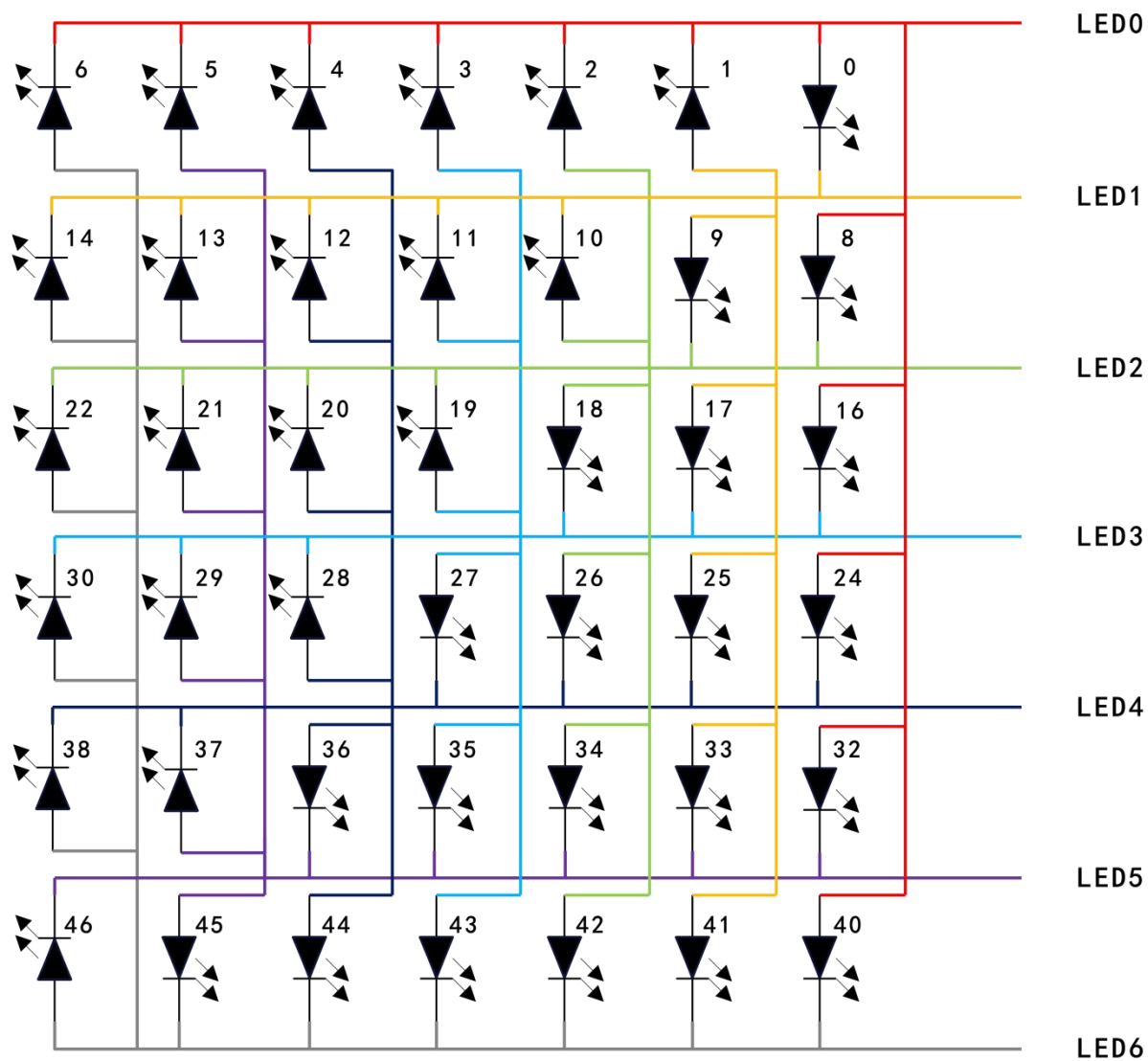




7*7 矩阵:

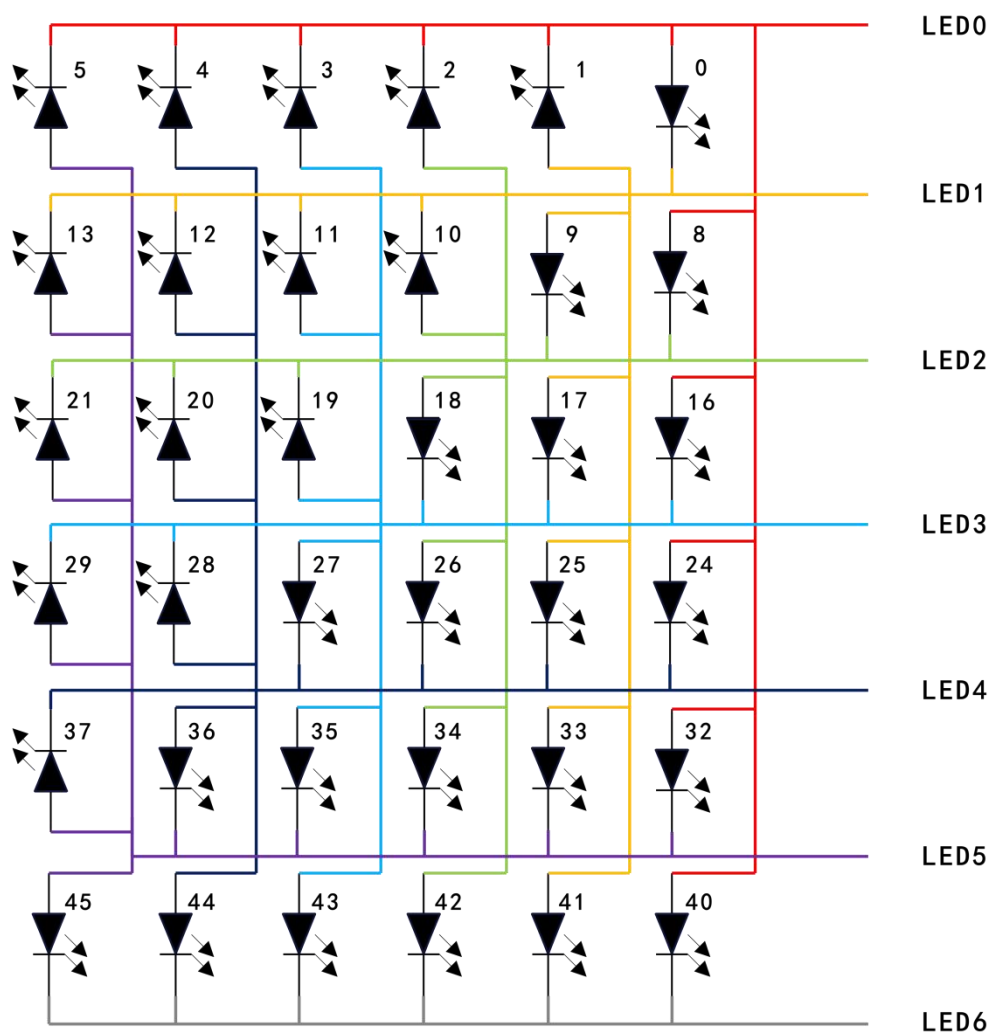


6*7 矩阵:

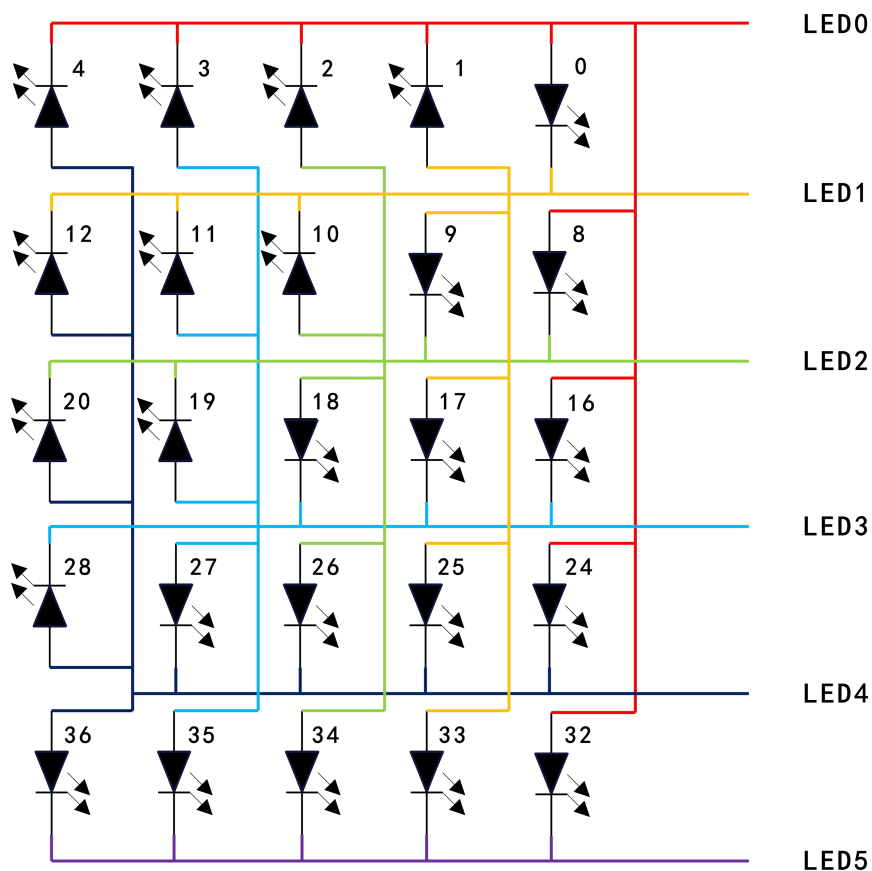




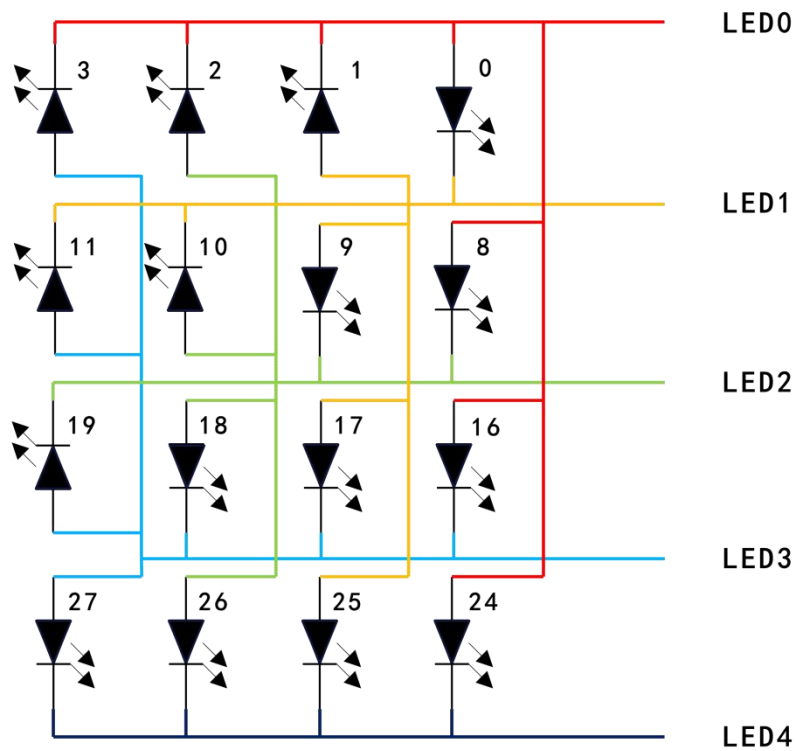
6*6 矩阵:



5*5 矩阵:



4*4 矩阵:



16.1.2. LED 点阵初始化设置流程

1. 配置 LCDCON0<5:4>=11 选择 LED 模式；
2. 配置寄存器 LEDRAMADDR 和 LCDRAMDATA 写入值，对应点亮相应的 LED 灯；
3. 设置 LED 占空比寄存器 LCDCON0<3:0>配置所 LED 灯需要的亮度；
4. 配置 LCDCON1<2:0>选择 LED 时钟源和分频比；
5. 配置 LCDCON1<7>VLCD_ENPRE 使能 LED；
6. 如需要暂停 LED 点阵扫描，设置 LCDCON<3>=1，LED 端口输出暂停且保持；
LCDCON<3>=0，LED 端口输出恢复并继续扫描。

16.2. LCD 驱动

通过配置 LCDCON0<5:4>不等于 11 选择 LCD 模式；带有 16 个段和 4 个公共驱动端，能驱动 4*16 点阵的 LCD 驱动器。LCD 模块由 LCD 驱动器、显示 RAM、段输出引脚、公共驱动输出引脚、和供给 LCD 工作电压引脚组成。LCD 的偏压、段和公共驱动数量和帧频率由 LCD 控制寄存器决定。

RA6/LCDCON0<5:4>选择 A 类/B 类波形，RA6/LCDCON0<3>选择 1/2 和 1/3 偏压，RA6/LCDCON0<1:0>选择公共驱动端数量；配置 RA7/LCDCON1<6>可增强输出 IO Sink 能力，RA7/LCDCON1<5:4>选择帧频率，RA7/LCDCON1<3:0>可选择 LCD 工作电压。

选择 LCD 模式，通过 RAC/LCDRAMADDR 和 RAD/LCDRAMDATA 可写入 LCD 工作数据。

16.2.1. LCD 驱动原理

16.2.1.1. B 类波形

对于 com0, com1, com2 和 com3，通过计数器 1 的数 0、1、2 和 3 来依次选择；计数器 1 的最大值对应 lcd 内部的占空比选择；选择 com0, com1, com2, com3 和 seg 工作在第一帧还是第二帧；计数器 1 计满一次，计数器 2 变化一次。

电压说明：

1. 对于 com 口

- 无论是 1/2 还是 1/3 偏压，第一帧对应 com 选中时，无论 com0、com1、com2、com3，总是工作在最高电压，第二帧对应 com 选中时，总是工作在最低电压；
- 在 1/2 偏压时，未选中的 com 第一帧和第二帧都工作在 1/2 电压；
- 在 1/3 偏压时，未选中的 com 第一帧工作在 1/3 电压，第二帧工作在 2/3 电压；

2. 对于 seg 口

- 对于 1/2 偏压，第一帧 0 为最高点平，1 为最低电平；第二帧 0 为最低电平，1 为最高点平。
- 对于 1/3 偏压，第一帧 0 为 2/3 电平，1 为最低电平；第二帧 0 为 1/3 电平，1 为最高点平。

16.2.1.2. A 类波形

A 类波形无第一帧第二帧的区别。A 类在 B 类的基础上，增加一个快时钟

对于 com0, com1, com2 和 com3, 通过计数器 1 的数 0、1、2 和 3 来依次选择。

计数器 3 在快时钟域工作由 0 到 1 变换一次对应计数器 1 计数一次，即

选择 com	计数器 1	0		1		0		1	
A 类波形	计数器 3	0	1	0	1	0	1	0	1
com0	开关选择	GND	VDD	1/2VDD		GND	VDD	1/2VDD	
com1	开关选择	1/2VDD		GND	VDD	1/2VDD		GND	VDD
seg_reg	来自 ram	1		0		1		0	
seg0	开关选择	VDD	GND	GND	VDD	VDD	GND	GND	VDD

电压说明

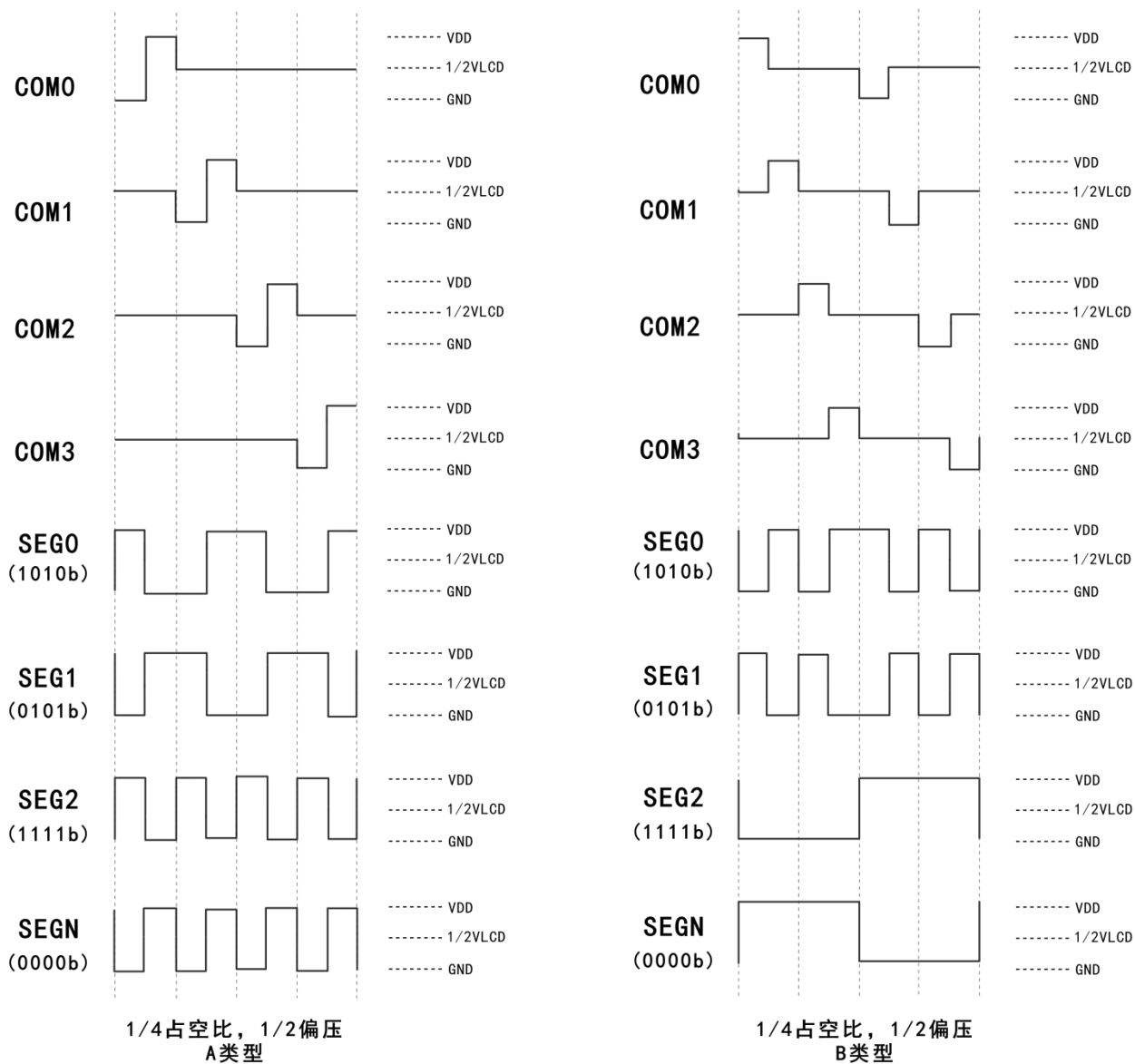
1. 对于 com 口

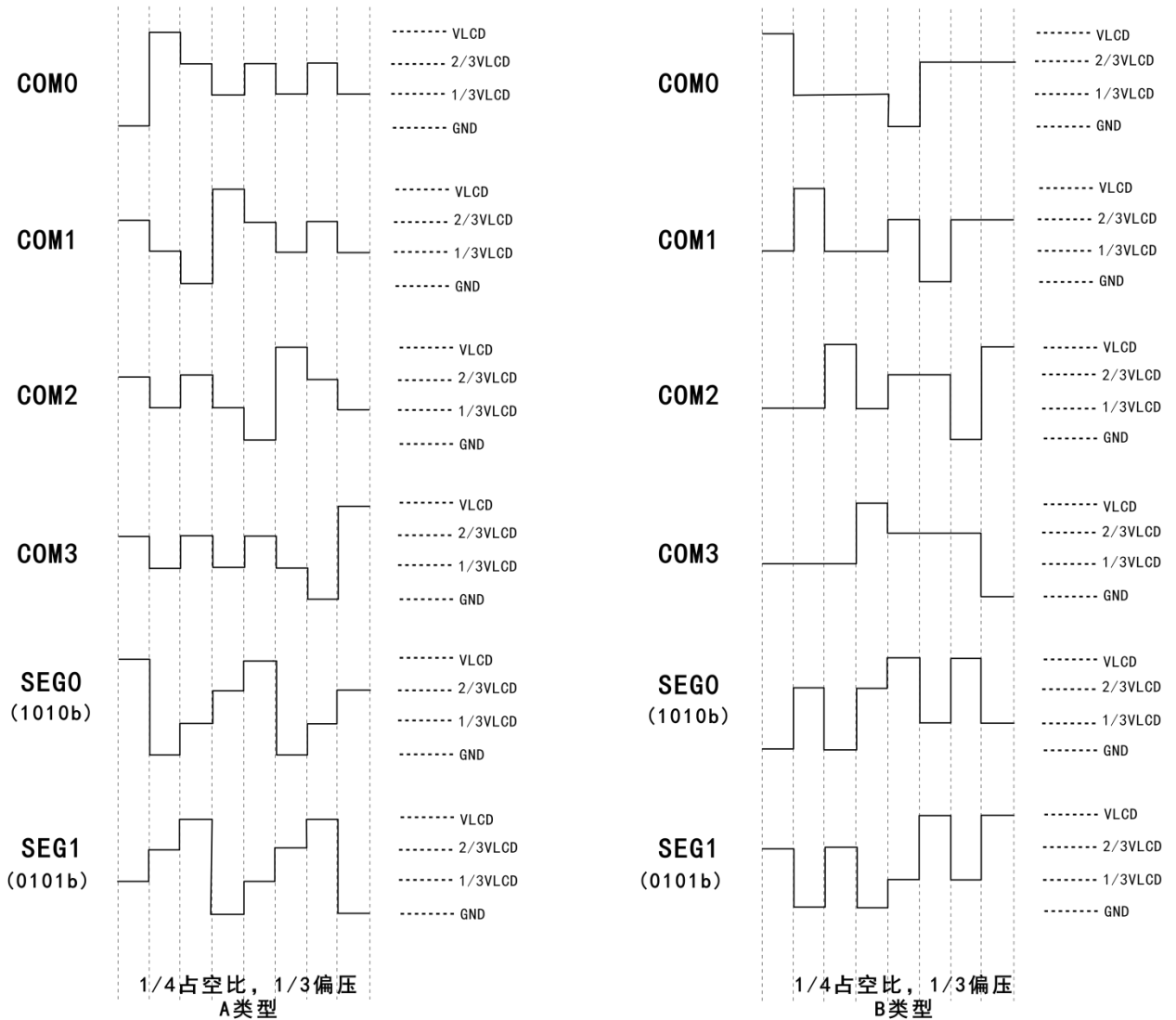
- 选中的 com 口都是从最低到最高电平。
- 1/2 偏压，未选中的 com 位于 1/2 电压，。
- 1/3 偏压，未选中的 com 从 2/3 跳到 1/3

2. 对于 seg 口

- 对于 1/2 偏压，1 为最高电平到最低电平，0 为最低电平到最高电平；
- 对于 1/3 偏压，1 为最高电平到最低电平，0 为 1/3 电平到 2/3 电平；
- 不存在 1/2 电压

16.2.2. LCD 时序





16.2.3. LCD 初始化设置流程

1. 配置 LCDCON0<5:4>=10/01 选择 LCD A 类/B 类波形输出;
2. 配置 LCDCON0<3>选择 1/2/1/3 偏置电压, LCDCON0<1:0>选择 COM 口数量;
4. 配置 LCDCON1<5:4>选择 LCD 频率, LCDCON1<3:0>选择 VLCD 电压;
3. 配置寄存器 LEDRAMADDR 和 LCDRAMDATA 写入值, 对应点亮相应的 LCD 灯;
5. 配置 LCDCON1<7>VLCD_ENPRE 使能 LCD;

16.3. LCD/LED 相关寄存器

16.3.1. RA6/LCDCON0 (LCD 控制寄存器 0)

LCD 控制寄存器

OXA6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
LCDCON0	LCD_EN	-	LCDTYPE		LCDBIAS	-	COM_SEL	
读/写	R/W	-	R/W	R/W	R/W	-	R/W	R/W
复位值	0	-	0	0	0	-	0	0

Bit<7>: LCD_EN-LCD 使能

0: 禁止

1: 使能

Bit<5:4>: LCDTYPE-模式切换使能

00: 无效

01: A_TYPE

10: B_TYPE

11: 切换到 LED (点阵) 模式

Bit<3>: LCDBIAS-LCD 偏压设置

0: 1/2 偏压

1: 1/3 偏压

Bit<1:0>: COM_SEL-LCDCOM 口使能选择

00: 关闭 COM 口

01: COM0、COM1 使能

10: COM0、COM1、COM2 使能

11: COM0、COM1、COM2、COM3 使能

LED 控制寄存器

OXA6	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
LCDCON0	LED_EN	-	LCDTYPE		LEDLIGHT			
读/写	R/W	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	-	0	0	0	0	0	0

Bit<7>: LED_EN-LED 使能

0: 禁止

1: 使能

Bit<5:4>: LCDTYPE-模式切换使能

00: 无效

01: A_TYPE

10: B_TYPE

11: 切换到 LED（点阵）模式

注：该寄存器仅当 LCDTYPE 配置为 11 时 LCD 模块生效

Bit<3:0>: LEDLIGHT-LED 亮度调节

1111: 为亮度最高选择

0001: 为亮度最低选择

16.3.2. RA7/LCDCON1 (LCD 控制寄存器 1)

OXA7	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
LCDCON1	-	TURBO_EN	CLK_SELECT		VLCD_SEL			
读/写	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0

Bit<6>: TURBO_EN-LCD 下拉增强使能开关

0: 禁止

1: 使能

Bit<5:4>: CLK_SELECT-LCD 时钟频率选择

CLK_SELECT<1>	CLK_SELECT<0>	LCD 频率
0	0	2KHz
0	1	1KHz
1	0	500Hz
1	1	250Hz

Bit<3:0>: VLCD_SEL-选择 VLCD 电压

VLCD_SEL<3>	VLCD_SEL<2>	VLCD_SEL<1>	VLCD_SEL<0>	VLCD 电压
0	0	0	0	0.4VDD
0	0	0	1	0.44VDD
0	0	1	0	0.48VDD

0	0	1	1	0.52VDD
0	1	0	0	0.56VDD
0	1	0	1	0.60VDD
0	1	1	0	0.64VDD
1	1	1	1	0.68VDD
1	0	0	0	0.72VDD
1	0	0	1	0.78VDD
1	0	1	0	0.80VDD
1	0	1	1	0.84VDD
1	1	0	0	0.88VDD
1	1	0	1	0.92VDD
1	1	1	0	0.96VDD
1	1	1	1	VDD

LED 控制寄存器 (LCDTYPE=11)

0xA7	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
LCDCON1	-	LED_MDOE			LED_HOLD	LED_CLKSEL		
读/写	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	-	0	0	0	0	0	0	0

Bit<6: 4>: LED_MDOE-LED 点阵模式选择

LED_MODE<2>	LED_MODE<1>	LED_MODE<0>	LED 模式
0	0	0	4X4, LED0~4
0	0	1	4X4, LED0~4
0	1	0	5X5, LED0~5
0	1	1	6X6, LED0~6
1	0	0	6X7, LED0~6
1	0	1	7X7, LED0~7
1	1	0	7X8, LED0~7
1	1	1	8X8, LED0~8

Bit<3>: LED_HOLD-LED 输出状态选择

- 0: 扫描
- 1: 保持

Bit<2: 0>: LED_CLKSEL-LED 点阵时钟选择

LED_CKSLE<2>	LED_CKSLE<1>	LED_CKSEL<0>	LED 时钟频率
0	0	0	SYS_CLK/2
0	0	1	SYS_CLK/4
0	1	0	SYS_CLK/8
0	1	1	SYS_CLK/16
1	0	0	SYS_CLK/32
1	0	1	SYS_CLK/64
1	1	0	SYS_CLK/128
1	1	1	SYS_CLK/256

16.3.3. RAC/LCDRAMADDR (LCDRAM 地址)

OXAC	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
LCDRAMADDR	LCDRAMADDR<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: LCDRAMADDR 地址寄存器

16.3.4. RAD/LCDRAMDATA (LCDRAM 数据)

OXAD	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
LCDRAMDATA	LCDRAMDATA<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: LCDRAMDATA 寄存器

16.3.5. RAE/SEGCON0 (SEG 口控制寄存器 0)

OXAE	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SEGCON0	SEG7	SEG6	SEG5	SEG4	SEG3	SEG2	SEG1	SEG0
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: SEG7-SEG7 口 (P17) 设置为 LCD 功能

0: 配置 P17 口为普通 IO

1: 配置 P17 口为 LCD 功能

Bit<6>: SEG6-SEG6 口 (P16) 设置为 LCD 功能

0: 配置 P16 口为普通 IO

1: 配置 P16 口为 LCD 功能

Bit<5>: SEG5-SEG5 口 (P15) 设置为 LCD 功能

0: 配置 P15 口为普通 IO

1: 配置 P15 口为 LCD 功能

Bit<4>: SEG4-SEG4 口 (P14) 设置为 LCD 功能

0: 配置 P14 口为普通 IO

1: 配置 P14 口为 LCD 功能

Bit<3>: SEG3-SEG3 口 (P13) 设置为 LCD 功能

0: 配置 P13 口为普通 IO

1: 配置 P13 口为 LCD 功能

Bit<2>: SEG2-SEG2 口 (P12) 设置为 LCD 功能

0: 配置 P12 口为普通 IO

1: 配置 P12 口为 LCD 功能

Bit<1>: SEG1-SEG1 口 (P11) 设置为 LCD 功能

0: 配置 P11 普通 IO

1: 配置 P11 为 LCD 功能

Bit<0>: SEG0-SEG0 口 (P10) 设置为 LCD 功能

0: 配置 P10 普通 IO

1: 配置 P10 为 LCD 功能

16.3.6. RAF/SEGCON1 (SEG 口控制寄存器 1)

OXAF	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
SEGCON1	SEG15	SEG14	SEG13	SEG12	SEG11	SEG10	SEG9	SEG8
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: SEG15-SEG15 口 (P51) 设置为 LCD 功能

0: 配置 P51 口为普通 IO

1: 配置 P51 口为 LCD 功能

Bit<6>: SEG14-SEG14 口 (P50) 设置为 LCD 功能

0: 配置 P50 口为普通 IO

1: 配置 P50 口为 LCD 功能

Bit<5>: SEG13-SEG13 口 (P25) 设置为 LCD 功能

0: 配置 P25 口为普通 IO

1: 配置 P25 口为 LCD 功能

Bit<4>: SEG12-SEG12 口 (P24) 设置为 LCD 功能

0: 配置 P24 口为普通 IO

1: 配置 P24 口为 LCD 功能

Bit<3>: SEG11-SEG11 口 (P23) 设置为 LCD 功能

0: 配置 P23 口为普通 IO

1: 配置 P23 口为 LCD 功能

Bit<2>: SEG10-SEG10 口 (P22) 设置为 LCD 功能

0: 配置 P22 口为普通 IO

1: 配置 P22 口为 LCD 功能

Bit<1>: SEG9-SEG9 口 (P21) 设置为 LCD 功能

0: 配置 P21 普通 IO

1: 配置 P21 为 LCD 功能

Bit<0>: SEG8-SEG8 口 (P20) 设置为 LCD 功能

0: 配置 P20 普通 IO

1: 配置 P20 为 LCD 功能

17. CMP 比较器

JZ51F5413 内置一个硬件比较器，它可以从输入引脚、内部电阻分压 $V_{\text{internal R}}$ 与 VREF 三者任选其二进行比较，选择其中一个作为正输入，选择其中另一个作为负输入。比较器的负输入可以是 P00、P01、P10、P13、P24、P25、分压电阻（由 CMPRS<5:0>选择）和 VREF。VREF 来源于内部 VBG。比较器的正输入可以是 P03、P12、分压电阻和 VREF（由 CMPRS<5:0>选择）。（同一端口不可同时作为正极和负极输入，分压电阻输入源也不能同时作为正极和负极。）

分压电阻可通过 CMPCON0 Bit5 CMPIS 控制寄存器配置选择输入电压源为 P14 口输入或 VDD。

比较器的输出结果可以选择 P07 和 P51 口输出。芯片支持输出结果数字滤波，支持输出取反。

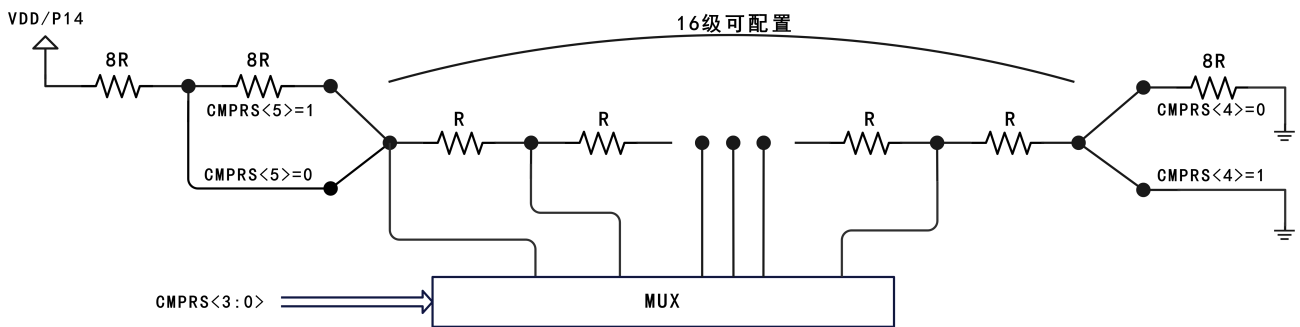
比较器支持输出结果变化触发中断，使能 ECMP 可产生中断信号。

比较器支持输出结果变化唤醒，使能 CMPWAKEN 可唤醒空闲模式和睡眠模式。在空闲模式和睡眠模式下，如果使能 CMPEN，会使能低速振荡器，睡眠功耗会变高。

比较器可以在 CMPCON1<7:6> 中选择比较器迟滞功能的挡位，迟滞功能只在比较结果下降沿生效。

17.1. 分压电阻输出电压 $V_{\text{internal R}}$

分压电阻输出电压 $V_{\text{internal R}}$ 由一连串电阻所组成，可以产生不同层次的参考电压。CMP<5:0>共同决定 $V_{\text{internal R}}$ 的大小，CMPRS<5>和 CMPRS<4>选择 $V_{\text{internal R}}$ 的最高和最低值，CMPRS<3:0>用于选择所要的电压水平，是由 $V_{\text{internal R}}$ 的最高和最低值平均分成 16 等分，由 CMPRS<3:0>选择出来。



比较器修调示意图

例 1: CMPRS<5>=0, CMPRS<4>=0

取值范围: $V_{\text{internal R}} = (3/4) * VDD \sim (1/4) * VDD + (1/32) * VDD$

计算公式: $V_{\text{internal R}} = (1/4) * VDD + \frac{(n+1)}{32} * VDD$

例 2: CMPRS<5>=0, CMPRS<4>=1

取值范围: $V_{\text{internal R}} = (2/3) * VDD \sim (1/24) * VDD$

$$\text{计算公式: } V_{\text{internal R}} = \frac{(n+1)}{24} * VDD$$

例 3: CMPRS<5>=1, CMPRS<4>=0

$$\text{取值范围: } V_{\text{internal R}} = (3/5) * VDD \sim (1/5) * VDD + (1/40) * VDD$$

$$\text{计算公式: } V_{\text{internal R}} = (1/5) * VDD + \frac{(n+1)}{40} * VDD$$

例 4: CMPRS<5>=1, CMPRS<4>=1

$$\text{取值范围: } V_{\text{internal R}} = (1/2) * VDD \sim (1/32) * VDD$$

$$\text{计算公式: } V_{\text{internal R}} = \frac{(n+1)}{32} * VDD$$

$$n = \text{CMPRS}\langle 3:0 \rangle$$

17.2. 比较器配置

使用比较器时需使能 CMP_EN（此时会打开用于对输出结果 CMPOUT 滤波的 LRC，功耗会增加），设置 CMPIS<5:0>选择正负极输入源，将正负极的端口设置为输入，同一端口不可同时作为正极和负极输入，分压电阻输入源也不能同时作为正极和负极。

若选择了电阻分压作为输入源，根据需要设置寄存器 CMPRS<5:0>，选择所需的分压电阻输出电压 $V_{\text{internal R}}$ 进行比对。

例 1:

选择 P13 作为负端输入和 $V_{\text{internal R}}$ 的电压为 $(18/32)*VDD$ 作为正输入， $V_{\text{internal R}}$ 选择 CMPRS<5>=0, CMPRS<4>=0 的配置方式，CMPRS<3:0>=4b' 1001 (n=9) 以得到

$$V_{\text{internal R}} = (1/4)*VDD + [(9+1)/32]*VDD = (18/32)*VDD$$

当配置完成后，使能 RDO/CMPCON0 控制寄存器的 Bit7 位 CMP_EN, 比较器开始对比，并可通过配置 RDF/CMPCON2 控制寄存器的 Bit2、Bit1 位选择 P51 和 P07 输出，也可通过配置 RDO 控制寄存器的 Bit6 位 CMPINV 将输出结果取反。

17.3. CMP 相关寄存器

17.3.1. RDD/CMPCON0 (CMP 控制寄存器 0)

0XDD	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CMPCOM0	CMPEN	CMPINV	CMPIS<5:0>					
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7>: CMPEN-CMPEN 使能控制位

0: 禁止

1: 使能

Bit<6>: CMPINV-CMP 输出结果取反使能控制位

0: 比较结果不取反, 正端大于负端比较结果为 1

1: 比较结果取反, 正端小于负端比较结果为 1

Bit<5>: CMPIS<5>-分压电阻输入电压

0:VDD

1:P14 输入

Bit<4:3>: CMPIS<4:3>-比较器正极输入源选择

CMPIS<4>	CMPIS<3>	正极输入源
0	0	CIN0+/P12
0	1	CIN1+/P03
1	0	电阻分压
1	1	VBG

Bit<2:0>: CMPIS<2:0>-比较器负极输入源选择

CMPIS<2>	CMPIS<1>	CMPIS<0>	负极输入源
0	0	0	CIN0-/P13
0	0	1	CIN1-/P01
0	1	0	CIN2-/P24
0	1	1	CIN3-/P25
1	0	0	CIN4-/P00
1	0	1	CIN5-/P10
1	1	0	电阻分压
1	1	1	VBG

17.3.2. RDE/CMPCON1 (CMP 控制寄存器 1)

OXDE	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CMPCON1	HYS_SEL<1:0>		CMPRS<5:0>					
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:6>: HYS_SEL-比较器迟滞电压选择

HYS_SEL<1>	HYS_SEL<0>	迟滞电压
0	0	0mV
0	1	20mV
1	0	40mV
1	1	60mV

Bit<5:0>: CMPRS<5:0>-比较器修调位

例如当 CMPCON1=0x07 时，ADCCON1 寄存器 VREF<2:0>选择 2V，比较器正极选择 VDD 电阻分压，比较器负极选择 1/2*2V。不同电阻分压档位 CMPRS<5:0>对应不同的检测电压，

17.3.3. RDF/CMPCON2 (CMP 控制寄存器 2)

OXDD	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
CMPCOM2	-	-	-	CMPFILT_EN	CMPWKEN	CMPOUTSEL1	CMPOUTSELO	CMPOUT
读/写	-	-	-	R/W	R/W	R/W	R/W	R
复位值	-	-	-	0	0	0	0	0

Bit<4>: CMPFILT_EN—CMP 滤波使能控制位

0: 禁止

1: 使能

Bit<3>: CMPWKEN — CMP 唤醒 STOP 使能控制位

0: 禁止

1: 使能

Bit<2>: CMPOUTSEL1—CMP 结果输出到 IO 使能

0: 禁止

1: 使能 (P51 输出 CMPOUT)

Bit<1>: CMPOUTSELO—CMP 结果输出到 IO 使能

0: 禁止

1: 使能 (P07 输出 CMPOUT)

Bit<0>: CMPOUT—CMP 结果结果寄存器

18. IAP 操作以及 ISP 在线烧录操作

18.1. IAP 读写操作

JZ51F5413 内置 16k flash 数据存储器，支持用户程序在带电工作中实时地读出或写入数据，写入数据时 MCU 将停止指令运行，待写入结束后继续执行指令。FLASH 的写入和擦除均使用页擦除和页写入。

注：在进行 IAP 操作时，即使一次写入的数量没有一页的数据量，所需要等待的时间也是一页擦/写的时间。

18.1.1. 擦 FLASH:

在写入 flash 单元前，用户必须先将系统主时钟配置为 16 分频，即 $SYS_CLK = 1.25MHz$

将 IAPKEY 寄存器配置 0xA5，解锁 IAP 操作寄存器

将 PCON 寄存器配置 0x10， $PMW = 1$ ，使能 MOVX 写 FLASH

读取 FLCTL2 的 BIT1 BUSY 是否为 0（确保此时 FLASH 状态处于空闲操作）

配置 DPL 和 DPH 寄存器，写入要操作 FLASH 的区域（注意请勿在程序区域做此操作，导致程序跑飞，建议从 FLASH 的最后地址开始操作）

清除 HVPL（配置 $FLCTL2[0] = 1$ ）

使用 MOVX 指令写入 8'h00

将整页进行页擦除（ $FLCTL1[0] = 1$ ）

18.1.2. 写 FLASH:

读取 FLCTL2 的 BIT1 BUSY 是否为 0（确保此时 FLASH 状态处于空闲操作）

再次进行 HVPL（ $FLCTL2[0] = 1$ ）

配置 DPTL 和 DPTH 寄存器，写入要操作 FLASH 的地址

使用 MOVX 指令写入要写入 FLASH 的数据

配置 $FLCTL1[3] = 1$ ，使能写入。

18.1.3. 读 FLASH:

要读取 flash 单元前，用户必须先将地址配置到 DPL 和 DPH 寄存器中，之后使用 MOVC 指令进行读取。

18.2. ISP 在线烧录时序

JZ51F5413 提供了 ISP 在线烧录的功能，用户可通过 $FLCTL2[7]$ 配置项控制在线烧录功能。通过 P12 和 P13 正常打入连接时序和烧写 flash 时序，即可完成在线烧录。

18.2.1. RBD/IAPKEY (IAP 密钥寄存器)

0XBD	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IAPKEY	IAPKEY<7:0>							
读/写	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

Bit<7:0>: FLASH 操作密钥寄存器需要写入 0xA5 解锁 FLASH 的相关操作

18.2.2. RBE/FLCTL1 (程序存储器寄存器 1)

0XBE	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
IAPKEY	ISP_EN	-	HRC_EN	LRC_EN	PROG	SCERASE	TCERASE	PERASE
读/写	R/W	-	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	-	0	0	0	0	0	0

Bit<7>: ISP_EN-在线烧录使能寄存器

0: 禁止

1: 使能

Bit<5>: HRC_EN-HRC 使能

0: 使能

1: 禁止

注: 该位只有在 STOP 下为了进一步降低功耗来使用, 且需要同时系统时钟选择 LRC; 在芯片正常工作期间, 避免操作该位。

Bit<4>: LRC_EN-LRC 使能

0: 使能

1: 禁止

注: 该位需要在 STOP 下使用, 且系统时钟选择 HRC 用来降低功耗, 正常芯片运行情况下, 如果不使用 LRC 时钟, WDT (定时器模式)、BTM 选择其他时钟源时, 可以关闭 LRC 降低功耗

Bit<3>: PROG-FLASH 写操作使能

0: 禁止

1: 使能

Bit<2>: SCERASE-FLASH 扇区擦操作使能

0: 禁止

1: 使能

Bit<1>: TCERASE-FLASH 全区擦操作使能

0: 禁止

1: 使能

Bit<0>: PERASE-FLASH 页擦操作使能

0: 禁止

1: 使能

18.2.3. RBF/FLCTL2(程序存储器寄存器 1)

OXBF	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
FLCTL2	-	-	-	-	-	-	BUSY	CLEARHVPL
读/写	-	-	-	-	-	-	R	R/W
复位值	-	-	-	-	-	-	0	0

Bit<1>: BUSY-FLASH 操作 BUSY 状态

0: 空闲

1: BUSY

Bit<0>: CLEARHVPL-FLASH 清除页标签使能

0: 禁止

1: 使能

19. 指令集

19.1. 数据寻址模式说明

	描述
Rn	工作寄存器 R0-R7
direct	128 个内部 RAM 位置之一或任何特殊功能寄存器
@Ri	由寄存器 R0 或 R1 寻址的间接内部或外部 RAM 位置
#data	指令中包含的 8 位常量（立即操作数）
#data 16	指令（立即操作数）的第 2 和第 3 字节包含 16 位常量
bit	位于内部 RAM 中的 128 个软件标志之一，或任何位寻址特殊
A	ACC

19.2. 程序寻址说明

	描述
addr16	LCALL 或 LJMP 的目标地址可以是程序存储器地址空间中 64K 字节页面内的任何位置
addr11	ACALL 或 AJMP 的目标地址，位于与下一条指令的第一个字节相同的程序存储器的 2K 字节页内
rel	SJMP 和所有条件跳转都包含一个 8 位偏移字节。其范围是相对于下一条指令的第一个字节的+127 至-128 字节

19.3. 按功能顺序的说明

助记符	操作数	指令说明
数据传递类指令		
MOV	A, Rn	寄存器传送到累加器
MOV	A, direct	直接地址传送到累加器
MOV	A, @Ri	累加器传送到外部 RAM(8 地址)
MOV	A, #data	立即数传送到累加器
MOV	Rn, A	累加器传送到寄存器
MOV	Rn, direct	直接地址传送到寄存器
MOV	Rn, #data	累加器传送到直接地址
MOV	direct, Rn	寄存器传送到直接地址
MOV	direct, direct	直接地址传送到直接地址
MOV	direct, A	累加器传送到直接地址
MOV	direct, @Ri	间接 RAM 传送到直接地址
MOV	direct, #data	立即数传送到直接地址
MOV	@Ri, A	直接地址传送到直接地址



MOV	@Ri, direct	直接地址传送到间接 RAM
MOV	@Ri, #data	立即数传送到间接 RAM
MOV	DPTR, #data16	16 位常数加载到数据指针
MOVC	A, @A+DPTR	代码字节传送到累加器
MOVC	A, @A+PC	代码字节传送到累加器
MOVX	A, @Ri	外部 RAM(8 地址)传送到累加器
MOVX	A, @DPTR	外部 RAM(16 地址)传送到累加器
MOVX	@Ri, A	累加器传送到外部 RAM(8 地址)
MOVX	@DPTR, A	累加器传送到外部 RAM(16 地址)
PUSH	direct	直接地址压入堆栈
POP	direct	直接地址弹出堆栈
XCH	A, Rn	寄存器和累加器交换
XCH	A, direct	直接地址和累加器交换
XCH	A, @Ri	间接 RAM 和累加器交换
XCHD	A, @Ri	间接 RAM 和累加器交换低 4 位字节
算术运算类指令		
INC	A	累加器加 1
INC	Rn	寄存器加 1
INC	direct	直接地址加 1
INC	@Ri	间接 RAM 加 1
INC	DPTR	数据指针加 1
DEC	A	累加器减 1
DEC	Rn	寄存器减 1
DEC	direct	直接地址减 1
DEC	@Ri	间接 RAM 减 1
MUL	AB	累加器和 B 寄存器相乘
DIV	AB	累加器除以 B 寄存器
DA	A	累加器十进制调整
ADD	A, Rn	寄存器与累加器求和
ADD	A, direct	直接地址与累加器求和
ADD	A, @Ri	间接 RAM 与累加器求和
ADD	A, #data	立即数与累加器求和
ADDC	A, Rn	寄存器与累加器求和(带进位)
ADDC	A, direct	直接地址与累加器求和(带进位)
ADDC	A, @Ri	间接 RAM 与累加器求和(带进位)
ADDC	A, #data	立即数与累加器求和(带进位)
SUBB	A, Rn	累加器减去寄存器(带借位)
SUBB	A, direct	累加器减去直接地址(带借位)
SUBB	A, @Ri	累加器减去间接 RAM(带借位)
SUBB	A, #data	累加器减去立即数(带借位)
逻辑运算类指令		



ANL	A, Rn	acc 逻辑与 Rn, 结果存放于 acc
ANL	A, direct	acc 逻辑与 direct, 结果存放于 acc
ANL	A, @Ri	acc 逻辑与 @Ri, 结果存放于 acc
ANL	A, #data	acc 逻辑与立即数, 结果存放于 acc
ANL	direct, A	direct 逻辑与 acc, 结果存放于 direct
ANL	direct, #data	direct 逻辑与立即数, 结果存放于 direct
ORL	A, Rn	acc 逻辑或 Rn, 结果存放于 acc
ORL	A, direct	acc 逻辑或 direct, 结果存放于 acc
ORL	A, @Ri	acc 逻辑或 @Ri, 结果存放于 acc
ORL	A, #data	acc 逻辑或立即数, 结果存放于 acc
ORL	direct, A	direct 逻辑或 acc, 结果存放于 direct
ORL	direct, #data	direct 逻辑或立即数, 结果存放于 direct
XRL	A, Rn	acc 异或 Rn, 结果存放于 acc
XRL	A, direct	acc 异或 direct, 结果存放于 acc
XRL	A, @Ri	acc 异或 @Ri, 结果存放于 acc
XRL	A, #data	acc 异或立即数, 结果存放于 acc
XRL	direct, A	direct 异或 acc, 结果存放于 direct
XRL	direct, #data	direct 异或立即数, 结果存放于 direct
CLR	A	清除 acc
CPL	A	取反 acc
RL	A	累加器 A 循环左移指令
RLC	A	累加器 A 连同进位位循环左移指令
RR	A	累加器 A 循环右移指令
RRC	A	累加器 A 连同进位位循环右移指令
SWAP	A	累加器半字节交换指令
程序分支类指令		
ACALL	addr11	绝对子程序调用
LCALL	addr16	子程序调用
RET		子程序返回
RETI		中断返回
AJMP	addr11	绝对跳转
LJMP	addr16	跳转
SJMP	rel	跳转 (相对地址)
JMP	@A+DPTR	相对于 DPTR 的间接跳转
JZ	rel	如果 acc 为 0, 跳转
JNZ	rel	如果 acc 不为 0, 跳转
JC	rel	如果标志位为 1, 跳转
JNC		如果标志不为 1, 跳转
JB	bit, rel	如果直接寻址位为 1, 跳转
JNB	bit, rel	如果直接寻址位不为 1, 跳转



JBC	bit, rel	如果直接寻址位为 1，跳转并清除
CJNE	A, direct, rel	将直接地址的数据与累加器进行比较，如果不相
CJNE	A, #data, rel	将立即数与累加器进行比较，如果不相等，则跳
CJNE	Rn, #data, rel	将立即数据与 Rn 寄存器进行比较，如果不相等则
CJNE	@Ri, #data, rel	比较直接地址数据与间接地址数据，如果不相等，
DJNZ	Rn, rel	Rn 减 1，不为 0 跳转
DJNZ	direct, rel	直接地址数据减 1，不为 0 跳转
NOP		无操作
布尔操作类指令		
CLR	C	清除标志位
CLR	bit	清除直接地址 bit
SETB	C	标志位置 1
SETB	bit	直接地址 bit 置 1
CPL	C	标志位取反
CPL	bit	直接地址 bit 取反
ANL	C, bit	直接地址 bit 逻辑与标志位，结果存放于标志位
ANL	C, /bit	直接地址 bit 取反逻辑与标志位，结果存放于标
ORL	C, bit	直接地址 bit 逻辑或标志位，结果存放于标志位
ORL	C, /bit	直接地址 bit 取反逻辑或标志位，结果存放于标
MOV	C, bit	直接地址 bit 存放于标志位
MOV	bit, C	将标志位存放于直接地址 bit

20. 电气特性

20.1. 极限参数

工作温度.....	-40℃~85℃
存储温度.....	-65℃~150℃
输入电压.....	V _{SS} -0.3V~V _{DD} +0.5V
输出电压.....	V _{SS} -0.3V~V _{DD} +0.5V
工作电压.....	1.8V~5.5V

20.2. 直流电气特性

(V_{DD}=5V, 工作温度=25℃, 除非另有情况说明)

符号	参数	最小	典型	最大	单位	条件
F _{sys} (F _{cpu})	系统时钟 (指令时钟)	-	16	-	MHz	5.5V~3.3V
		-	8	-		5.5V~2.5V
T _{RST}	外部复位脉冲宽度	-	5	-	ns	25℃
T _{PWRT}	上电复位保持时间 (F _{sys} =16M)	1.44	-	8.7	ms	
T _{PE}	擦除时间	-5%	3	+25%		
	编写时间	-5%	2	+25%		
Retention	FLASH	-	10	-	年	
Endurance	FLASH	-	100000	-	次	
I _{CC}	编写/擦写电流	-	1	2	mA	V _{DD} =5.5V

低电压复位 (LVR)

符号	参数说明	最小	典型	最大	单位
V _{LVR}	LVR 阈值	-10%	1.7	+10%	V
		-10%	2	+10%	
		-10%	2.4	+10%	
		-10%	2.7	+10%	
		-15%	3	+15%	
		-15%	3.5	+15%	
		-15%	4.2	+15%	
		-15%	4.6	+15%	

注：为避免工艺波动，实际产品请留好余量

I/O 端口电路

符号	参数		最小	典型	最大	单位	条件
V_{IL}	低电平阈值		0	-	$0.22 \times VDD$	V	25°C
V_{IH}	高电平阈值		$0.51 \times VDD$	-	VDD	V	25°C
I_{OH}	拉电流	开增强	33	35	40	mA	25°C, VDD=5V, VOH=4.4V
		不开增强	18	20	22		
	LED 端口拉电流	开增强	33	36	40	mA	
		不开增强	8.5	9.3	10		
I_{OL}	灌电流	开增强	40	45	55	mA	25°C, VDD=5V, VOL=0.6V
		不开增强	20	24	30		
R_{PH}	上拉电阻 (P5/P6/P7)		50	55	60	K Ω	25°C, VDD=5V
R_{PL}	下拉电阻 (P5/P6/P7)		50	55	60	K Ω	25°C, VDD=5V

普通端口: P50~P51、P20~P27、P17~P14、P07~P05

LED 端口: P10~P13、P00~P04

工作电流 (IDD)

参数		SYSCK	2.5V	3.3V	5.5V	单位
常态工作 (所有 IO 配置输出低, 关闭输入, LVR 默认 2.1V, 看门狗关闭, 关门控)		16MHz	2.35	3.3	5.4	mA
		8MHz	1.45	1.9	3.28	
		4MHz	0.95	1.23	2.1	
		126K	0.2	0.25	0.4	
IDLE 模式	关门控, 使能 FLASH 进 IDLE	16MHz	0.9	1.2	2.2	mA
		8MHz	0.65	0.88	1.58	
		4MHz	0.52	0.7	1.25	
IDLE 模式	打开高速时钟, 关门控, 使能 FLASH 进 IDLE	126K	0.15	0.2	0.35	uA
	关闭高速时钟, 关门控, 使能 FLASH 进 IDLE		9	12	24	
STOP 模式	关闭除当前系统时钟的另一个时钟, 所有 IO 配置输出低, 关闭输入和 IE, LVR1.8V, 关门控, 关看门狗	内部时钟	0.2	0.4	2	uA

20.3. AD 转换特性

($V_{DD}=5V$, $V_{SS}=0V$, 工作温度=25°C)

符号	参数说明	条件	最小	典型	最大	单位
V_{DD}	ADC 工作电压	-	2.7	5	5.5	V
I_{VDD}	ADC 工作电流	$VDD=VREF=3V$, $F_{adc}=500kHz$	50	65	200	μA
V_{AIN}	模拟输入电压	-	VSS	-	VREF	V
EXVREF	外部参考电压	-	1.2	-	VDD	V
VBG	内部参考电压	$VDD=2.5\sim 5.5V$	-1.5%	1.2	+1.5%	V
VREF		$VDD=2.0\sim 5.5V$	-2.5%	1.2	+2.5%	V
	参考电压输出	2V, 3V, 4V	-	± 2	-	%
T_{AD}	转换时钟周期	$VDD=2.7\sim 5.5V$	1	-	-	μs
T_{CN}	AD 转换时间	$VDD=2.7\sim 5.5V$	-	16	-	TAD
RN	分辨率	-	-	12	-	Bit
VDD_{min}	最小供电电压	-	-	$VREF+0.2$	-	V
E_{IL}	积分误差	$VDD=VREF=5V$	-	± 8.0	-	LSB
E_{DL}	微分误差		-	± 4.0	-	LSB
E_{OFF}	偏移误差		-	± 5.0	-	LSB
E_{GN}	增益误差		-	± 2.0	-	LSB

20.4. VREF 特性

($V_{DD}=5V$, $V_{SS}=0V$, $T_a=-40\sim 85^\circ C$)

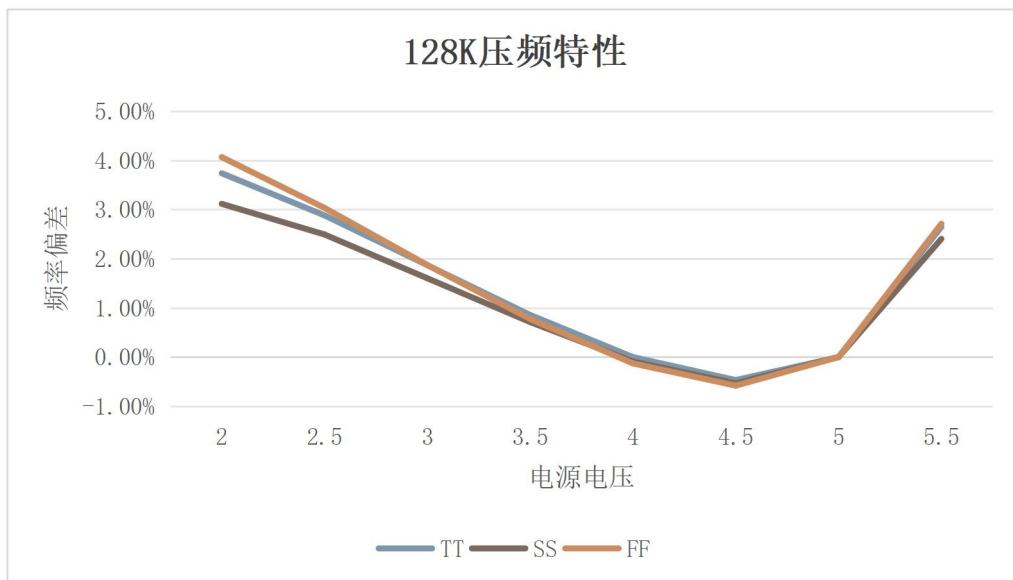
符号	参数	最小	典型	最大	单位	条件
V_{DD}	工作电压范围	2	5	5.5	V	25°C
V_{os}	比较器迟滞电压	-	20	-	mV	
		-	40	-	mV	
		-	60	-	mV	
		-	80	-	mV	
T_r	比较器响应时间	-	840	-	ns	25°C, $VDD=5V$
		-	400	-	ns	不开数字滤波
		-	60	-	μs	25°C, $VDD=5V$

20.5. 特性曲线图

本章所列的曲线图仅作设计参考,其中给出的部分数据可能超出了芯片指定的工作范围,为保证芯片的正常工作,请严格参照电气特性说明。

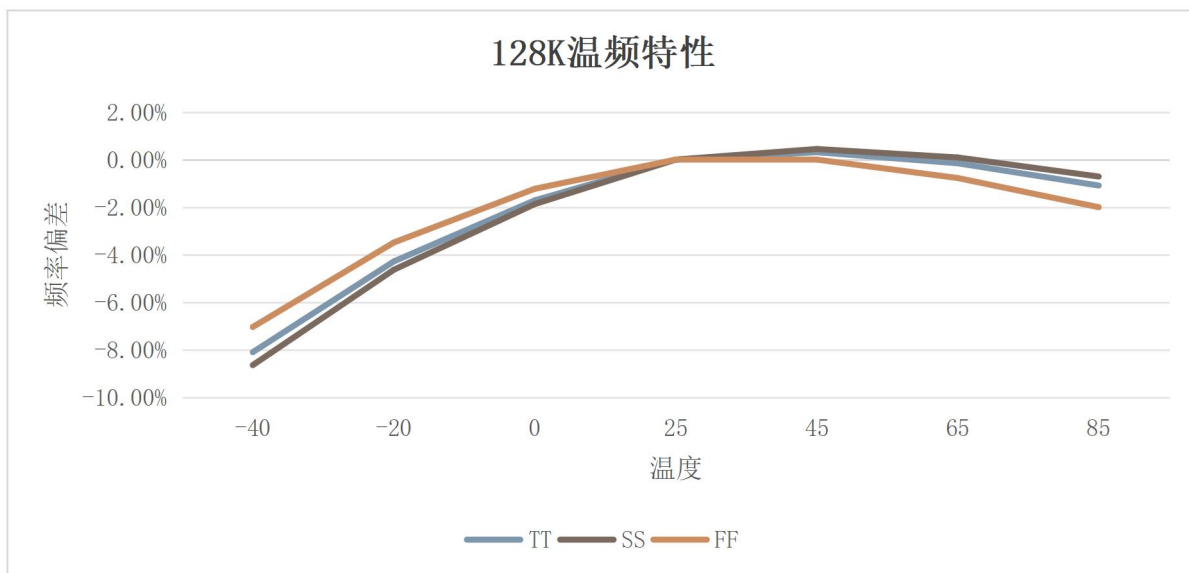
20.5.1. 内部低速振荡器-压频特性曲线

工作温度在 25°C 条件下: (单位 Khz)



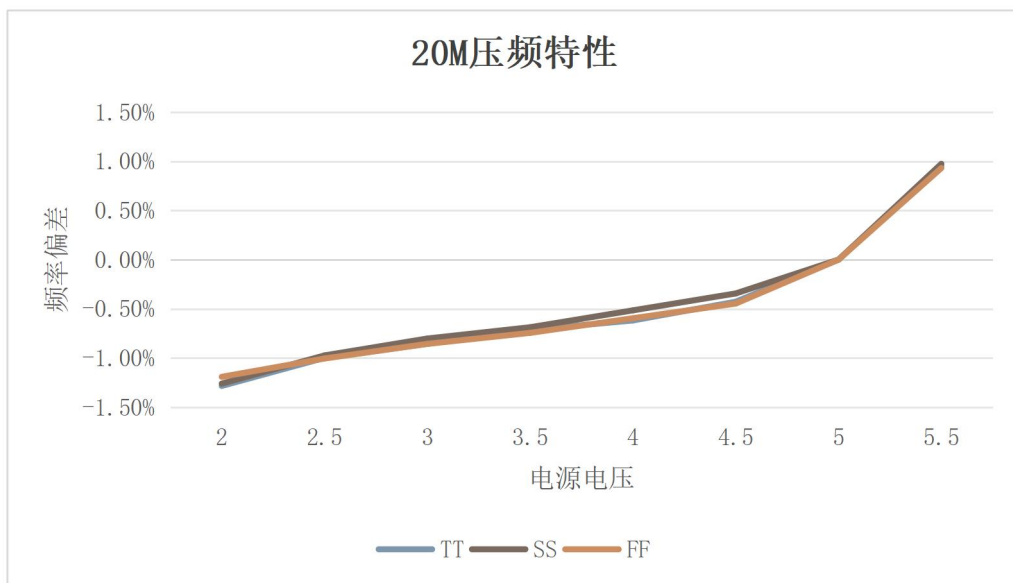
20.5.2. 内部低速振荡器-温频特性曲线

工作电压在 5V 条件下: (单位 Khz)



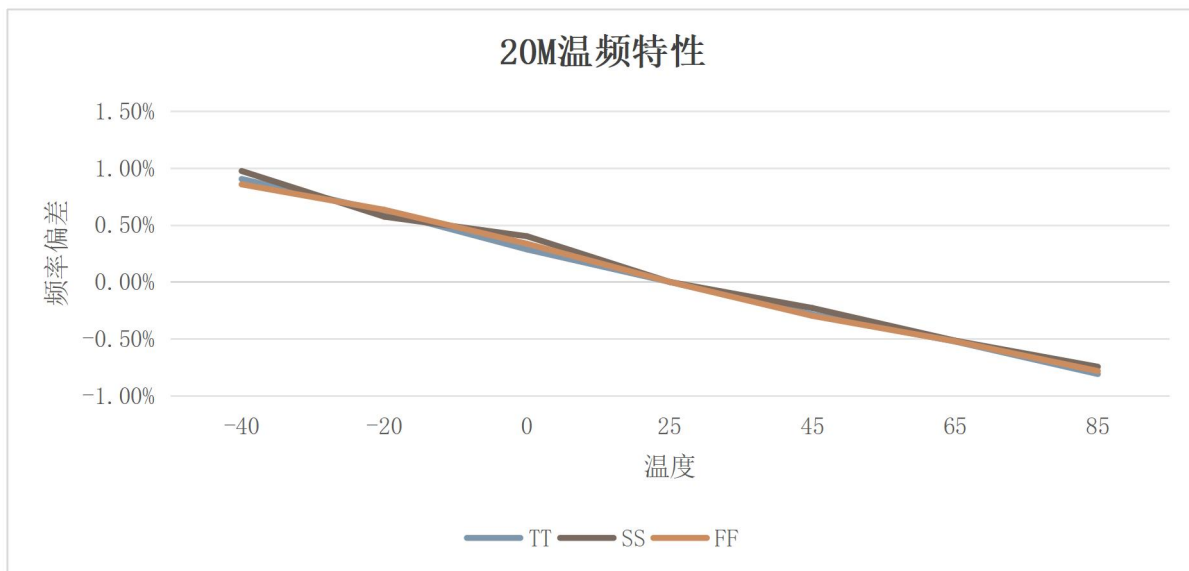
20.5.3. 内部 20MHz RC 振荡器-压频特性曲线

工作温度在 25°C 条件下：（单位 MHz）



20.5.4. 内部 20MHz RC 振荡器-温频特性曲线

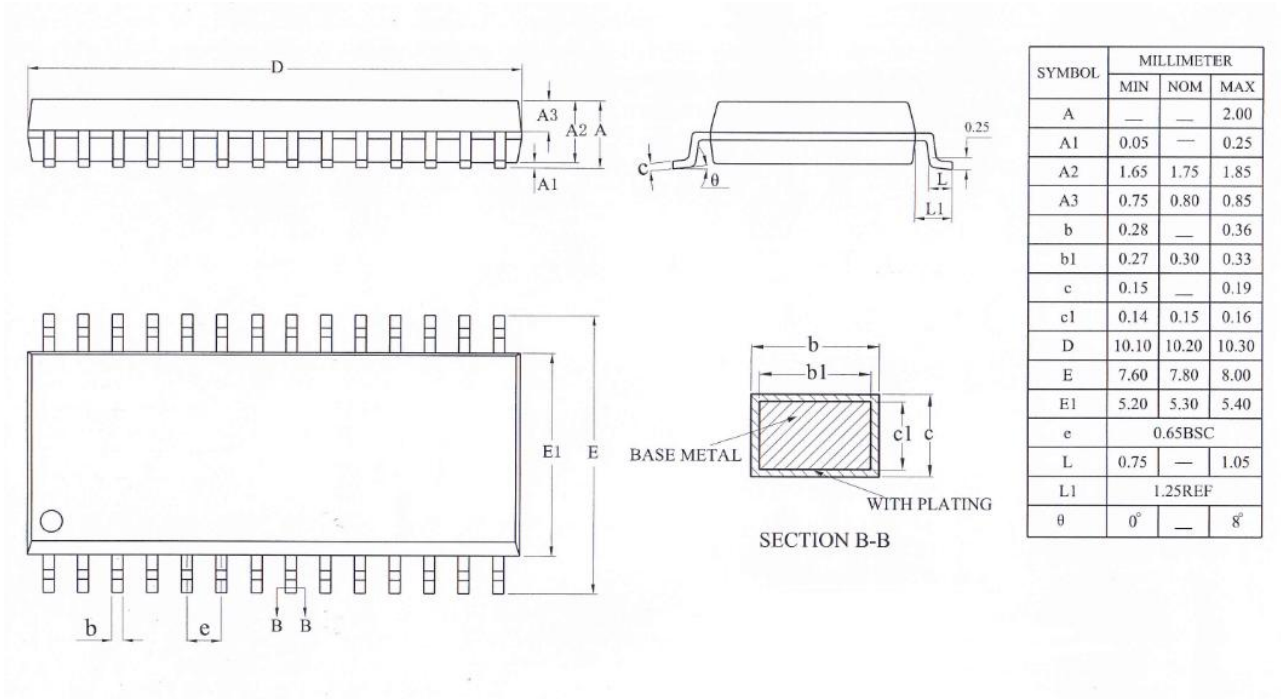
工作电压在 5V 条件下：（单位 MHz）



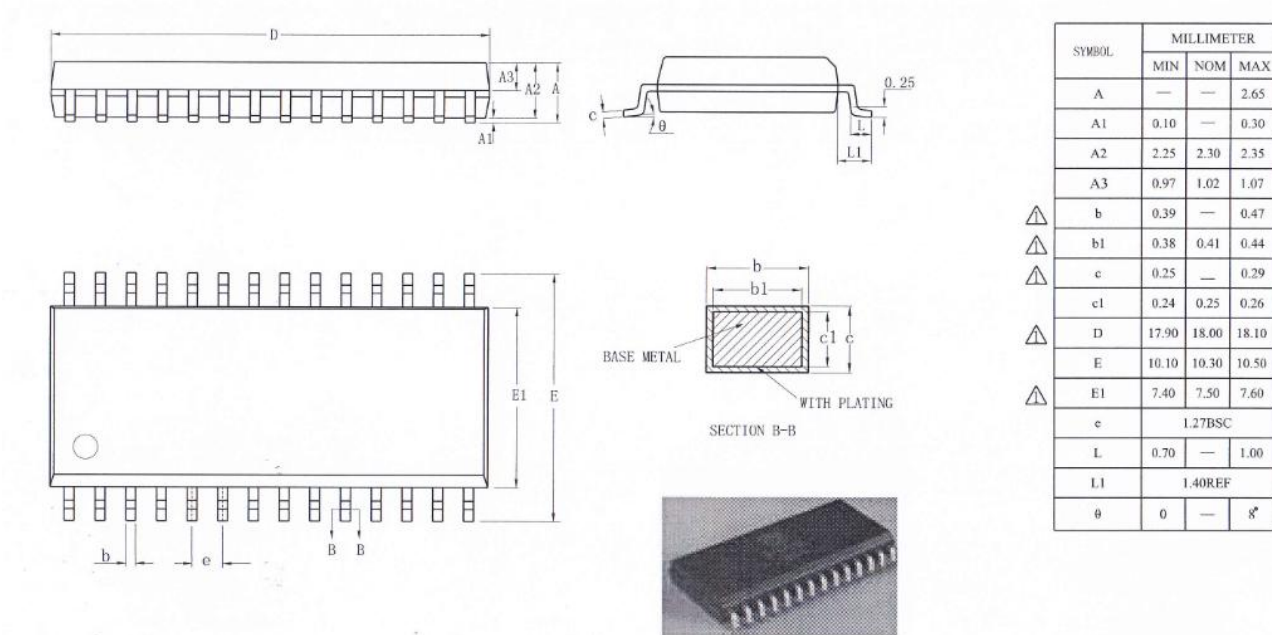
21. 封装尺寸

21.1. 28PIN 封装尺寸

单位 (mm)



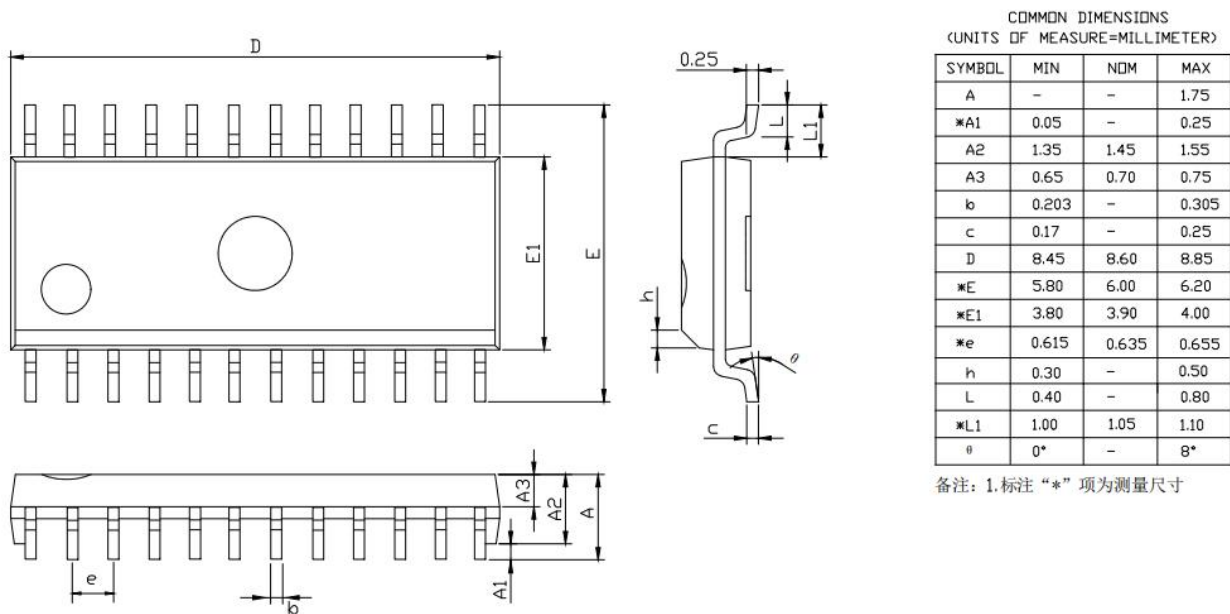
SSOP28 封装尺寸图



SOP28 封装尺寸图

21.2. 24PIN 封装尺寸

单位 (mm)

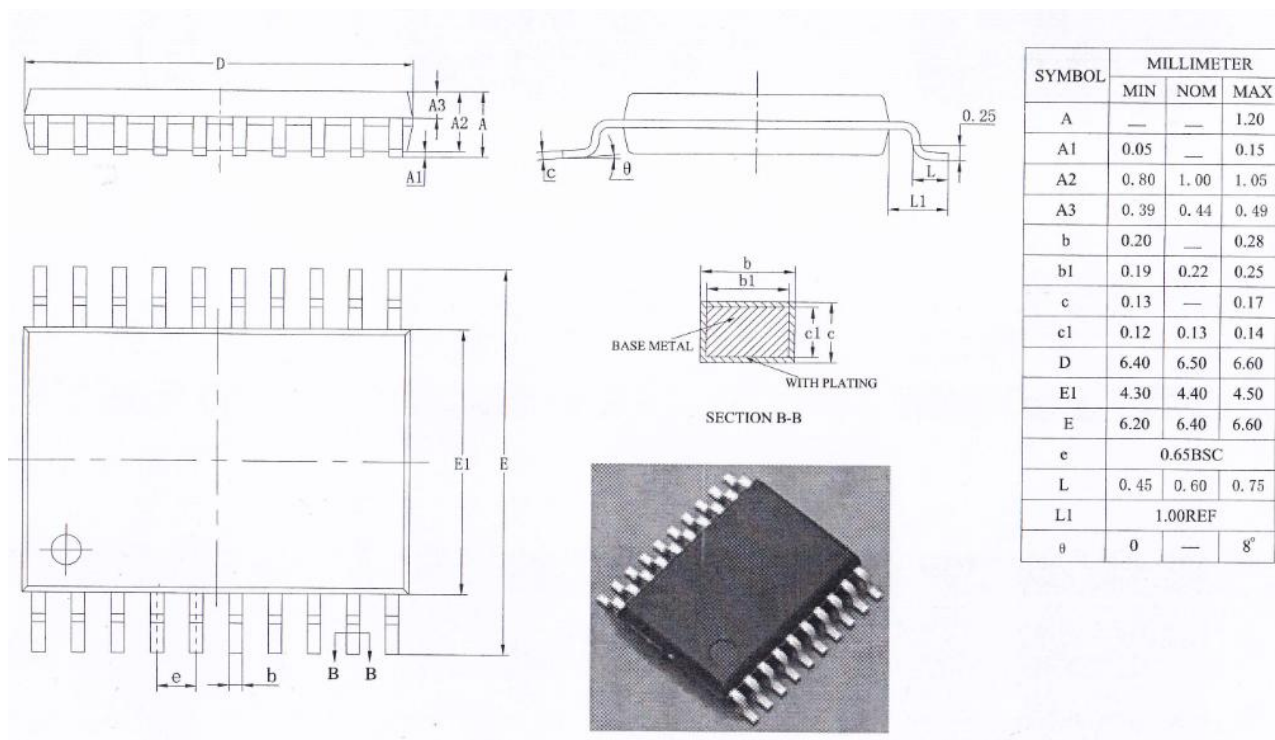


备注: 1.标注“*”项为测量尺寸

SSOP24 封装尺寸图

21.3. 20 PIN 封装尺寸

单位 (mm)



TSSOP20 封装尺寸图