

# JZBR31

## 低功耗 Sub-1GHz OOK/(G)FSK 射频接收器

### 产品特性

#### ● 功能特点

- 频率范围: 240 ~ 1000MHz
- 调制方式: OOK/(G)FSK
- 数据率:
  - ✓ 0.5 ~ 40 kbps @ OOK
  - ✓ 0.5 ~ 250 kbps @ (G)FSK
- 支持 AGC
- 支持 RSSI 检测
- 支持超低功耗接收 (SLP)
- 支持直通接收和包模式接收
- 支持解调数据 UART 输出
- 符合 RoHS 标准

#### ● 接收灵敏度 (433MHz) :

- -109dBm @ 4kbps OOK
- -107dBm @ 10kbps (G)FSK

#### ● 接收电流 (433MHz) :

- 3.6mA @ OOK
- 4.2mA @ (G)FSK



QFN16 (3 \* 3 mm)

#### ● 睡眠电流

- 2 $\mu$ A

#### ● 关断电流

- 10nA

#### ● 接口

- 三线 SPI, 速率最高 4Mbps

#### ● 电气参数

- 工作电压: 1.9 ~ 3.6V
- 工作温度: -40 ~ 105°C
- ESD 保护:  $\pm$ 4kV (HBM)
- Latch up:  $\pm$ 100mA (105°C)

#### ● 开发支持

- SDK: 软件、文档、工具、参考设计
- EVB 硬件开发板

## 目录

1	产品概述	1
2	功能框图	2
3	封装及引脚描述	3
3.1	封装引脚分布	3
3.2	引脚功能描述	3
4	电气参数	5
4.1	通用工作条件	5
4.2	绝对最大额定值	5
4.3	接收机	6
4.4	频率综合器	7
4.5	晶体振荡器	8
4.6	低频振荡器	8
4.7	稳定时间	9
4.8	数字IO特性	9
5	典型参数图表	10
5.1	接收电流与温度曲线图	10
5.2	接收灵敏度与温度曲线图	10
5.3	RC32K频率与温度曲线图	11
6	功能描述	12
6.1	接收机	12
6.2	频率综合器	12
6.3	AGC	12
6.4	RSSI	12
6.5	PJD	13
6.6	WOR	13
7	芯片运行	14
7.1	SPI接口	14
7.2	FIFO	15
7.3	状态机控制	15
7.4	GPIO和中断	16
7.5	SLP	16
8	数据处理机制	17
8.1	直通模式	17

---

8.2	包模式	17
8.2.1	FIFO模式	17
8.2.2	UART模式	18
9	典型应用	19
9.1	参考电路图	19
9.2	器件参数	20
10	封装尺寸	21
10.1	QFN16 (3*3 mm)	21
11	采购信息	22
12	版本维护	23

# 1 产品概述

JZBR31 是一款工作于 240 ~ 1000MHz 范围内的低功耗 OOK/(G)FSK 无线接收芯片，内部集成完整的射频接收机、频率综合器和解调器，只需配备简单、低成本的外围器件就可以获得良好的接收性能。

芯片内部集成了高精度小数分频频率综合器，在 240 ~ 1000MHz 范围内可设置任意工作频点，频率精度 100Hz。芯片支持三线 SPI 接口，支持连续读写。接收数据可以通过 IO 口直通输出，也可以通过内部最长 32byte 的 RX FIFO 进行访问，还可以通过 UART 输出。芯片支持 AGC 和 RSSI 检测。

芯片通过空中唤醒功能（WOR）可以实现超低功耗接收（SLP），WOR 提供丰富的唤醒条件设置和开窗扩展功能，满足各种低功耗应用。

## 应用场景：

- 工业传感及工业控制
- 安防系统
- 无线标签，无线门禁
- 遥控装置，无线玩具
- 智能交通，智慧城市，智能家居
- 智能门锁，无线监控等智能传感器终端应用

## 2 功能框图

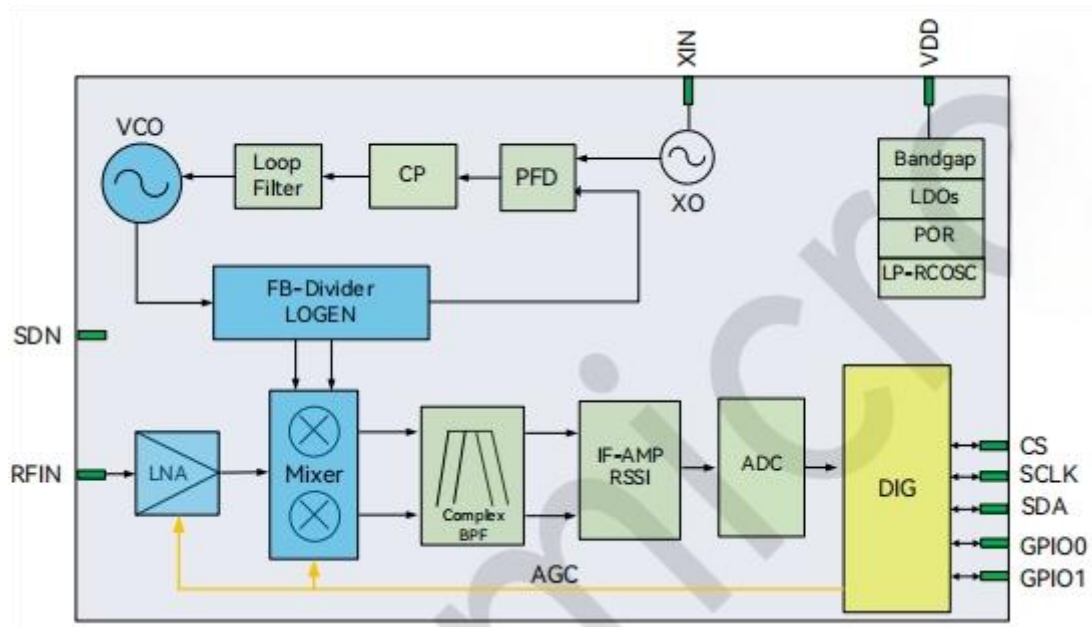


图 2-1: 功能框图

## 3 封装及引脚描述

### 3.1 封装引脚分布

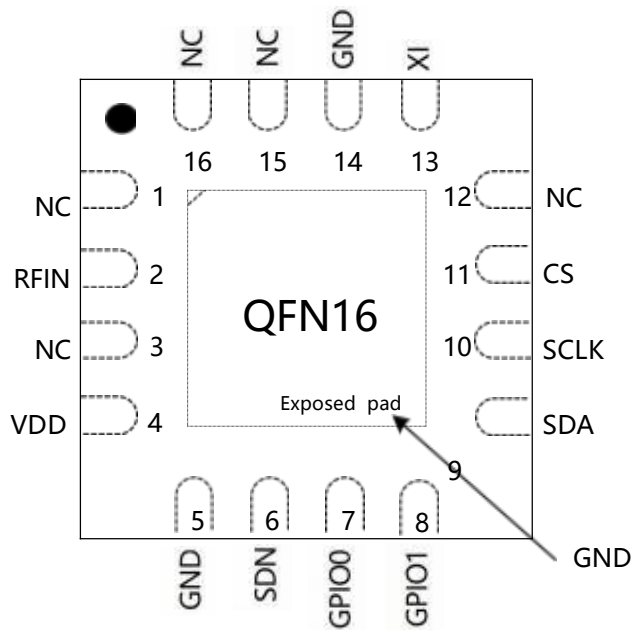


图 3-1: QFN16 封装引脚分布图

### 3.2 引脚功能描述

表 3-1: 引脚功能描述

引脚编号	引脚名称	IO 类型	功能描述
1	NC	NC	空脚，未连接内部任何电路
2	RFIN	RFI	射频输入
3	NC	NC	空脚，未连接内部任何电路
4	VDD	P	电源输入 (1.9~3.6V)
5	GND	G	芯片地
6	SDN	DI	关断引脚，高电平芯片处于关断状态
7	GPIO0	DIO	数字多功能引脚
8	GPIO1	DIO	数字多功能引脚

引脚编号	引脚名称	IO 类型	功能描述
9	SDA	DIO	SPI 数据收发
10	SCLK	DI	SPI 时钟输入
11	CS	DI	SPI 片选输入， 内部上拉
12	NC	NC	空脚， 未连接内部任何电路
13	XI	AI	晶振输入， 或外部参考时钟输入
14	GND	G	芯片地
15	NC	NC	空脚， 未连接内部任何电路
16	NC	NC	空脚， 未连接内部任何电路

注： RF-射频信号； A-模拟信号； D-数字信号； I-Input； O-Output； G-Ground； P-Power。

## 4 电气参数

$V_{DD} = 3.3\text{ V}$  ,  $T_{OP} = 25\text{ }^{\circ}\text{C}$  ,  $F_{RF} = 433\text{ MHz}$  ,  $DR = 4\text{ kps}$ 。除非另行声明, 所有结果都是在评估板 EVB 上测试得到。

### 4.1 通用工作条件

表 4-1: 通用工作条件

符号	描述	参数以及条件	最小值	典型值	最大值	单位
$V_{DD}$	电源电压	-	1.9	3.3	3.6	V
$T_A$	工作温度	-	-40	-	105	$^{\circ}\text{C}$
-	电源电压斜率	-	-	1	-	$\text{mV}/\mu\text{s}$

### 4.2 绝对最大额定值

外部条件如果超过“绝对最大额定值”列表中给出的值, 可能会导致器件永久性地损坏。这里只是给出能承受永久性损坏的最大载荷, 并不意味着在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 4-2: 芯片绝对最大额定值

符号	描述	测试条件	最小值	典型值	最大值	单位
$V_{DD}$	电源电压	-	-0.3	-	+3.6	V
$V_{IN}$	接口电压	-	-0.3	-	+3.6	V
$T_{OP}$	运行温度	-	-40	-	+105	$^{\circ}\text{C}$
$T_{stg}$	存储温度	-	-50	-	+150	$^{\circ}\text{C}$
$T_L$	焊接温度	-	-	-	+255	$^{\circ}\text{C}$
ESD	静电放电	HBM	-4	-	+4	kV
$I_{LATH}$	Latch up 电流	Norm: Jedec78, 105 $^{\circ}\text{C}$	-100	-	+100	mA

## 4.3 接收机

表 4-3：接收机特性

符号	描述	测试条件	最小值	典型值	最大值	单位
I <sub>RX</sub>	OOK 接收电流	F <sub>RF</sub> = 315MHz	-	3.3	-	mA
		F <sub>RF</sub> = 433MHz	-	3.6	-	mA
		F <sub>RF</sub> = 868MHz	-	4.8	-	mA
		F <sub>RF</sub> = 915MHz	-	4.9	-	mA
	FSK 接收电流	F <sub>RF</sub> = 315MHz	-	4.0	-	mA
		F <sub>RF</sub> = 433MHz	-	4.2	-	mA
		F <sub>RF</sub> = 868MHz	-	5.4	-	mA
		F <sub>RF</sub> = 915MHz	-	5.4	-	mA
I <sub>IDLE</sub>	空闲电流	晶振开启	-	0.8	-	mA
I <sub>SLEEP</sub>	休眠电流	寄存器保持，晶振关闭	-	2.0	-	μA
I <sub>SHUT</sub>	关断电流	全局关断，寄存器丢失	-	10	-	nA
S <sub>315</sub>	灵敏度 @ 315MHz, FSK	DR=10kbps, BER=0.1%	-	-107	-	dBm
		DR=40kbps, BER=0.1%	-	-102	-	dBm
		DR=100kbps, BER=0.1%	-	-100	-	dBm
		DR=250kbps, BER=0.1%	-	-98	-	dBm
	灵敏度 @ 315MHz, OOK	DR=4kbps, BER=0.1%	-	-110	-	dBm
		DR=10kbps, BER=0.1%	-	-108	-	dBm
		DR=20kbps, BER=0.1%	-	-104	-	dBm
		DR=40kbps, BER=0.1%	-	-101	-	dBm
S <sub>433</sub>	灵敏度 @ 433MHz, FSK	DR=10kbps, BER=0.1%	-	-107	-	dBm
		DR=40kbps, BER=0.1%	-	-102	-	dBm
		DR=100kbps, BER=0.1%	-	-100	-	dBm
		DR=250kbps, BER=0.1%	-	-98	-	dBm
	灵敏度 @ 433MHz, OOK	DR=4kbps, BER=0.1%	-	-109	-	dBm
		DR=10kbps, BER=0.1%	-	-107	-	dBm
		DR=20kbps, BER=0.1%	-	-105	-	dBm
		DR=40kbps, BER=0.1%	-	-101	-	dBm
S <sub>868</sub>	灵敏度 @ 868MHz, FSK	DR=10kbps, BER=0.1%	-	-106	-	dBm
		DR=40kbps, BER=0.1%	-	-102	-	dBm
		DR=100kbps, BER=0.1%	-	-98	-	dBm
		DR=250kbps, BER=0.1%	-	-96	-	dBm
	灵敏度	DR=4kbps, BER=0.1%	-	-107	-	dBm

符号	描述	测试条件	最小值	典型值	最大值	单位
	@ 868MHz, OOK	DR=10kbps, BER=0.1%	-	-105	-	dBm
		DR=20kbps, BER=0.1%	-	-103	-	dBm
		DR=40kbps, BER=0.1%	-	-100	-	dBm
S <sub>915</sub>	灵敏度 @ 915MHz, FSK	DR=10kbps, BER=0.1%	-	-106	-	dBm
		DR=40kbps, BER=0.1%	-	-102	-	dBm
		DR=100kbps, BER=0.1%	-	-98	-	dBm
		DR=250kbps, BER=0.1%	-	-96	-	dBm
	灵敏度 @ 915MHz, OOK	DR=3kbps, BER=0.1%	-	-107	-	dBm
		DR=10kbps, BER=0.1%	-	-105	-	dBm
		DR=20kbps, BER=0.1%	-	-103	-	dBm
		DR=40kbps, BER=0.1%	-	-100	-	dBm
P <sub>in_max</sub>	最大输入信号功率	-	+10	-	dBm	
ACR-Co	同频干扰	DR = 2kbps, 带相同调制的干扰	-	10	-	dB
REJ-Im	镜像抑制	-	30	-	dB	
Block	阻塞	DR = 2kbps, IFBW=240kHz ±1MHz偏移, 连续波干扰	-	40	-	dB
		DR = 2kbps, IFBW=240kHz ±2MHz偏移, 连续波干扰	-	42	-	
		DR = 2kbps, IFBW=240kHz ±10MHz偏移, 连续波干扰	-	63	-	
IIP3	输入三阶交调点	DR = 2kbps, IFBW=240kHz 频偏 1MHz/2MHz双音测试最大系统增益	-	-23	-	dBm

## 4.4 频率综合器

表 4-4: 频率综合器特性

符号	描述	测试条件	最小值	典型值	最大值	单位
F <sub>RF</sub>	频率范围	-	240	-	1000	MHz
F <sub>XOSC</sub>	晶振参考频率	-	-	26	-	MHz
F <sub>RES</sub>	频率分辨率	-	-	100	-	Hz
t <sub>TUNE</sub>	频率调谐时间	-	-	100	-	μs

## 4.5 晶体振荡器

注：芯片时钟可直接由外部参考时钟通过耦合电容驱动 XIN 管脚工作，外部时钟信号的峰峰值要求在 0.3~0.9V 之间。晶振值会因初始误差、晶体负载、老化、温度变化等因素改变，可接收晶体的频率误差受限于接收机带宽和搭配的发射器之间频率偏差。该参数很大程度上与晶体相关。

表 4-5: 晶体特性

符号	描述	测试条件	最小值	典型值	最大值	单位
F <sub>XTAL</sub>	晶振参考频率	-	-	26	-	MHz
ppm	晶体频率容差	-	-	±20	-	ppm
C <sub>LOAD</sub>	负载电容	-	-	18	-	pF
R <sub>m</sub>	晶体等效电阻	-	-	60	-	Ω
t <sub>XTAL</sub>	晶体启动时间	-	-	0.35	-	ms

## 4.6 低频振荡器

注：RC 低频振荡器可以在 IDLE 状态通过写命令完成自动校准；校准后频率也会随温度变化、供电电压变化而偏移。

表4-6: 低频振荡器

符号	描述	测试条件	最小值	典型值	最大值	单位
F <sub>LPOSC</sub>	校准频率	-	-	32	-	kHz
-	频率精确度	校准以后	-	±1	-	%
-	温度系数	-	-	0.16	-	%/°C
-	电源电压系数	-	-	0.5	-	%/V
t <sub>LC-CAL</sub>	初始校准时间	-	-	6	-	ms

## 4.7 稳定时间

注： $t_{SLP-IDLE}$ ， $t_{SLP-RX}$  时间和晶体本身的特性有很大关系。

表 4-7：稳定时间

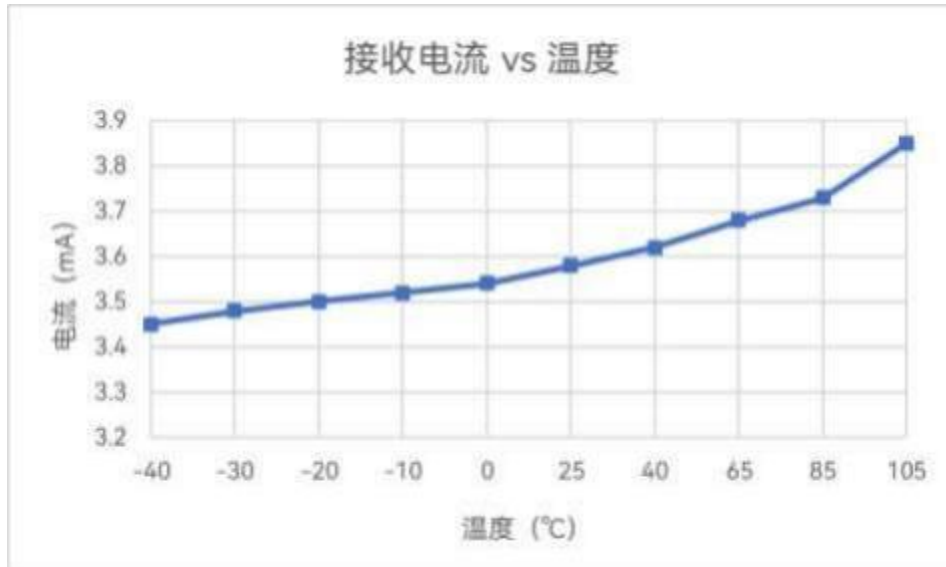
符号	描述	测试条件	最小值	典型值	最大值	单位
$t_{SDN-IDLE}$	SDN 到 RX	-	-	2000	-	$\mu s$
$t_{IDLE-RX}$	IDLE 到 RX	Without cal	-	10	-	$\mu s$
		With VCO Cal	-	150	-	$\mu s$
		With RC/VCOCal	-	300	-	$\mu s$
		With 32K/RC/VCO Cal	-	6500	-	$\mu s$
$t_{IDLE-SLP}$	IDLE 到 SLEEP	-	10	-	$\mu s$	
$t_{SLP-IDLE}$	SLEEP 到 IDLE	-	500	-	$\mu s$	
$t_{SLP-RX}$	SLEEP 到 RX	With VCO Cal	-	650	-	$\mu s$
$t_{start}$	接收器启动时间	上电到正确接收数据, DR=2kbps	-	$3 + t_{XTAL}$	-	ms

## 4.8 数字 IO 特性

符号	描述	测试条件	最小值	典型值	最大值	单位
$V_{IH}$	高电平输入	-	$0.7 \cdot V_{DD}$	-	$1.1 \cdot V_{DD}$	V
$V_{IL}$	低电平输入	-	-	-	$0.3 \cdot V_{DD}$	V
$I_{LEAK}$	输入漏电流	-	-	-	100	nA
$V_{OH}$	高电平输出	1mA 负载电流	$V_{DD}-0.4$	-	-	V
$V_{OL}$	低电平输出	1mA 负载电流	-	-	$V_{SS}+0.4$	V
$F_{SCL}$	CLK 频率	-	-	-	4	MHz
$t_{CH}$	CLK 为高时间	-	32	-	-	ns
$t_{CL}$	CLK 为低时间	-	32	-	-	ns
$t_{CR}$	CLK 上升沿时间	-	32	-	-	ns
$t_{CF}$	CLK 下降沿时间	-	32	-	-	ns

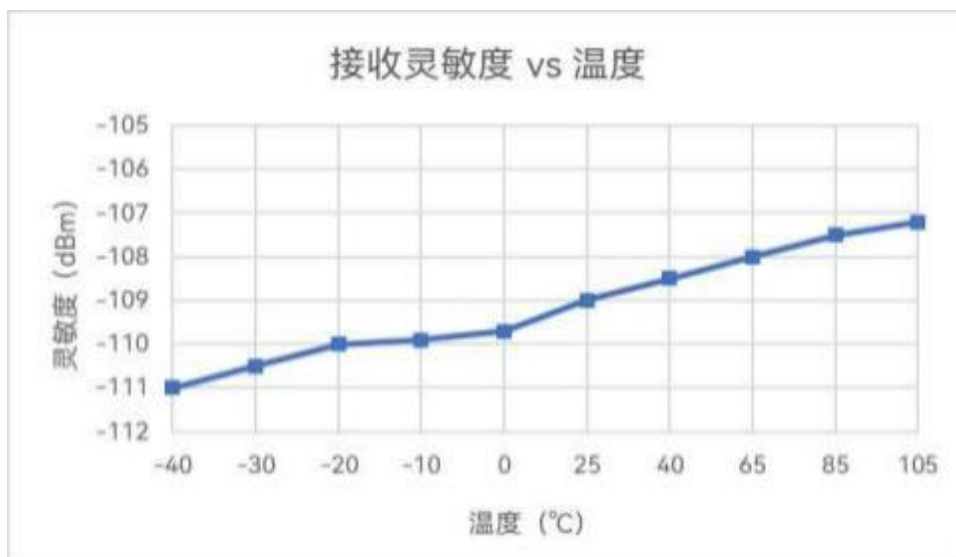
## 5 典型参数图表

### 5.1 接收电流与温度曲线图



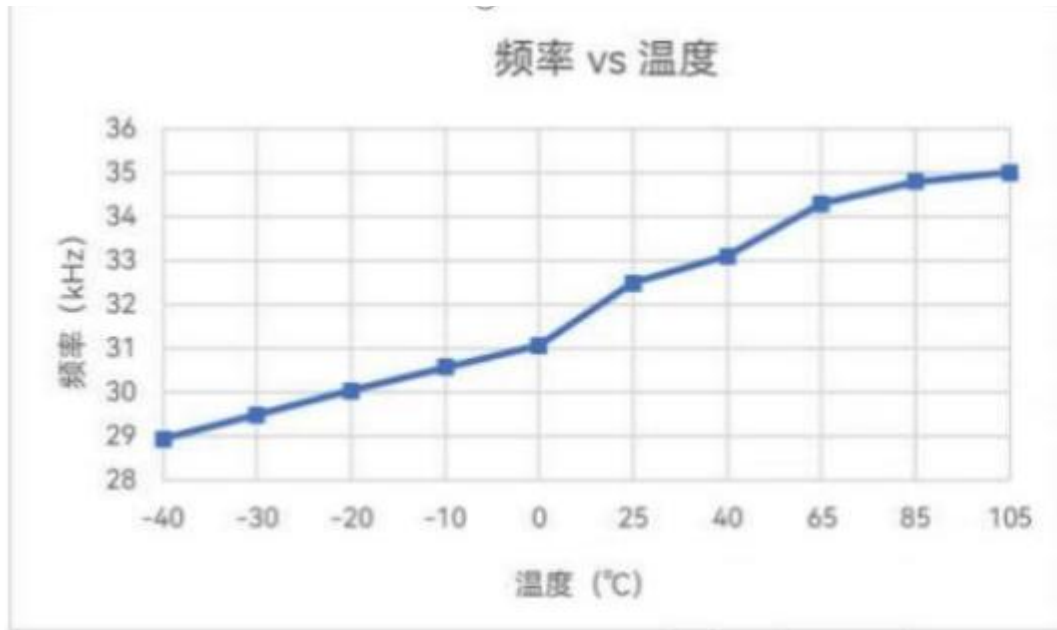
测试条件:  $F_{RF}=433\text{MHz}$ ,  $DR=4\text{kbps}$ , OOK

### 5.2 接收灵敏度与温度曲线图



测试条件:  $F_{RF}=433\text{MHz}$ ,  $DR=4\text{kbps}$ , OOK

### 5.3 RC32K 频率与温度曲线图



## 6 功能描述

### 6.1 接收机

芯片内部集成了低功耗、高性能的低中频架构接收机。天线接收到的射频信号经过低噪声放大器放大之后，由正交混频器下变频至中频。I/Q 两路中频信号进一步通过复数带通滤波器（Complex-BPF）进行滤波和镜像抑制，然后由限幅放大器放大后转为单 bit 信号，再送入数字域完成 FSK 解调；同时 RSSI 检测电路将输入信号转换成实时的 RSSI 值，由 ADC 转换到数字域再完成 OOK 解调。

### 6.2 频率综合器

芯片内部集成了低功耗、全集成的小数分频频率综合器，用于产生下变频混频所需的 I/Q 两路本地振荡信号，满足在 240~1000MHz 范围内产生任意工作频点，频率精度小于 100Hz。

### 6.3 AGC

芯片接收通路集成了 AGC 功能，Mixer、LPF、PGA 的增益受 AGC 环路调节。AGC 的环路控制在数字域完成，通过设定合理的 AGC 控制参数，芯片接收机的灵敏度、选择性和线性度可以达到最佳的性能。

### 6.4 RSSI

芯片内部集成的输入信号强度指示（RSSI）功能可以对天线端接收到的信号强度进行评估。RSSI 检测必须在 RX 状态下进行，检测到的是信道内的信号强度。RSSI 值可以通过寄存器（reg0x46）直接读取。

## 6.5 PJD

PJD 是指 Preamble Jump Detector，即前导码跳变检测器。在芯片进行自适应数据率模式恢复数据时，可用于通过观察接收信号的跳变特性，来识别接收信号。通过 PJD 进行直通模式的去噪处理，使直通输出数据更干净易于辨认有用信息。

## 6.6 WOR

芯片内部集成了定时唤醒器，配合相应的信号检测机制可以实现空中唤醒（WOR）功能。定时器采用内部的低功耗 32kHz 时钟源来运行。使能 WOR 命令后，芯片在工作状态和 SLEEP 状态之间自动定时切换，32kHz 时钟源具有自动校准功能。

## 7 芯片运行

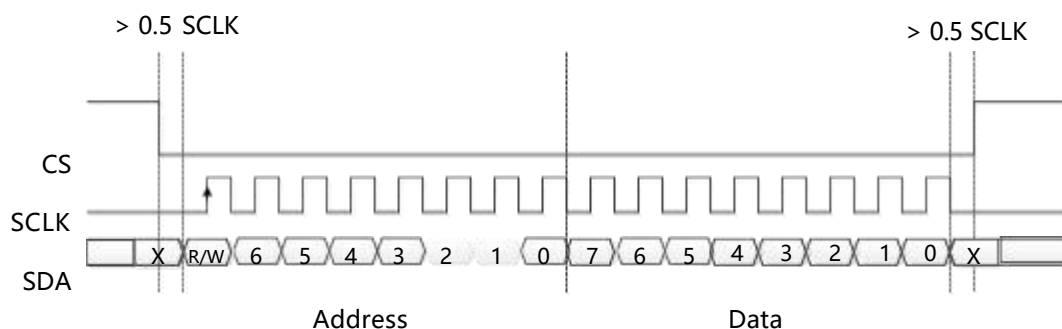
### 7.1 SPI 接口

芯片内置 SPI 从机模块，默认通过三线 SPI 接口 CS、SCLK、SDA 与主机 MCU 进行通讯。SPI 接口可在最大4MHz下工作运行。SPI接口在时钟下降沿变化数据，在时钟上升沿采样数据（CPOL=1，CPHA=0）。地址和数据都是从 MSB 开始传送。

芯片内部访问都是以 SPI 读写寄存器的方式，第一个字节为地址，后面跟一个字节的数据。地址的 bit7 为读写位，R/W=0 表示读寄存器，R/W=1 表示写寄存器。如果读写连续地址或者访问 FIFO 时，可以在一个 CS 为低的周期内按字节方式连续的访问，SPI 接口控制器会自动增加访问地址。

SPI 接口不需要外部时钟就可正常读写寄存器。

SPI 默认是 3 线制，SDA 同时用于数据输入和输出，在读寄存器数据时，芯片会在地址和数据之间对 SDA 的方向进行切换。



注：建议 MCU 在 SCLK 下降沿之前就改变 IO 接口方向，避免 IO 在转换过程中同时为输出，产生电气冲突，引起系统工作异常。

## 7.2 FIFO

芯片内置 32 字节数据存储器，包模式下作为接收数据 FIFO。访问 FIFO 对应的地址时，可以在一个 SPI\_CS 为低的周期内按字节方式连续的访问，SPI 接口控制器会自动增加访问地址，从而增加读取数据的效率。

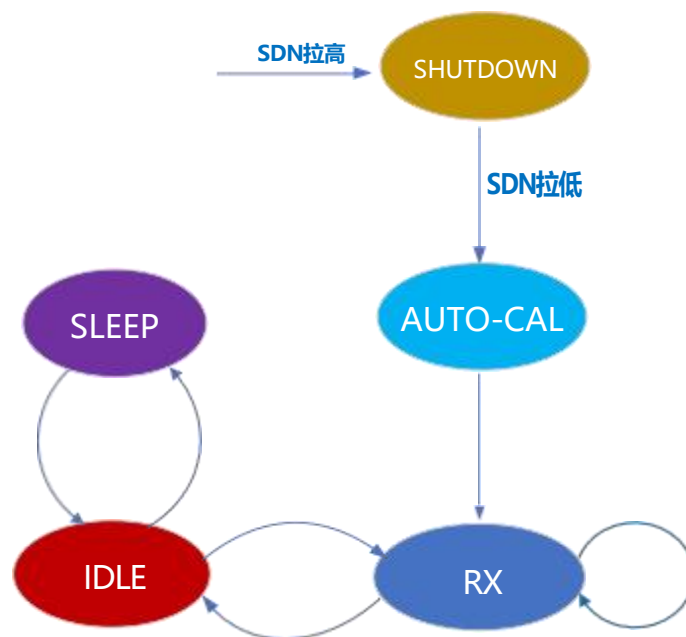
## 7.3 状态机控制

上电后自动进行 RC 校准->VCO 校准->RX，并一直停留在 RX 状态；

在 RX 状态，SPI 可发送 IDLE 命令使状态机回到 IDLE 状态，在 IDLE 状态状态机可以进入 RX 状态或 SLEEP 状态。RX 命令分为三种：

1. 不做任何校准操作直接进入 RX
2. 完成 VCO 校准后再进入 RX
3. 完成 RC 校准和 VCO 校准后再进入 RX

SLEEP 和 RX 也可以直接切换，切换过程中，芯片内部会自动经历 IDLE 状态。

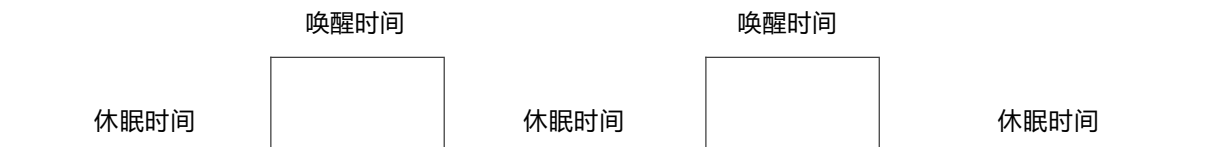


## 7.4 GPIO 和中断

芯片有 2 个 GPIO，作为输出时，可输出信号和中断，信号包括时钟、解调数据、串口输出等。中断包括 RSSI 有效、PJD 有效、同步字有效、接收单字节完成，数据包接收完成中断。

## 7.5 SLP

芯片内部集成了 WOR 功能，芯片可周期性在工作状态和 SLEEP 状态之间自动定时切换，在休眠时间窗口内，芯片处于 SLEEP 状态。在唤醒时间窗口内，芯片处于接收状态。休眠和唤醒的窗口时间都可以通过寄存器来设定。唤醒时间窗口内如果收到有效信号（RSSI 有效、PJD 有效、SYNC 有效等），芯片会输出相应的中断信号。WOR 功能配合相应的 MCU 控制程序就可以实现超低功耗（SLP）接收。



## 8 数据处理机制

JZBR31 支持直通数据、包模式。包模式接收到的 Payload 数据可以选择从 FIFO 读出或从 UART 输出。

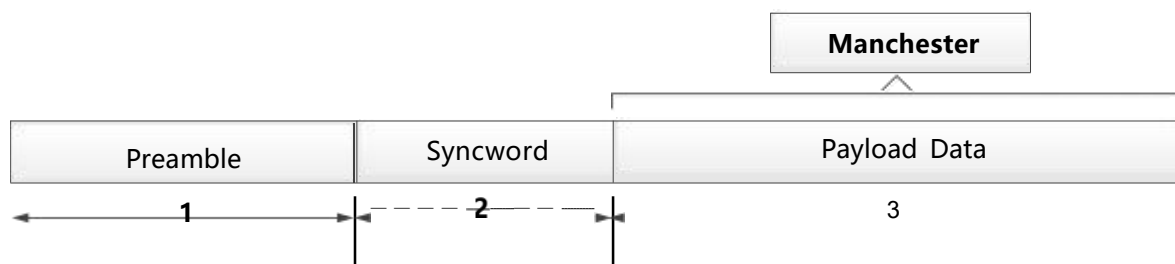
### 8.1 直通模式

Direct 直通模式，在接收下仅支持 Preamble 和 Syncword 的检测，FIFO 不工作。

系统上电默认直通模式，在 CS 为高期间，SDA 为默认直通的数据输出，数据时钟可以通过配置对应寄存器，使其从 GPIO0 或者 GPIO1 输出。

### 8.2 包模式

工作在包模式需要使能 sync\_en 位，包模式由 Preamble、Syncword、Payload Data 三部分组成，如下图：



其中，Payload 数据支持曼彻斯特解码和差分曼彻斯特解码，Payload Data 数据读取支持 FIFO 读取和 UART 输出。

#### 8.2.1 FIFO 模式

芯片的 FIFO 共 32 bytes，芯片每接收到一个字节的 Payload 数据后，就会写入 FIFO 中，当芯片接收完成中断产生后，MCU 可直接读取 FIFO 数据，超过 32bytes 数据不覆盖 FIFO 已写入数据。

## 8.2.2 UART 模式

芯片可选 SDA 或一个 GPIO 作为 UART 输出，当每接收到一个字节的 Payload 数据后，就自动通过串口输出给 MCU 进行数据解析，默认 UART 数据率 115200，1 个起始位，1 个停止位，无校验位，修改寄存器可改变 UART 波特率。

## 9 典型应用

### 9.1 参考电路图

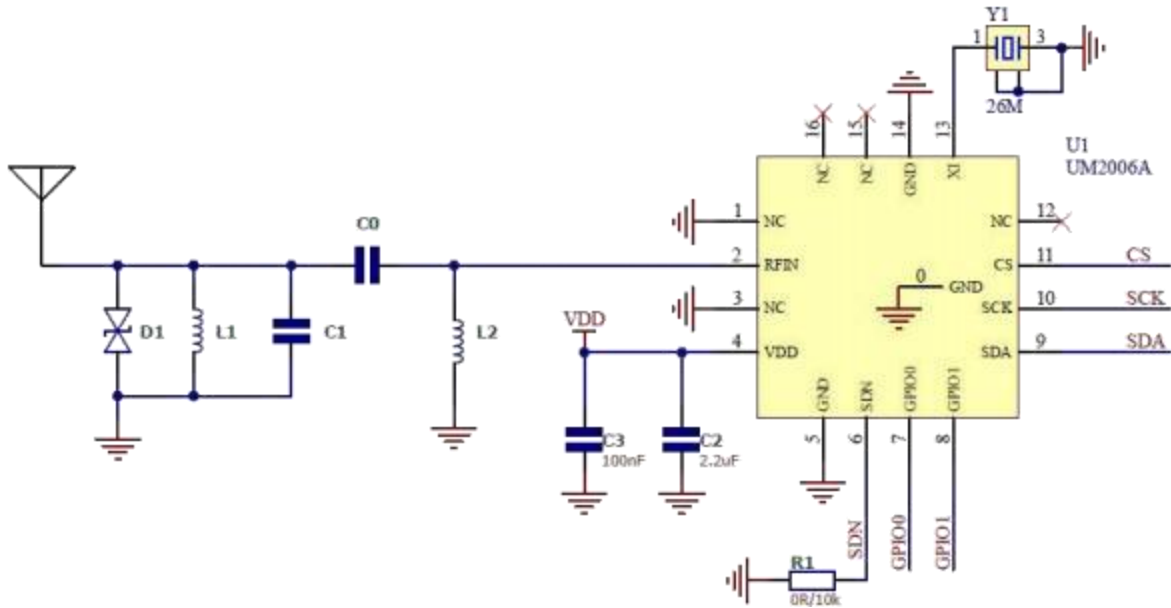


图 9-1：参考电路图

应用说明：

1. SDN 为芯片关断功能脚，高电平关断。如果该引脚受 MCU 控制，建议接一个 10k 左右的下拉电阻。如果应用中不需要关断功能，可以将 SDN 脚接地；
2. D1 为 ESD 保护管，可根据应用要求来定是否需要。

## 9.2 器件参数

表 9-1：器件参数表

位号	描述	元件值				单位
		315	433	868	915	MHz
C0	±5% , 0402, X7R, 50V	3.9	2.7	1.8	1.5	pF
C1	±5% , 0402, NP0, 50V	12	10	4.7	3.9	pF
C2	±10% , 0402 , C0G, 50V	2.2	2.2	2.2	2.2	uF
C3	±10% , 0402 , X7R, 50V	100	100	100	100	nF
R1	±10% , 0402, 50V	10	10	10	10	kΩ
L1	±5% , 0402, 高频电感 , Sunlord	33	18	12	8.2	nH
L2	±5% , 0402, 高频电感 , Sunlord	47	33	10	10	nH
D1	ESD 保护二极管	NC	NC	NC	NC	NC
Y1	3225 贴片无源晶振±20PPM 12pF, YXC (扬兴晶振)	26	26	26	26	MHz

## 10 封装尺寸

### 10.1 QFN16 (3\*3 mm)

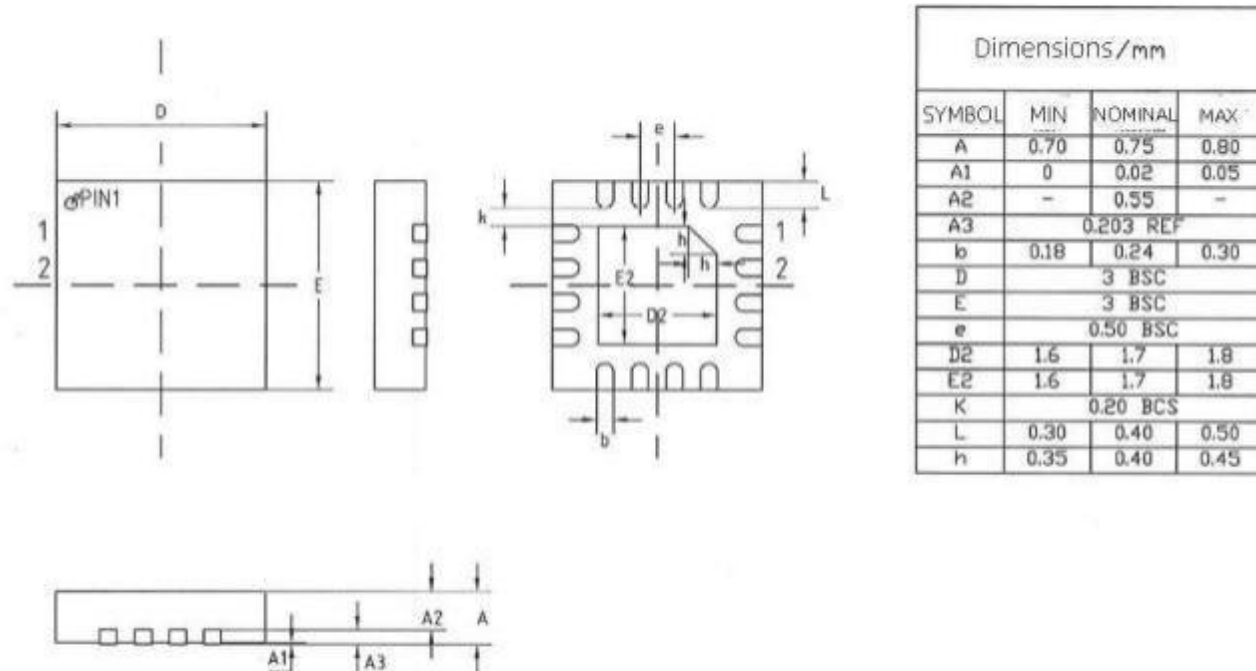


图 10-1: QFN16 封装尺寸图

# 11 采购信息

芯片型号	封装	包装	数量
JZBR31	QFN16	卷带	3000

---

## 12 版本维护

版本	日期	描述
V1.0	2024.10.15	初始版